

НАЦИОНАЛЬНЫЙ АВИАЦИОННЫЙ УНИВЕРСИТЕТ.



Воронов С.И.

**Пособие разработано на базе книги
Схемотехника аналоговых и аналого-
цифровых электронных устройств. 2005
Волович Г.И.**

**ЭЛЕМЕНТЫ ДЛЯ КОНСТРУИРОВАНИЯ
СИСТЕМ УПРАВЛЕНИЯ.**

**Аналого-цифровые преобразователи
(Методы построения и особенности схемных решений).**

УЧЕБНОЕ ПОСОБИЕ

КИЕВ 2008.

ОГЛАВЛЕНИЕ

ОБЩЕТЕОРЕТИЧЕСКИЕ ПОЛОЖЕНИЯ И ЗАМЕЧАНИЯ	3
Связь задач измерения и задач АЦ – ПРЕОБРАЗОВАНИЯ	3
АЦ – ПРЕОБРАЗОВАНИЕ В ЗАДАЧАХ ПЕРЕДАЧИ И ХРАНЕНИЯ ДАННЫХ.....	5
<i>Теорема отсчётов для частотно-ограниченных сигналов</i>	6
<i>Моделирование процесса квантования – восстановления</i>	10
<i>Апертурная неопределенность</i>	13
<i>Апертурная погрешность</i>	13
Связь задач АЦ – ПРЕОБРАЗОВАНИЯ И ПРЕОБРАЗОВАНИЯ ВРЕМЯ – КОД.....	15
КЛАССИФИКАЦИЯ АНАЛОГО-ЦИФРОВЫХ ПРЕОБРАЗОВАТЕЛЕЙ	16
ЗАМЕЧАНИЯ К СПЕЦИФИКАЦИЯМ АЦЦ	18
ПАРАЛЛЕЛЬНЫЕ АЦЦ	19
ПОСЛЕДОВАТЕЛЬНО-ПАРАЛЛЕЛЬНЫЕ АЦЦ	22
МНОГОСТУПЕНЧАТЫЕ АЦЦ	22
МНОГОТАКТНЫЕ ПОСЛЕДОВАТЕЛЬНО-ПАРАЛЛЕЛЬНЫЕ АЦЦ	23
КОНВЕЙЕРНЫЕ АЦЦ	24
ПОСЛЕДОВАТЕЛЬНЫЕ АЦЦ	26
АЦЦ ПОСЛЕДОВАТЕЛЬНОГО СЧЕТА	26
АЦЦ ПОСЛЕДОВАТЕЛЬНОГО ПРИБЛИЖЕНИЯ	27
ИНТЕГРИРУЮЩИЕ АЦЦ	29
АЦЦ МНОГОТАКТНОГО ИНТЕГРИРОВАНИЯ	30
<i>Моделирование АЦЦ двухтактного интегрирования</i>	33
<i>Автоматическая коррекция смещения нуля интегратора</i>	35
ФУНКЦИОНАЛЬНЫЙ АЦЦ N-КРАТНОГО ИНТЕГРИРОВАНИЯ	37
СИГМА-ДЕЛЬТА АЦЦ.....	39
<i>Сигма-дельта алгоритм</i>	40
<i>Простейший сигма-дельта АЦЦ</i>	42
<i>Особенности сигма-дельта алгоритма</i>	44
ПРЕОБРАЗОВАТЕЛИ НАПРЯЖЕНИЕ-ЧАСТОТА	48
СИСТЕМЫ СБОРА ДАННЫХ И МИКРОКОНВЕРТОРЫ	51
ИНТЕРФЕЙСЫ АЦЦ	52
АЦЦ С ПАРАЛЛЕЛЬНЫМ ИНТЕРФЕЙСОМ ВЫХОДНЫХ ДАННЫХ	53
АЦЦ С ПОСЛЕДОВАТЕЛЬНЫМ ИНТЕРФЕЙСОМ ВЫХОДНЫХ ДАННЫХ	54
ПОСЛЕДОВАТЕЛЬНЫЙ ИНТЕРФЕЙС СИГМА-ДЕЛЬТА АЦЦ.....	55
ПАРАМЕТРЫ АЦЦ	56
СТАТИЧЕСКИЕ ПАРАМЕТРЫ	56
ДИНАМИЧЕСКИЕ ПАРАМЕТРЫ	58
ШУМЫ АЦЦ.....	59
ПРИЛОЖЕНИЯ	60
ПРИЛОЖЕНИЕ А. ХАРАКТЕРИСТИКИ СОВРЕМЕННЫХ АЦЦ	60
ПРИЛОЖЕНИЕ Б. МОДЕЛИ АЦЦ И ИХ ЭЛЕМЕНТОВ	62
ЛИТЕРАТУРА	63

Общетеоретические положения и замечания

Основной причиной повышенного внимания к задаче преобразования непрерывной физической величины в ряд ее цифровых представлений (в дальнейшем аналого-цифрового преобразования или АЦ - преобразования), являются широко распространенные в технике задачи измерения физических величин, а также задачи помехоустойчивой передачи и хранения информации.

Связь задач измерения и задач АЦ – преобразования

Наука начинается с тех пор, как начинают измерять.
Точная наука немислима без меры.
Д. Я. Менделеев

Вначале установим связь задачи измерения и задачи АЦ – преобразования.



Обратим внимание, что центральной идеей задачи измерения является сопоставление измеряемой физической величины с величиной, которая составляется из набора мер или эталонов, олицетворяющих единицы измерения этой величины. Упрощенно, любое измерение можно представить как некоторое абстрактное взвешивание, которое позволяет зафиксировать равенство измеряемой величины и некоторой суммы, образованной из единичных мер. Общее число таких единичных мер (единиц измерения) фактически будет являться результатом измерения или цифровым представлением физической величины. В этом смысле задачу измерения и задачу аналого-цифрового преобразования можно считать тождественными.

Такая тождественность позволяет нам сформулировать основные составляющие процедуры АЦ – преобразования:

- Процедура АЦ – преобразования основывается на операции сравнения, которая позволяет для двух величин одинаковой физической природы определить их отношения в суждениях – меньше, равно, больше.
- Для реализации процесса преобразования необходим набор единичных либо составных мер одинаковой физической природы с преобразуемой величиной. Составные (комбинированные) меры образуются путем объединения единичных мер по правилам той или иной системы счисления или кодирования.
- Для получения цифрового представления преобразуемой величины, необходим алгоритм как взаимодействия названных мер с операцией сравнения, так и учета их текущего количества.

Следует отметить, что названные составляющие процедуры АЦ – преобразования во многом определяют как различные подходы для классификации аналого-цифровых преобразователей (в дальнейшем АЦП), так и позволяют сформулировать важнейшие характеристики самого преобразования:

- Качество АЦ – преобразования определяется с одной стороны точностью и стабильностью устройства сравнения, а с другой стороны точностью и стабильностью используемых мер.
- Точность АЦ – преобразования не может быть лучше, чем плюс – минус одна единичная мера.

Как уже говорилось выше, операция сравнения подразумевает одинаковую физическую природу сравниваемых величин. Как правило, в основе ее реализации лежат методы отслеживающие равновесие физического взаимодействия (действие равно противодействию), либо методы фиксирующие неразличимость двух физических процессов или отдельных характеристик этих процессов. Практические реализации таких методов получили наименования нулевых приборов. Однако качество измерения определяется не только нулевым прибором, но и мерами физической величины. Сложность получения, точность воспроизведения и стабильность образцов физической величины определяют собой возможности по созданию качественной единичной меры физической величины (единицы измерения). Вопросам построения мер посвящены такие разделы науки как специальные разделы физики, метрология, теория измерения неэлектрических величин. Особые проблемы построения мер рассматривается в теории плохо метризуемых величин (например, проблематика метризации цвета или запаха) и соответствующих разделах прикладных наук. Следует также отметить, что для многих физических величин оказывается достаточно сложной реализация физически совместимых с нулевым прибором быстродействующих высокоточных мер, подчиненных правилам той или иной системы счисления или кодирования. Например, прямое конструирование управляемой меры температуры, принципиально не может сочетать высокое быстродействие с высокой точностью. Как правило, в подобных случаях, используется некоторая физическая закономерность, которая максимально точным образом связывает физическую величину с одной из ее электрических характеристик, либо используется дополнительный физический элемент (датчик), реализующий подобную задачу [1]. В качестве примера, можно предложить резистивные микро датчики температуры, которые преобразуют значение температуры в пропорциональное значение электрического сопротивления. Как правило, оказывается рациональным, многие физические величины вначале преобразовать в пропорциональные значения электрического сигнала (напряжения или тока) и только потом осуществлять их измерение (преобразование в цифровое значение). Подобные измерения получили название не прямых или косвенных измерений. Косвенные измерения с промежуточным преобразованием в электрические величины сегодня получили наибольшее распространение. В свою очередь, это обусловило широкое развитие АЦП, входными значениями для которых являются напряжение или ток. Соответственно, для таких АЦ – преобразователей необходимы управляемые меры напряжения или тока, формирующие эквивалент измеряемой величины по правилам некоторой системы счисления или кодирования на основе единичных мер. Например, для создания управляемой меры напряжения, при кодировании ее цифрового значения в позиционных системах счисления, традиционно используют цифро-аналоговые преобразователи (ЦАП):

$$U_{\text{ЦАП}} = U_0 * \sum_{n=0}^m P^n d_n = U_0 * D$$

где: U_0 – единичная мера напряжения, P – основание системы счисления, d_n – значение конкретного разряда, m – разрядность цифрового представления, D – изображение числа.

Таким образом, процесс АЦ – преобразования, предполагает такое управление разрядами меры, чтобы нулевой прибор (компаратор) зафиксировал равенство измеряемой величины и эквивалентной ей меры:

$$U_x = U_{\text{ЦАП}}$$

Достижение такого равенства, автоматически позволяет получить цифровое представление измеряемой величины в выбранных единицах измерения (U_0):

$$D = \frac{U_x}{U_0}$$

Как правило, сегодня для представления чисел в АЦ – преобразовании применяются двоичная и десятичная системы счисления с основаниями **2** и **10** соответственно. Двоичная

система, разряды которой могут принимать только значения **0** или **1**, оказывается наиболее удобной для аппаратной реализации ЦАП, а также компьютерной обработки результатов, поскольку эти значения идеально корреспондируются с состояниями или событиями выключено – включено. В тоже время, десятичная система представления чисел, оказывается наиболее удобной для восприятия результатов преобразования человеком – оператором. Компромисс между двоичной и десятичной системами был найден в форме двоично-десятичной системы, в которой значения одного разряда (0 – 9), кодируются двоичным полубайтом. Следует подчеркнуть, что четыре бита одного полубайта позволяют закодировать числа в диапазоне (0 – F), что создает некоторую избыточность. Избыточное кодирование обычно применяется в системах цифровой передачи данных, где специальным образом введенная избыточность позволяет осуществлять контроль принимаемых данных и даже исправлять отдельные ошибки [2]. В качестве наиболее известного примера избыточного кодирования в АЦ – преобразователях, можно указать коды Грея, которые позволяют более эффективно организовать процесс переключения управляемых мер [3].

АЦ – преобразование в задачах передачи и хранения данных

Как уже отмечалось выше, задача АЦ – преобразования заняла важнейшее место среди задач техники цифровой передачи и хранения данных. Идея самой техники цифровой передачи и хранения данных базируется следующих основополагающих началах:

- Помехоустойчивость цифрового сигнала не зависит от изображаемого им значения, более того, может улучшаться применением специальных методов кодирования.
- Непрерывный аналоговый сигнал может без потерь преобразовываться в серию цифровых значений и обратно, что обосновывается теоремой отсчетов Котельникова - Шеннона.

Прокомментируем эти тезисы. На следующем рисунке (рис.1) показаны значения сигнала $s(t)$ в аналоговой и цифровой форме, сформированные как уровни одним и тем же передатчиком в условиях интенсивных помех:

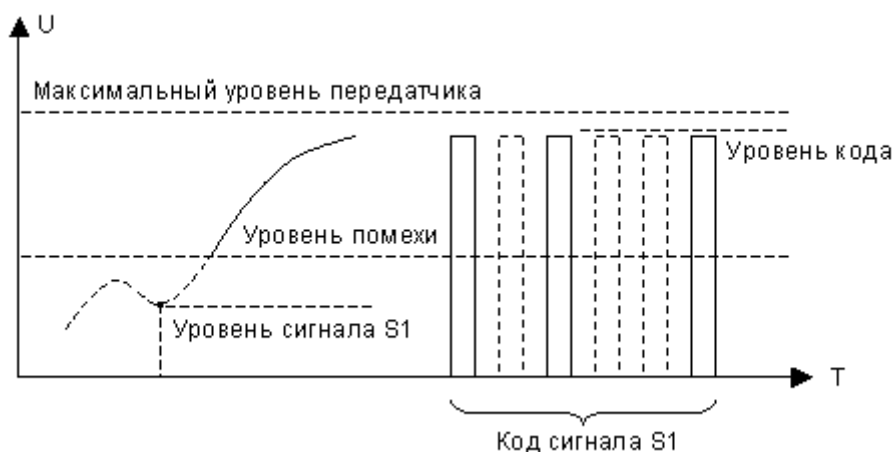


Рисунок 1. Уровни сигнала в аналоговом и цифровом представлениях .

Совершенно очевидно, что сигналы в аналоговой форме будут практически неразличимы, если их уровни окажутся ниже уровня помехи. Говорить о качестве сигналов превышающих уровень помехи, также бесполезно, поскольку интенсивная помеха выступает в роли ошибки сигнала. Однако, эти же сигналы, но представленные в цифровом виде, будут не только различимы на фоне помехи, если уровень кода превышает помеху, но также полностью избавлены от влияния помехи на их значение. Таким образом, мы можем передать без искажений как самое малое значение сигналов $s(t)$, так и самое большое, то есть, помехоустойчивость цифрового сигнала не зависит от изображаемого им значения. Однако, если для передачи – приема одного

значения сигнала в аналоговой форме необходимо некоторое время T , то для передачи – приема того же значения сигнала в цифровой форме потребуется время в m – раз большее, где m – это разрядность кода изображающего сигнал. Таким образом, вопрос быстродействия цифровой передачи данных в сочетании с вопросом о том, как часто следует преобразовывать аналоговое значение в цифровую форму для последующего восстановления аналоговой формы сигнала без потерь информации, становится принципиально важным. Ответ на эти вопросы дает теорема отсчетов Котельникова - Шеннона.

Теорема отсчетов для частотно-ограниченных сигналов

Как правило, для получения выводов теоремы отсчетов, процесс преобразования сигнала в цифровую форму рассматривают как процесс умножения сигнала $s(t)$ на периодическую импульсную функцию $p(t)$, как это показано на следующем рисунке (рис.2):

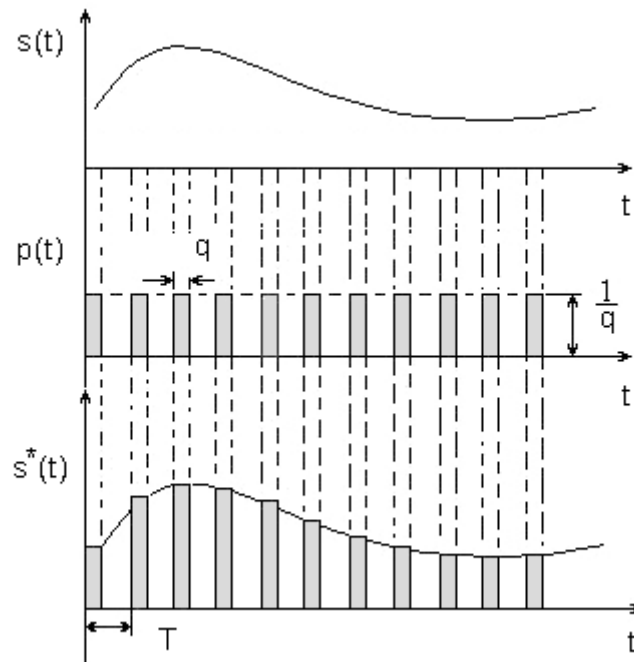


Рисунок 2. Процесс квантования сигнала.

Такой процесс именуют квантованием сигнала, а его результат $s^*(t)$ можно представить в виде:

$$s^*(t) = s(t)p(t)$$

причем импульсная функция $p(t)$ записывается в следующем виде:

$$p(t) = \sum_{n=-\infty}^{\infty} (1(t - Tn) - 1(t - Tn - q))$$

где: $\mathbf{n} = \{0, \pm 1, \pm 2, \dots\}$ и определяет собой нумерацию отсчетов.

Исследование особенностей периодических импульсных функций, рассматривается во многих научных разделах, поэтому, в нашем случае, мы ограничимся только известными конечными результатами. Целью изложения этих результатов, является показать те условия, при которых спектр F^* квантованного сигнала $s^*(t)$ неискажающим образом включает в себя спектр F исходного сигнала $s(t)$. В этом случае, появляется очевидная возможность выделить из спектра F^* гармоники спектра F и, тем самым, выполнить последующее восстановление исходного сигнала.

Поскольку поиск интересующих нас условий, реализуется при рассмотрении и анализе спектров, представим функцию периодическую импульсную $\mathbf{p}(t)$ в виде ряда Фурье:

$$p(t) = \sum_{n=-\infty}^{\infty} \frac{1}{q} \cdot C_n \cdot e^{jn\omega_p t}$$

где:

$$\omega_p = \frac{2\pi}{T}$$

$$C_n = \frac{1}{T} \int_0^T p(t) \cdot e^{-jn\omega_p t} dt = \frac{1 - e^{-jn\omega_p \cdot q}}{jn\omega_p \cdot T}$$

С учетом Фурье представления функции $\mathbf{p}(t)$, преобразуем функцию отсчетов:

$$s^*(t) = s(t)p(t)$$

к следующему виду:

$$s^*(t) = s(t) \cdot \sum_{n=-\infty}^{\infty} \frac{1}{q} \cdot C_n \cdot e^{jn\omega_p t} = \sum_{n=-\infty}^{\infty} \frac{1}{q} \cdot C_n \cdot s(t) \cdot e^{jn\omega_p t}$$

Если предположить, что исходный сигнал $\mathbf{s}(t)$ может быть разложен в ряд Фурье или, что равнозначно, нам известен его спектр:

$$F(j\omega) = \Phi(s(t)),$$

то для получения спектра \mathbf{F}^* сигнала $\mathbf{s}^*(t)$ можно применить теорему Фурье о сдвиге изображения в частотной области. Данная теорема показывает, что умножение оригинала $\mathbf{s}(t)$ на мнимую экспоненту приводит к сдвигу преобразования Фурье в комплексной области на показатель этой экспоненты. С использованием принятых нами обозначений, данную теорему можно записать в следующем виде:

$$\Phi(s(t) \cdot e^{jn\omega_p t}) = F(j\omega + jn\omega_p)$$

Таким образом, запись функции отсчетов, полученную выше

$$s^*(t) = \sum_{n=-\infty}^{\infty} \frac{1}{q} \cdot C_n \cdot s(t) \cdot e^{jn\omega_p t}$$

можно представить следующим образом:

$$F^*(j\omega) = \sum_{n=-\infty}^{\infty} \frac{1}{q} \cdot C_n \cdot F(j\omega + jn\omega_p)$$

Приведенное выражение, представляет интерес с той точки зрения, что позволяет показать логику получения условий, которые и получили названия теоремы отсчетов Котельникова -

Шеннона. Для пояснения этого, представим графически спектры исходного и квантованного сигналов.

В качестве исходного сигнала выберем сигнал с ограниченным спектром (рис.3). Такой спектр должен встречаться чаще всего, поскольку обычно известно, какова ширина спектра полезного сигнала:

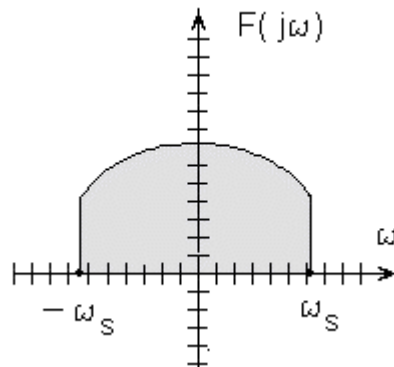


Рисунок 3. Сигнал с ограниченным спектром

Соответственно с полученным нами выражением для спектра квантованного сигнала, можно построить его графическое изображение. Рассмотрим два случая.

СЛУЧАЙ 1. Рассматривает вид спектра F^* при условии, когда частота квантования больше чем двойная максимальная частота f в составе спектра F исходного сигнала:

$$\omega_p > 2 \cdot \omega_s \quad \text{где:} \quad \omega_s = 2\pi \cdot f_{\max}(s)$$

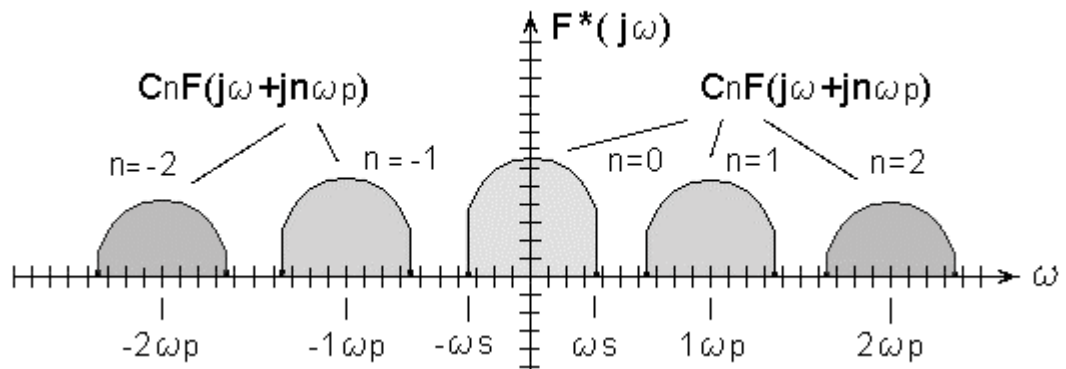


Рисунок 4. Спектр квантованного сигнала (случай 1).

Как это видно из формулы и рисунка (рис.4), спектр квантованного сигнала состоит из отдельных элементов:

$$C_n \cdot F(j\omega + jn\omega_p)$$

При этом каждый элемент получается путем масштабирования (коэффициент C_n) амплитуд всех гармоник в составе спектре исходного сигнала F с последующим сдвигом всего элемента по оси частоты на значение $n\omega_p$. Особо следует подчеркнуть, что при масштабировании и сдвиге элемента его полоса частот не изменяется и остается равной полосе $(-\omega_s \dots +\omega_s)$ спектра F исходного сигнала. Кроме того, на рисунке представлено только по пять элементов в составе спектра

квантованного сигнала ($\mathbf{n} = \{0, \pm 1, \pm 2, \dots\}$), однако следует помнить, что ряд чисел \mathbf{n} не является ограниченным, следовательно, подобных элементов в спектре \mathbf{F}^* будет бесконечное число.

СЛУЧАЙ 2. Рассматривает вид спектра \mathbf{F}^* при условии, когда частота квантования меньше чем двойная максимальная частота \mathbf{f} в составе спектра \mathbf{F} исходного сигнала:

$$\omega_p < 2 \cdot \omega_s \quad \text{где:} \quad \omega_s = 2\pi \cdot f_{\max}(s)$$

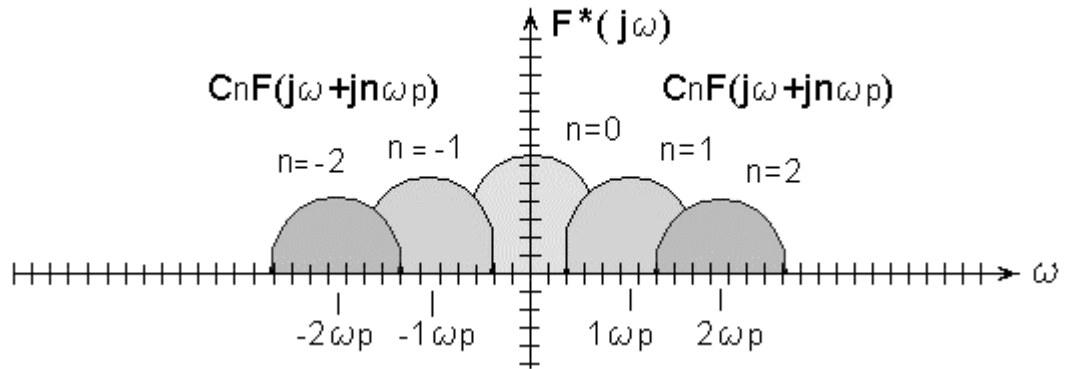


Рисунок 5. Спектр квантованного сигнала (случай 2).

В этом случае (рис.5), соседние элементы спектра квантованного сигнала пересекаются. Фактически это означает, что гармоники в области пересечения будут складываться или вычитаться, а итоговый спектр приобретет довольно сложную форму. Более того, эта форма будет существенно зависеть не только от исходного сигнала, но и от стабильности параметров квантующего сигнала.

Естественно предположить, что для восстановления исходного сигнала из его отсчетов, более перспективным будет являться сигнал квантованный в соответствии с условиями первого случая. Действительно, если мы располагаем только спектром \mathbf{F}^* , то для восстановления из него спектра исходного сигнала с последующим преобразованием этого спектра в сигнал $\mathbf{s}(t)$, достаточно выделить в чистом виде один из элементов спектра \mathbf{F}^* как искомый спектр \mathbf{F} . Совершенно очевидно, что в случае, когда спектры элементов \mathbf{F}^* не пересекаются, можно с помощью идеального фильтра низких частот с полосой пропускания $(-\omega_s \dots +\omega_s)$ выделить элемент с индексом $\mathbf{n} = 0$ как искомый спектр \mathbf{F} . Также очевидно, что в противном случае, когда спектры элементов \mathbf{F}^* пересекаются, в неискаженном виде нам будут доступны только отдельные гармоники внутри элементов \mathbf{F}^* несущие информацию о спектре \mathbf{F} , то есть, восстановить исходный сигнал без искажений будет крайне проблематично или принципиально невозможно.

Собственно говоря, это простое рассуждение и приводит к выводу, который известен как теорема отсчетов Котельникова - Шеннона.

Теорема Котельникова - Шеннона: При ограниченном спектре сигнала и достаточно высокой частоте квантования, потери информации не происходит и она может быть полностью восстановлена, если выполняется условие:

$$\omega_p \geq 2 \cdot \omega_s \quad \text{или} \quad f_p \geq 2 \cdot f_{\max}(s)$$

где: f_p – частота квантования, $f_{\max}(s)$ – максимальная частота в спектре сигнала $\mathbf{s}(t)$.

Минимальная частота квантования $f_p = 2f_{\max}(s)$ отсч./сек. называется *скоростью Найквиста* [4].

Особо следует подчеркнуть, что спектр исходного сигнала полезно искусственно ограничивать до начала квантования, в противном случае его высокочастотные, однако не информативные гармоники (например высокочастотные шумы) будут существенным образом влиять на возможность и качество восстановления.

Сформулировав условия неискажающего квантования (дискретизации) сигнала, рассмотрим основные подходу к его восстановлению. Частотно-ограниченный сигнал, представленный отсчётами, взятыми со скоростью Найквиста, [4] может быть восстановлен по своим отсчётам с помощью интерполяционной формулы:

$$s(t) = \sum_{n=-\infty}^{\infty} s(n/2f_p) \frac{\sin[2\pi f_p \cdot (t - n/2f_p)]}{2\pi f_p (t - n/2f_p)}$$

где: $s(n/2f_p)$ - отсчёты $s(t)$, взятые в моменты времени $t = n/2f_p$, при $n = \{0, \pm 1, \pm 2, \dots\}$

Рисунок (рис.6) иллюстрирует процесс восстановления сигнала, основанный на идеальной интерполяции.

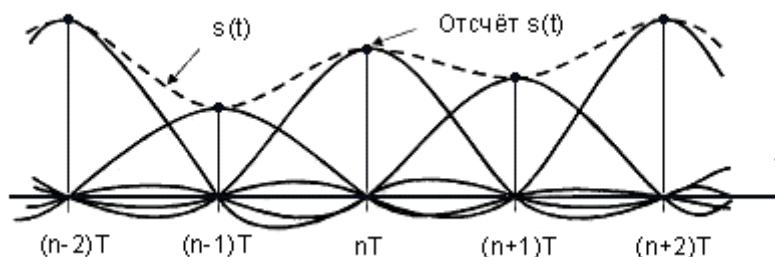


Рисунок 6. Интерполяционное восстановление сигнала по его отсчетам.

Другим способом восстановить сигнал $s(t)$, является его реконструкция путём пропускания отсчётов дискретизированного сигнала через идеальный фильтр низких частот (ФНЧ) с импульсной характеристикой:

$$h(t) = \frac{\sin(2\pi f_p t)}{2\pi f_p t} \quad \text{где: } f_p = 2 \cdot f_{\max}(s)$$

Моделирование процесса квантования – восстановления.

Для моделирования процесса квантования – восстановления воспользуемся основными выводами полученными при рассмотрении теоремы отсчетов. Это предполагает:

- Исходный сигнал $s(t)$ должен обладать строго ограниченным спектром.
- Частота квантования исходного сигнала должна быть, как минимум, в два раза выше частоты его самой высокой гармоники.
- В качестве механизма восстановления сигнала, можно применить фильтр низких частот с полосой пропускания, соответствующей ширине спектра исходного сигнала.

Исходя из приведенных условий, блок-схему и отдельные элементы схемного решения модели процесса квантования – восстановления можно представить в следующем виде (рис.7):

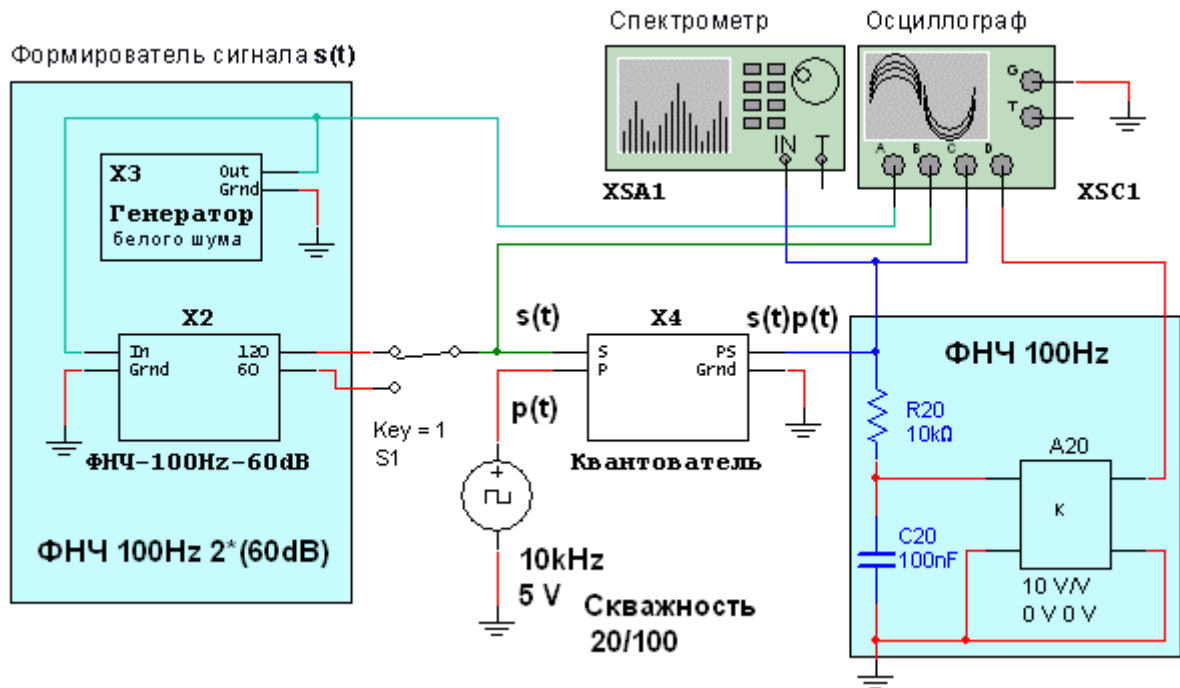


Рисунок 7. Модель процесса квантования – восстановления.

Тестовый сигнал $s(t)$ получим путем фильтрации сигнала с генератора белого шума с помощью фильтра низких частот (ФНЧ Чебышева) с частотой среза **100 Hz**. Использование генератора белого шума и фильтра, позволяет получить случайный сигнал $s(t)$ с четко ограниченным спектром, а также проанализировать влияние высокочастотных гармоник на качество восстановления сигнала. Для изменения доли высокочастотных гармоник, служит переключатель S1, который изменяет подавление ФНЧ в диапазоне **-60dB / -120dB** на декаду. В нашем случае, при основной полосе сигнала **100 Hz** и максимальном подавлении высших гармоник, итоговая полоса сигнала $s(t)$ жестко ограничивается частотой **5kHz**. Таким образом, в соответствии с теоремой отсчетов, частота квантования должна быть равна или выше скорости Найквиста, то есть, равна или выше чем **10kHz**.

В качестве квантователя используем управляемый делитель напряжения на двух резисторах, где в качестве одного из резисторов используется быстродействующий аналоговый ключ (рис.8):

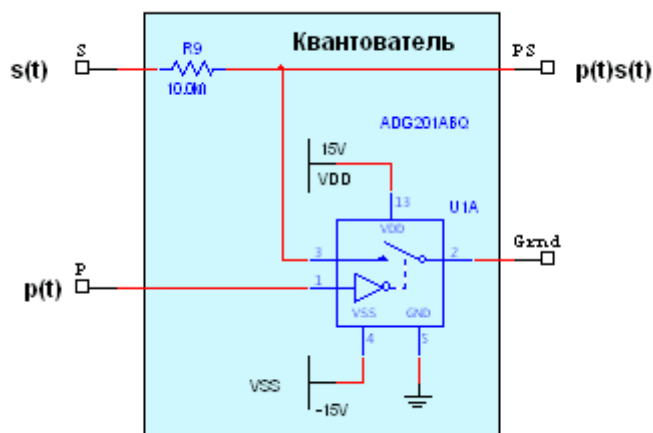


Рисунок 8. Схема простейшего квантователя.

Для восстановления квантованного сигнала применим простейший ФНЧ, реализованный на интегрирующей цепочке.

В результате моделирования, при максимальном подавлении высших гармоник в спектре исходного сигнала $s(t)$, получим следующую спектрограмму квантованного сигнала $s(t)p(t)$:

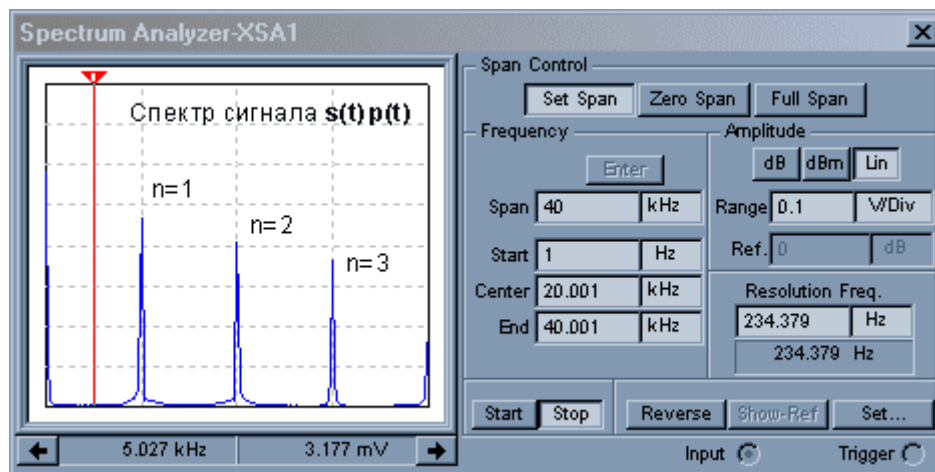


Рисунок 9. Спектр квантованного сигнала.

Как видно из спектрограммы (рис.9), отношение уровней максимальной по амплитуде гармоники в элементе $n=0$ спектра F^* , к максимальной гармонике в центре области пересечения элементов $n=0$ и $n=1$ составляет порядка $600\text{mV}/3\text{mV}=200$, что равносильно возможности восстановления сигнала с погрешностью не лучше чем 0,5%. При минимальном подавлении высших гармоник в сигнале $s(t)$, данное отношение уже составит порядка $200\text{mV}/3\text{mV}=66$, что соответственно в два раза хуже чем предшествующем случае.

Соответствующие осциллограммы моделирования процесса квантования – восстановления сигнала приведены на следующем рисунке:

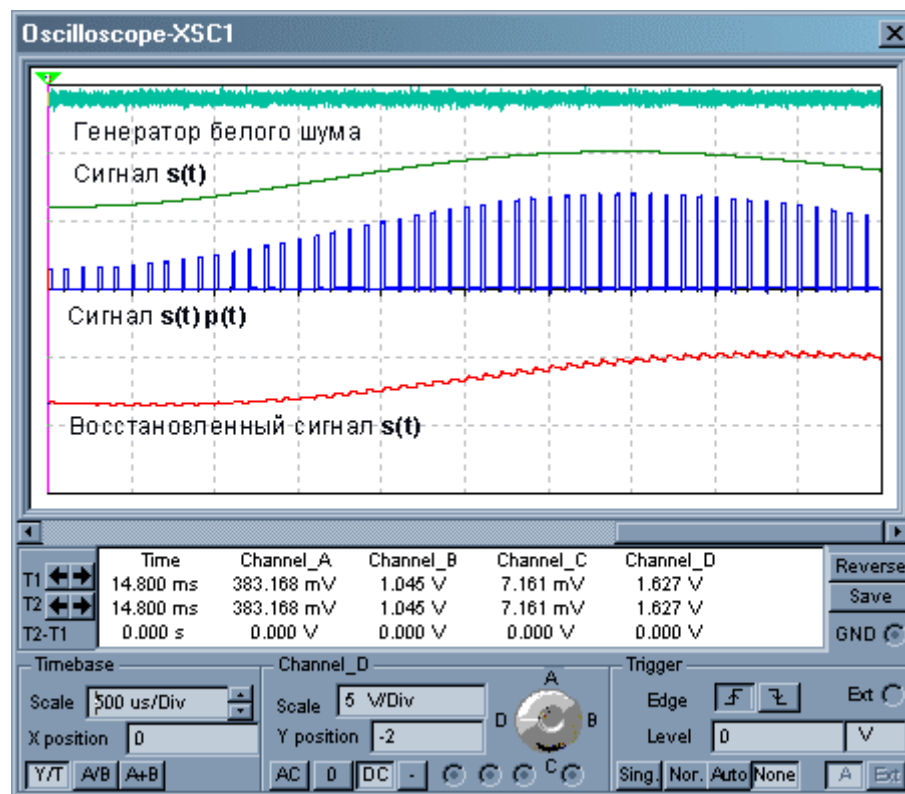


Рисунок 10. Осциллограммы процесса квантования – восстановления сигнала.

Апертурная неопределенность

Рассмотрим более подробно место и роль АЦП в системах цифровой передачи и хранения данных. На первый взгляд кажется что для сигналов с узким и ограниченным спектром операцию квантования можно совместить с операцией АЦ – преобразования и, тем самым, сразу получить цифровую форму представления отсчета. Однако следует помнить, что для АЦ – преобразования необходимо некоторое время, более того, течение этого времени входной сигнал может изменяться. Например (рис.11), пусть нам необходимо получить цифровой отсчет $D(t_n)$, который соответствует моменту времени t_n . Если для АЦ – преобразования необходимо время равное $T_{и}$, а входной сигнал изменяется так, как это показано на рисунке, то цифровое значение сигнала $s(t)$ мы получим только к моменту времени t_k в виде некоторого числа D . Очевидно, что такое значение D , в силу необходимого времени преобразования и динамической ошибки АЦП, будет отличаться от искомого $D(t_n)$ на величину этой ошибки. Однако значение D вполне может идеально соответствовать некоторому моменту времени $t_{и}$, причем этот момент $t_{и}$, в каждом конкретном случае, легко определить в виде решения уравнения $D=D(t_{и})$.

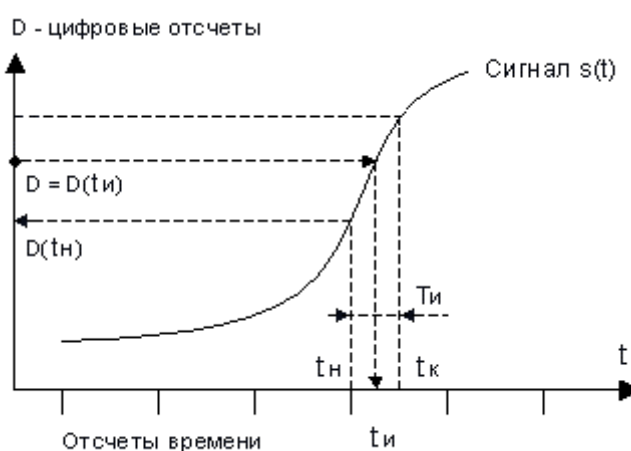


Рисунок 11. Ошибки при АЦП - квантовании сигнала.

В тоже время, в зависимости от мгновенной скорости случайного сигнала $s(t)$, динамическая ошибка АЦП может заметно изменять свое значение, что неопределенным образом будет влиять на положение момента времени $t_{и}$. Другими словами, вместо отсчета в момент времени t_n , который соответствует равномерному шагу квантования, мы получим отсчет случайным образом смещенный относительно t_n , или вместо квантования с постоянным шагом по времени, для которого была сформулирована теорема отсчетов, мы получили квантование со случайным, неопределенным шагом. Соответственно это вызывает специфические ошибки, для которых вводят понятие апертурной неопределенности, характеризуемой апертурным временем.

Апертурным временем называют временной интервал, в течение которого сохраняется неопределенность между значением полученного отсчета и временем, к которому отсчет относится. В определениях, которые мы ввели выше, это интервал между моментами времени $t_{и}$ и t_n . Последствия апертурной неопределенности можно интерпретировать либо как погрешность мгновенного значения сигнала при заданных моментах измерения, либо как погрешность момента времени, в который производится измерение при заданном мгновенном значении сигнала.

Апертурная погрешность.

При равномерной дискретизации следствием апертурной неопределенности является возникновение амплитудных погрешностей, которые называются апертурными и численно равны приращению сигнала в течение апертурного времени. Тем самым, значение апертурной погрешности можно определить, разложив в ряд Тейлора выражение для исходного сигнала в окрестностях точек отсчета.

Для некоторой выбранной точки j такое разложение имеет вид:

$$s(t) = s(t_j) + T_a s'(t_j) + \frac{T_a^2}{2} s''(t_j) + \dots$$

где: T_a - апертурное время.

Следовательно, в первом приближении, апертурную погрешность можно записать в виде:

$$\Delta s_a(t_j) = s(t) - s(t_j) \approx T_a s'(t_j)$$

Как правило, в первом приближении, в качестве апертурного времени рассматривают время преобразования АЦП, а для оценки апертурных погрешностей используют синусоидальный испытательный сигнал:

$$s(t) = s_{\max} \cdot \sin(\omega_s t)$$

Для такого сигнала максимальное относительное значение апертурной погрешности:

$$\frac{\Delta s_a}{s_{\max}} \approx \frac{T_a s'(t_j)}{s_{\max}} = \frac{s_{\max} T_a \omega_s \cos(\omega_s t)}{s_{\max}} \Big|_{MAX} = T_a \omega_s$$

Если принять, что для N-разрядного АЦП с разрешением 2^N , абсолютная апертурная погрешность не должна превышать единицу младшего разряда, то между частотой сигнала $s(t)$, апертурным временем T_a , а также относительной апертурной погрешностью можно записать следующее соотношение:

$$\frac{1}{2^N} = T_a \omega_s = T_a 2\pi f_s$$

В соответствии с этим соотношением, для квантования синусоидального сигнала частотой 100кГц восьмиразрядным АЦП должно быть обеспечено апертурное время не более чем 6,22 нс., что равнозначно периодичности преобразования с частотой приблизительно 160МГц. В то же время, в соответствии с теоремой отсчетов, достаточной является периодичность преобразований порядка 200кГц. Таким образом, квантование непосредственно с помощью АЦП приводит к существенному расхождению требований к сверхвысоким характеристикам быстродействия АЦП и необходимым периодом квантования. Это расхождение достигает 2...3 порядков и значительно повышает сложность реализации квантования, так как даже для сравнительно узкополосных сигналов требует весьма быстродействующих АЦП.

Поскольку апертурная погрешность существенно зависит от скорости изменения сигнала (первая производная в ряде Тейлора), то оказывается рациональным до начала АЦ – преобразования зафиксировать мгновенные значения сигнала $s(t)$ в моменты, которые должны соответствовать получению цифровых отсчетов. В этом случае, на всем временном интервале преобразования первая и более высокие производные фиксированного значения $s(t)$ будут иметь нулевые значения, а следовательно условия налагаемые апертурной неопределенностью утратят свою силу. Для достаточно широкого класса быстро изменяющихся сигналов такую фиксацию осуществляют с помощью устройств выборки-хранения, имеющих малое апертурное время. В итоге, если мы до начала преобразования используем устройство выборки-хранения, то с помощью АЦП с частотой преобразований 160МГц принципиально можно выполнить квантование сигналов, имеющие ширину спектра порядка 80 МГц.

Подводя итог рассмотрению вопросов связанных с теоремой отсчетов и апертурной погрешностью, обобщенную блок-схему АЦ – преобразования можно представить в следующем виде (рис.12):

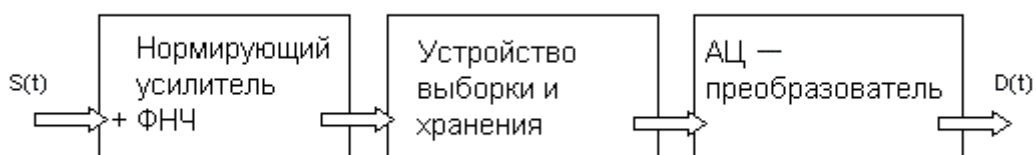


Рисунок 12. Обобщенная блок-схема АЦ – преобразования.

Связь задач АЦ – преобразования и преобразования время – код

Во многих случаях реализация задачи АЦ – преобразования включает в себя две последовательные операции:

- Преобразование аналоговой величины в интервал времени
- Преобразование интервала времени в код.

Поскольку преобразование интервала времени в код является финишной операцией, полезно рассмотреть особенности такого преобразования.

Основной идеей такого преобразования является выяснение количества сигналов с эталонным периодом T_0 , которое можно разместить внутри преобразуемого интервала времени T_x . Как правило эта операция выполняется средствами цифровой электроники в соответствии со следующей блок – схемой:

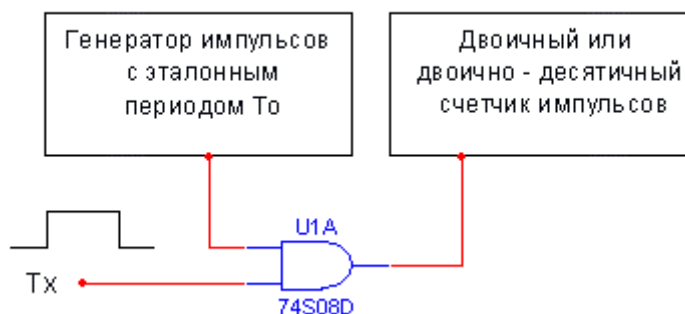


Рисунок 13. Обобщенная блок - схема преобразования интервала времени в код.

В соответствии с данной блок схемой, логический ключ U1A пропускает на счетный вход счетчика импульсы от с эталонным периодом T_0 в течении времени T_x . Если счетчик начинал счет с нулевого состояния, то к моменту завершения интервала T_x будет сосчитано следующее число импульсов:

$$D(T_x) = \frac{T_x}{T_0} = T_x \cdot f_0$$

где: f_0 – частота генератора импульсов с эталонным периодом T_0 .

Соответственно, в зависимости от внутренней организации счетчика импульсов, результат подсчета числового значения T_x может быть представлен в двоичном или двоично-десятичном виде. Однако, при всей простоте преобразования интервала времени в код, существует проблема синхронизации, суть которой представлена на следующем рисунке:

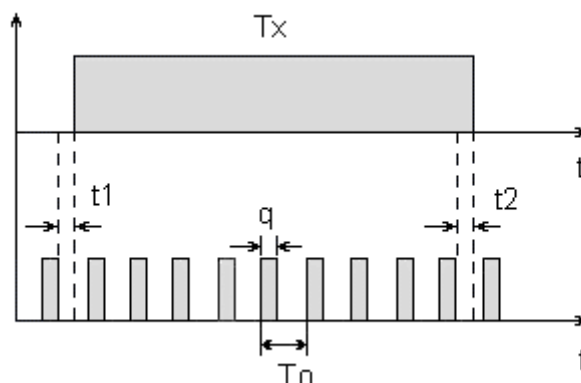


Рисунок 14. Оциллограммы преобразования интервала времени в код.

Очевидно, что в общем случае (рис. 14) нам неизвестно будет ли совпадать начало интервала времени T_x с началом периода T_0 , а также совпадет ли конец интервала T_x с концом периода T_0 . Такая неопределенность может привести к ошибкам преобразования ($+t_1$) и ($-t_2$). При этом, в предельном случае, абсолютная ошибка преобразования может составить величину $\pm T_0$. Для более точного учета таких методических ошибок применяют их среднеквадратичную оценку исходя из предположения о равномерном законе распределения вероятности их появления. При этом, такая среднеквадратичная оценка [5], может быть представлена в виде:

$$\sigma = \frac{T_0}{\sqrt{6}}$$

Следует отметить, что не смотря на то, что приведенные оценки абсолютных ошибок получены нами при рассмотрении преобразования интервал времени – код, данные оценки оказываются справедливыми для любого сопоставления аналоговой величины с дискретной мерой. Другими словами, при любом виде АЦ – преобразования следует помнить, что точность АЦ – преобразования не может быть выше чем плюс/минус значение единичной меры.

Классификация аналого-цифровых преобразователей

В настоящее время известно большое число методов преобразования аналоговой величины в код. Эти методы существенно отличаются друг от друга потенциальной точностью, скоростью преобразования и сложностью аппаратной реализации. Рассматривая связь задач измерения и задач АЦ – преобразования мы уже отмечали, что для получения цифрового представления преобразуемой величины, необходимы алгоритмы как взаимодействия мер с операцией сравнения, так и учета их текущего количества. Как правило, подобные алгоритмы [6] в наибольшей степени отличают различные подходы к реализации АЦП. Мы также применим данный подход и положим в основу классификации АЦП признак, указывающий на то, как во времени разворачивается процесс преобразования аналоговой величины в цифровую. При этом акцентируем внимание на том, что в основе преобразования выборочных значений сигнала в цифровые эквиваленты лежат операции квантования и кодирования, а также что такие операции могут осуществляться с помощью либо последовательной, либо параллельной, либо последовательно-параллельной процедур приближения цифрового эквивалента к преобразуемой величине.

На следующем ниже рисунке (рис.15) представлена классификация составленная на основании названных признаков и алгоритмических особенностей:



Рисунок 15. Классификация АЦП.

Как видно из приведенной классификации, существует несколько основных типов архитектуры АЦП, хотя в пределах каждого типа существует также множество вариаций.

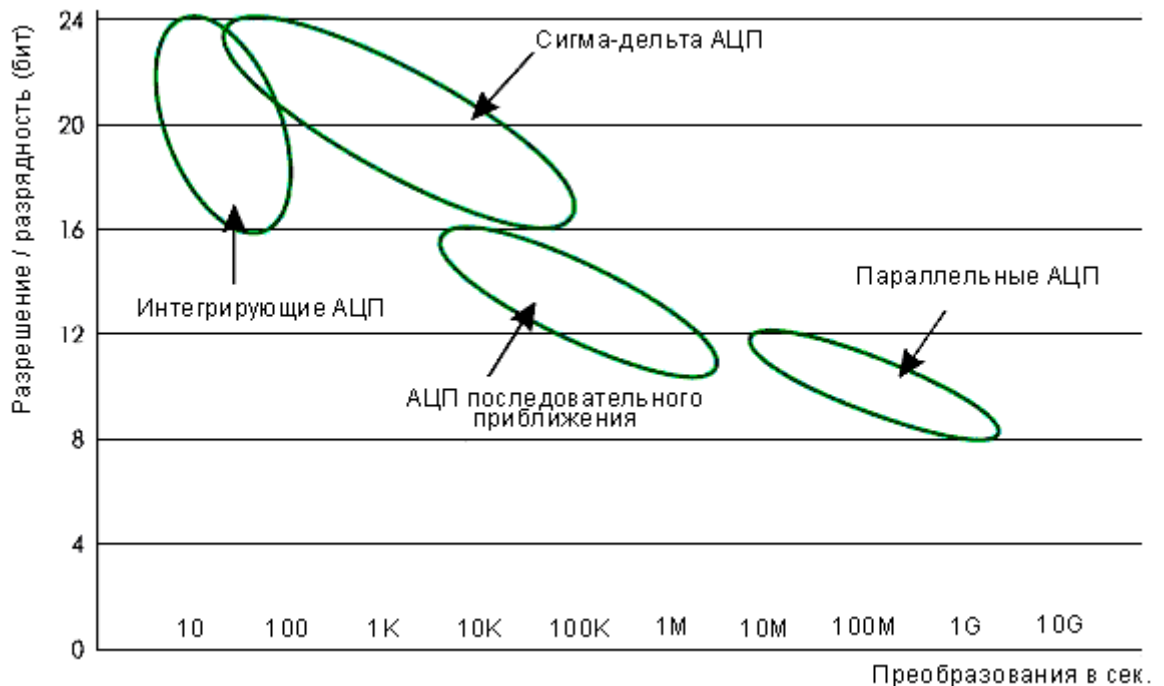


Рисунок 16. Возможности основных архитектур АЦП.

Различные типы измерительного оборудования используют различные типы АЦП. Например, в цифровом осциллографе используется высокая частота дискретизации, но не требуется высокое разрешение. В цифровых мультиметрах нужно большее разрешение, но можно пожертвовать скоростью измерения. Системы сбора данных общего назначения по скорости дискретизации и разрешающей способности обычно занимают место между осциллографами и цифровыми мультиметрами. В оборудовании такого типа используются АЦП последовательного приближения либо сигма-дельта АЦП. Существуют также параллельные АЦП для приложений, требующих скоростной обработки аналоговых сигналов, и интегрирующие АЦП с высокими разрешением и помехоподавлением.

На рисунке (рис.16) показаны возможности основных архитектур АЦП в зависимости от разрешения и частоты дискретизации.

Замечания к спецификациям АЦП

Существуют общие определения, которые принято использовать в отношении аналого-цифровых преобразователей. Тем не менее, характеристики, приводимые в технической документации производителей АЦП, могут показаться довольно путанными. Правильный же выбор оптимального по сочетанию своих характеристик АЦП для конкретного приложения требует точной интерпретации данных, приводимых в технической документации.

Наиболее часто путаемыми параметрами являются разрешающая способность и точность, хотя эти две характеристики реального АЦП крайне слабо связаны между собой. Разрешение не идентично точности, 12-разрядный АЦП может иметь меньшую точность, чем 8-разрядный. Для АЦП разрешение представляет собой меру того, на какое количество сегментов может быть поделен входной диапазон измеряемого аналогового сигнала (например, для 8-разрядного АЦП это 256 сегментов). Точность же характеризует суммарное отклонение результата преобразования от своего идеального значения для данного входного напряжения. То есть, разрешающая способность характеризует потенциальные возможности АЦП, а совокупность точностных параметров определяет реализуемость такой потенциальной возможности.

АЦП преобразует входной аналоговый сигнал в выходной цифровой код. Для реальных преобразователей, изготавливаемых в виде интегральных микросхем, процесс преобразования не является идеальным: на него оказывают влияние как технологический разброс параметров при производстве, так и различные внешние помехи. Поэтому цифровой код на выходе АЦП определяется с погрешностью. В спецификации на АЦП указываются погрешности, которые дает сам преобразователь. Их обычно делят на статические и динамические. При этом именно конечное приложение определяет, какие характеристики АЦП будут считаться определяющими, самыми важными в каждом конкретном случае.

Параллельные АЦП

АЦП этого типа осуществляют квантование сигнала одновременно с помощью набора компараторов, включенных параллельно источнику входного сигнала. На рисунке (рис.17) показана реализация параллельного метода АЦ-преобразования для 3-разрядного числа.

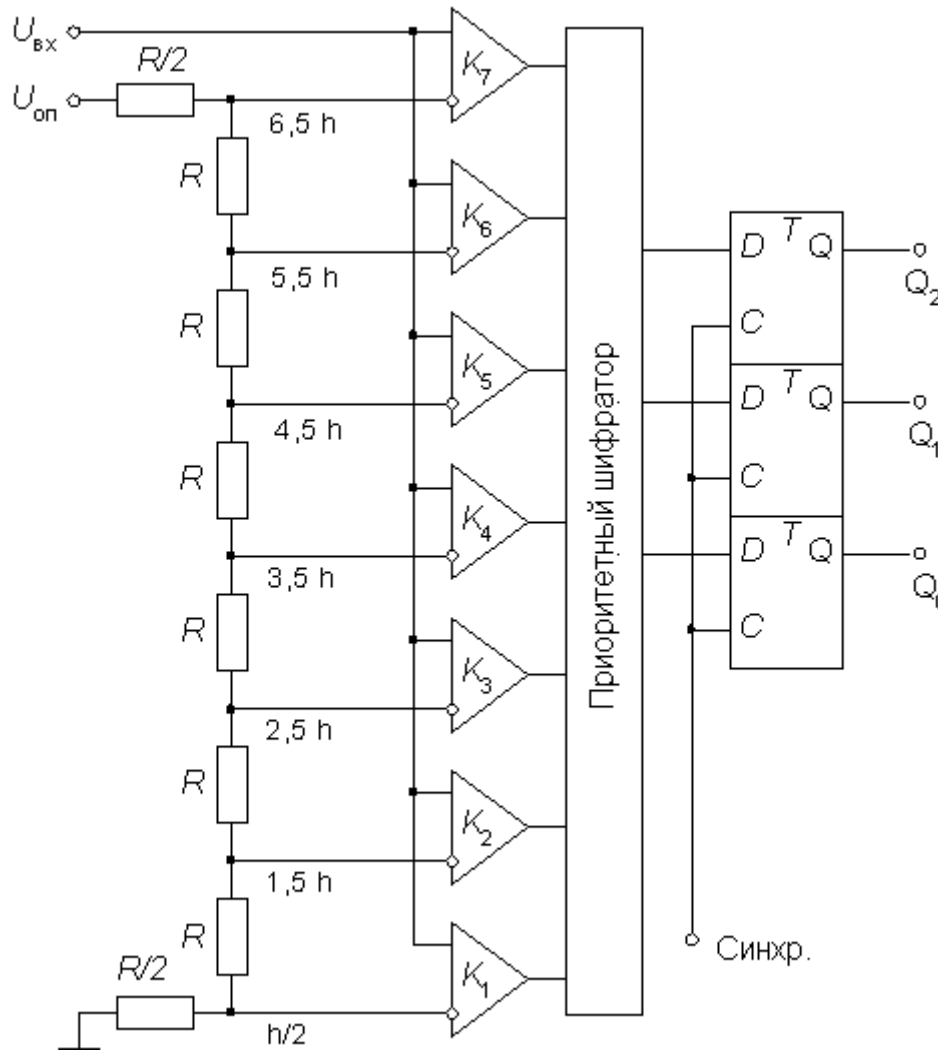


Рисунок 17. Блок-схема параллельного АЦП.

Основная идея метода заключается в создании линейки опорных напряжений с равномерным шагом в одну единичную меру h . С каждым делением на такой линейке следует связать одно устройство сравнения или компаратор, что позволит сравнить текущий уровень входного сигнала с каждым из делений параллельно. Образно говоря, если компараторы представить как столбик из светодиодов, то высота свечения такого столбика будет соответствовать уровню входного сигнала. Однако возникает вопрос об устойчивой индикации нуля входного сигнала. Действительно, если нулевое деление линейки соответствует нулю меры, то даже незначительной помехи будет достаточно, чтобы периодически работал компаратор этого деления. С точки зрения максимальной методической ошибки (плюс/минус единичная мера) такое состояние является законным. Однако, для того, чтобы компараторы могли устойчиво фиксировать даже нуль входного сигнала, вся линейка смещается вверх на величину $h/2$ как это и показано на блок-схеме.

В случае представленной блок-схемы, (семь узлов делителя опорного напряжения) единичную меру h или единицу младшего разряда АЦП легко определить в следующем виде:

$$h = \frac{U_0}{7 \cdot R} \cdot R = \frac{U_0}{7}$$

Таким образом, если семь эквидистантных опорных напряжений образуются с помощью резистивного делителя, то соответствующие семь компараторов позволяют зафиксировать на своих выходах восемь состояний (включая ноль), которые представлены в таблице ниже. Названные восемь состояний можно представить тремя двоичными разрядами. Преобразование состояний компараторов в двоичное число выполняет устройство, которое определено табл.1.

Таблица 1

Входное напряжение	Состояния компараторов							Выходы АЦП		
	K7	K6	K5	K4	K3	K2	K1	Q2	Q1	Q0
0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	1	0	0	1
2	0	0	0	0	0	1	1	0	1	0
3	0	0	0	0	1	1	1	0	1	1
4	0	0	0	1	1	1	1	1	0	0
5	0	0	1	1	1	1	1	1	0	1
6	0	1	1	1	1	1	1	1	1	0
7	1	1	1	1	1	1	1	1	1	1

Такую диаграмму состояний можно реализовать простейшей переключательной схемой, структура которой представлена на следующем рисунке:

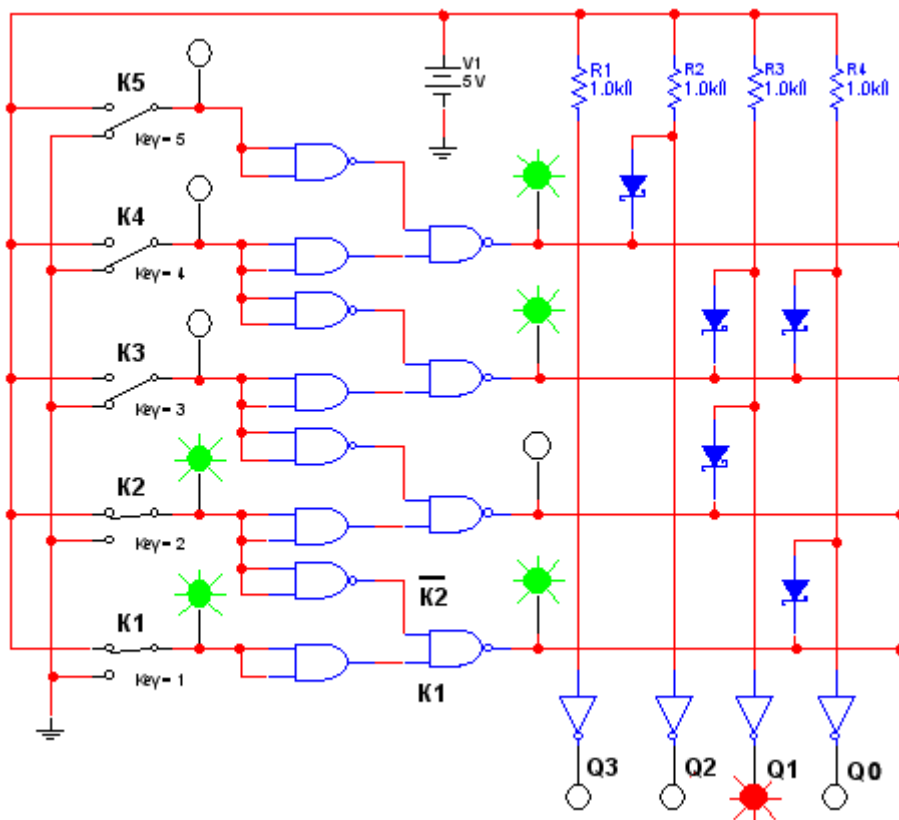


Рисунок 18. Фрагмент схемы шифратора для параллельного АЦП.

В приведенном фрагменте схемы шифратора для параллельного АЦП (рис.18), реализована та часть шифратора, которая отвечает двум разрядам двоичного кода, однако показывает основной принцип преобразования кода отображающего уровень сигнала в двоичный код. Рассматривая схему слева на право, отметим, что первая вертикальная колонка вентилях позволяет получить прямой и инверсный сигнал каждого компаратора с одинаковой задержкой. Вторая вертикальная колонка преобразует код непрерывного уровня в параллельный единичный код, который отображает единственным нулем число, которое следует представить двоичным кодом. Преобразование единичного кода в инверсный двоичный код, выполняется с помощью матрицы, которая реализована на диодах Шоттки. Окончательный двоичный код получается после выходных инверторов. Модель шифратора реализована в системе MultiSim v.8 в виде файла «Шифратор параллельного АЦП.ms8».

Однако, прямое подключение шифратора непосредственно к выходу АЦП может привести к ошибочному результату при считывании выходного кода. Рассмотрим, например переход от трех к четырем, или в двоичном коде от 011 к 100. Если старший разряд вследствие меньшего времени задержки изменит свое состояние раньше других разрядов, то временно на выходе возникнет число 111, т.е. семь. Величина ошибки в этом случае составит половину измеряемого диапазона.

Так как результаты АЦ - преобразования записываются, как правило, в запоминающее устройство, существует вероятность получить полностью неверную величину. Решить эту проблему можно, например, с помощью устройства выборки-хранения (УВХ). Некоторые интегральные микросхемы (ИМС) параллельных АЦП, например MAX100, снабжаются сверхскоростными УВХ, имеющими время выборки порядка 0,1 нс. Другой путь состоит в использовании кода Грея, характерной особенностью которого является изменение только одной кодовой позиции при переходе от одного кодового значения к другому. Наконец, в некоторых АЦП (например, MAX1151) для снижения вероятности сбоев при параллельном АЦ - преобразовании используется двухтактный цикл, когда сначала состояния выходов компараторов фиксируются, а затем, после установления состояния приоритетного шифратора, подачей активного фронта на синхровход выходного регистра в него записывают выходное слово АЦП.

Как видно из табл. 1, при увеличении входного сигнала компараторы устанавливаются в состояние 1 по очереди - снизу вверх. Такая очередность не гарантируется при быстром нарастании входного сигнала, так как из-за различия во временах задержки компараторы могут переключаться в другом порядке. Приоритетное кодирование позволяет избежать ошибки, возможной в этом случае, благодаря тому, что единицы в младших разрядах не принимаются во внимание приоритетным шифратором.

Благодаря одновременной работе компараторов параллельный АЦП является самым быстрым. Например, восьмиразрядный преобразователь типа MAX104 позволяет получить 1 млрд. отсчетов в секунду при времени задержки прохождения сигнала не более 1,2 нс. Недостатком этой схемы является высокая сложность. Действительно, N-разрядный параллельный АЦП содержит 2^{N-1} компараторов и 2N согласованных резисторов. Следствием этого является высокая стоимость (сотни долларов США) и значительная потребляемая мощность. Тот же MAX104, например, потребляет около 4 Вт.

Последовательно-параллельные АЦП

Последовательно-параллельные АЦП являются компромиссом между стремлением получить высокое быстродействие и желанием сделать это по возможности меньшей ценой. Последовательно-параллельные АЦП занимают промежуточное положение по разрешающей способности и быстродействию между параллельными АЦП и АЦП последовательного приближения. Последовательно-параллельные АЦП подразделяют на АЦП многоступенчатые, многотактные и конвейерные.

Многоступенчатые АЦП

В многоступенчатом АЦП процесс преобразования входного сигнала разделен в пространстве. В качестве примера (рис. 19) представлена схема двухступенчатого 8-разрядного АЦП.

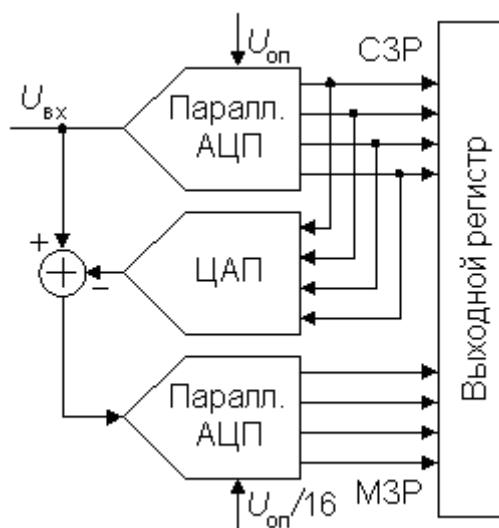


Рисунок 19. Структурная схема двухступенчатого АЦП.

Верхний по схеме АЦП осуществляет грубое преобразование сигнала в четыре старших разряда выходного кода. Цифровые сигналы с выхода АЦП поступают на выходной регистр и одновременно на вход 4-разрядного быстродействующего ЦАП. Во многих ИМС многоступенчатых АЦП (AD9042, AD9070 и др.) этот ЦАП выполнен по схеме суммирования токов на дифференциальных переключателях, но некоторые (AD775, AD9040A и др.) содержат ЦАП с суммированием напряжений. Остаток от вычитания выходного напряжения ЦАП из входного напряжения схемы поступает на вход АЦП-2, опорное напряжение которого в 16 раз меньше, чем у АЦП-1. Как следствие, квант АЦП-2 в 16 раз меньше кванта АЦП-1. Этот остаток, преобразованный АЦП-2 в цифровую форму, представляет собой четыре младших разряда выходного кода.

Главное различие между АЦП1 и АЦП2 заключается прежде всего в требовании к точности: у АЦП1 точность должна быть такой же как у 8-разрядного преобразователя, в то время как АЦП2 может иметь точность 4-разрядного.

Грубо приближенная и точная величины должны, естественно, соответствовать одному и тому же входному напряжению $U_{вх}$. Из-за наличия задержки сигнала в первой ступени возникает, однако, временное запаздывание. Поэтому при использовании этого способа входное напряжение необходимо поддерживать постоянным с помощью устройства выборки-хранения до тех пор, пока не будет получено все число.

Поскольку квант АЦП-2, должен быть в 16 раз меньше кванта АЦП-1, необходима операция масштабирования опорного напряжения. Поскольку такая операция неизбежна, то возникает идея заменить операцию деления напряжения опорного источника на операцию усиления остатка вычитания в 16 раз, сохранив одинаковое опорное напряжение для АЦП-1 и АЦП-2. Как

позитивное следствие, возникает возможность идентичной реализации (включая режимы работы) для АЦП-1 и АЦП-2. Такой подход позволяет несколько повысить точность преобразования, однако дополнительно требует минимизации времени выхода масштабирующего сумматора из состояния ограничения выходного сигнала, которое (при больших входных напряжениях) может возникать в результате задержки вычитаемого напряжения со стороны ЦАП. Как следствие, быстродействие АЦП, при таком подходе, несколько уменьшается.

Многотактные последовательно-параллельные АЦП

Рассмотрим пример 8-разрядного последовательно-параллельного АЦП (рис.20), относящегося к типу многотактных. Если в рассмотренном ранее двухступенчатом АЦП преобразования входного сигнала было разделено в пространстве, здесь процесс преобразования разделен во времени.

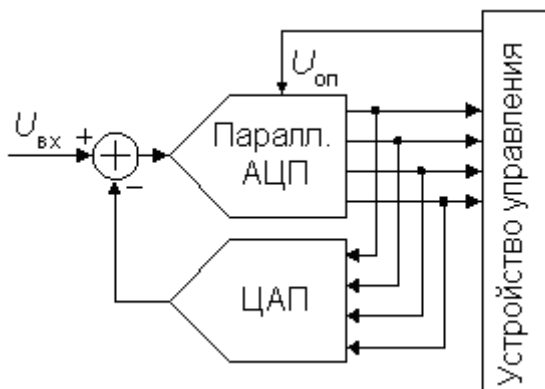


Рисунок 20. Структурная схема двухтактного АЦП.

Преобразователь состоит из 4-разрядного параллельного АЦП, квант h которого определяется величиной опорного напряжения, 4-разрядного ЦАП и устройства управления. Если максимальный входной сигнал равен $2,56V$, то в первом такте преобразователь работает с шагом квантования $h_1=0,16V$. В это время входной код ЦАП равен нулю. Устройство управления пересылает полученное от АЦП в первом такте слово в четыре старших разряда выходного регистра, подает это слово на вход ЦАП и уменьшает в 16 раз опорное напряжение АЦП. Таким образом, во втором такте шаг квантования $h_2=0,01V$ и остаток, образовавшийся при вычитании из входного напряжения схемы выходного напряжения ЦАП, будет преобразован в младший байт выходного слова.

Очевидно, что используемые в этой схеме 4-разрядные АЦП и ЦАП должны обладать 8-разрядной точностью, в противном случае возможен пропуск кодов, т.е. при монотонном нарастании входного напряжения выходной код АЦП не будет принимать некоторые значения из своей шкалы. Так же, как и в предыдущем преобразователе, входное напряжение многотактного АЦП во время преобразования должно быть неизменным, для чего между его входом и источником входного сигнала следует включить устройство выборки-хранения.

Быстродействие рассмотренного многотактного АЦП определяется полным временем преобразования 4-разрядного АЦП, временем срабатывания цифровых схем управления, временем установления ЦАП с погрешностью, не превышающей $0,2...0,3$ кванта 8-разрядного АЦП, причем время преобразования АЦП входит в общее время преобразования дважды. В результате, при прочих равных условиях, преобразователь такого типа оказывается медленнее двухступенчатого преобразователя, рассмотренного выше. Однако он проще и дешевле. По быстродействию многотактные АЦП занимают промежуточное положение между многоступенчатыми АЦП и АЦП последовательного приближения. Примерами многотактных АЦП являются трехтактный 12-

разрядный AD7886 со временем преобразования 1 мкс., или трехактный 16-разрядный AD1382 со временем преобразования 2 мкс.

Как и в случае многоступенчатых АЦП, для многотактных АЦП можно заменить операцию деления опорного напряжения на соответствующее усиление остатка вычитания. Если каждый такт многотактного АЦП реализовывать в последовательности АЦ – преобразование, ЦА – преобразование, изменение масштаба сумматора, то снимается проблема выхода сумматора из состояния ограничения выходного сигнала. Таким образом, и один и другой подход становятся практически равнозначными.

Конвейерные АЦП

Быстродействие многоступенчатого АЦП можно повысить, применив конвейерный принцип многоступенчатой обработки входного сигнала. В обыкновенном многоступенчатом АЦП вначале происходит формирование старших разрядов выходного слова преобразователем АЦП-1, а затем идет период установления выходного сигнала ЦАП. На этом интервале АЦП-2 простаивает. На втором этапе во время преобразования остатка преобразователем АЦП-2 простаивает АЦП-1.

Если наш АЦП предназначен для непрерывных измерений с максимальной скоростью, то период времени, который АЦП-2 использует для преобразования остатка текущего измерения, можно использовать для подготовки в АЦП-2 старших разрядов следующего измерения. Такая опережающая подготовка становится возможной, если между ступенями преобразователя вставить устройство выборки и хранения остатка текущего измерения (УВХ-2).

Введя соответствующие элементы задержки и хранения аналогового и цифрового сигналов между ступенями преобразователя, мы получим конвейер для процесса непрерывных измерений.

Структурная схема 8-разрядного варианта конвейерного АЦП приведена на следующем рисунке (рис.21):

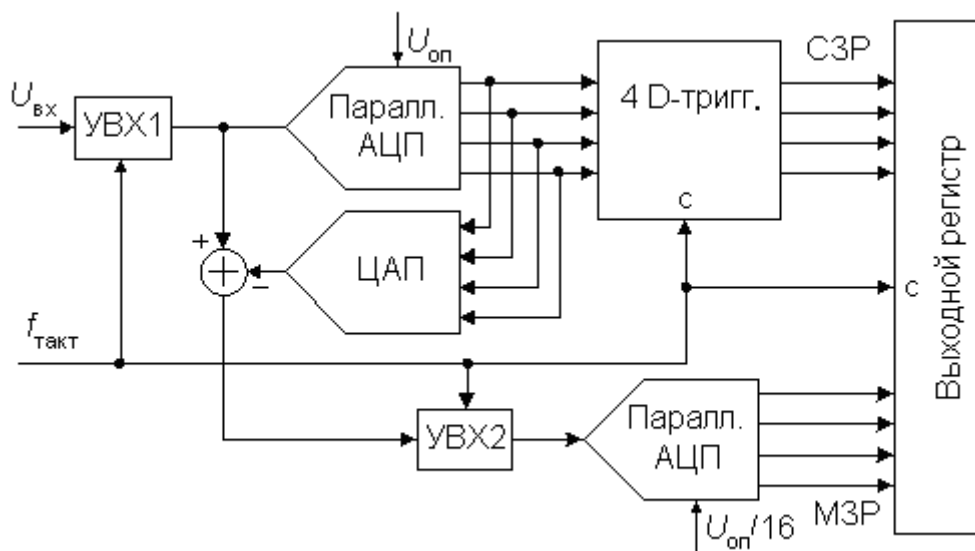


Рисунок 21. Структурная схема конвейерного АЦП.

Роль аналогового элемента задержки выполняет устройство выборки-хранения УВХ-2, а цифрового - четыре D-триггера. Триггеры задерживают передачу старшего полубайта в выходной регистр на один период тактового сигнала CLK.

Сигналы выборки (рис.22), формируемые из тактового сигнала, поступают на УВХ-1 и УВХ-2 в разные моменты времени. УВХ-2 переводится в режим хранения позже, чем УВХ-1 на время, равное суммарной задержке распространения сигнала по АЦП-1 и ЦАП. Задний фронт тактового сигнала управляет записью кодов в D-триггеры и выходной регистр. Полная обработка входного сигнала занимает около двух периодов CLK, но частота появления новых значений выходного кода равна частоте тактового сигнала.

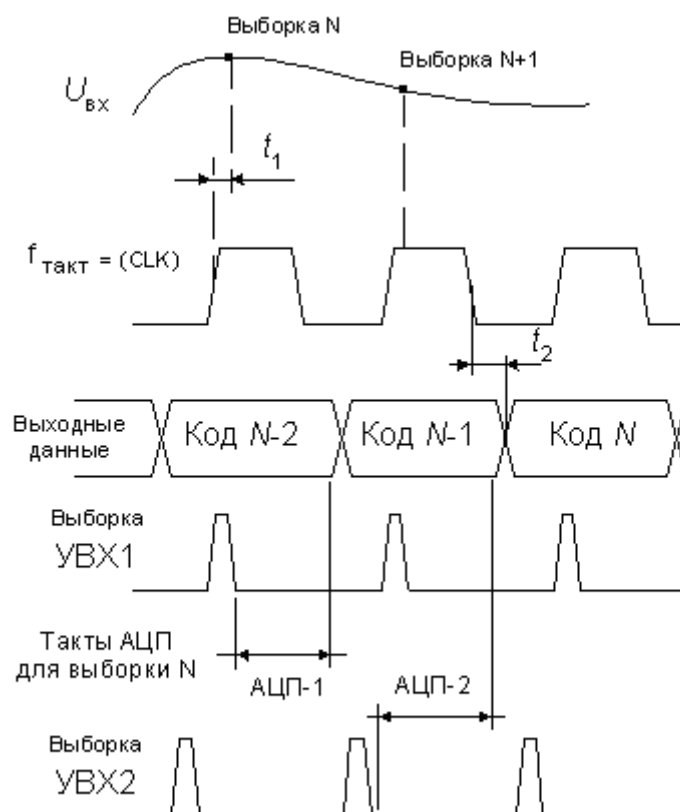


Рисунок 22. Диаграммы конвейерного АЦП.

Таким образом, конвейерная архитектура позволяет существенно (в несколько раз) повысить максимальную частоту выборок многоступенчатого АЦП. То, что при этом сохраняется суммарная задержка прохождения сигнала, соответствующая обычному многоступенчатому АЦП с равным числом ступеней, не имеет существенного значения, так как время последующей цифровой обработки этих сигналов все равно многократно превосходит эту задержку. За счет этого можно без проигрыша в быстродействии увеличить число ступеней АЦП, понизив разрядность каждой ступени. В свою очередь, увеличение числа ступеней преобразования уменьшает сложность АЦП. Действительно, например, для построения 12-разрядного АЦП из четырех 3-разрядных необходимо 28 компараторов, тогда как его реализация из двух 6-разрядных потребует 126 компараторов.

Конвейерную архитектуру имеет большое количество выпускаемых в настоящее время многоступенчатых АЦП. В частности, 2-ступенчатый 10-разрядный AD9040A, выполняющий до 40 млн. преобразований в секунду (40 МПС), 4-ступенчатый 12-разрядный AD9220 (10 МПС), потребляющий всего 250 мВт, и др. При выборе конвейерного АЦП следует иметь в виду, что многие из них не допускают работу с низкой частотой выборок. Например, изготовитель не рекомендует работу ИМС AD9040A с частотой преобразований менее 10 МПС, 3-ступенчатого 12-разрядного AD9022 с частотой менее 2 МПС и т.д. Это вызвано тем, что внутренние УВХ имеют довольно высокую скорость разряда конденсаторов хранения, поэтому работа с большим тактовым периодом приводит к значительному изменению преобразуемого сигнала в ходе преобразования.

Последовательные АЦП

АЦП последовательного счета

Этот преобразователь является типичным примером последовательных АЦП с единичными приближениями и состоит из компаратора, счетчика и ЦАП (рис.23). На один вход компаратора поступает входной сигнал, а на другой - сигнал обратной связи с ЦАП. Основной идеей преобразования является постепенное (единицами счета) повышение сигнала на выходе ЦАП, которое выполняется до тех пор, пока сигнал ЦАП не станет равным входному сигналу.

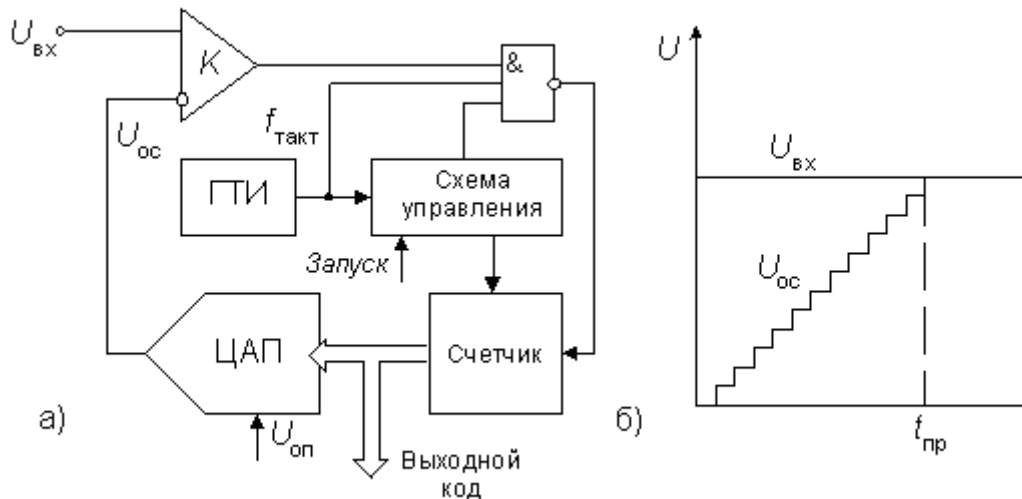


Рисунок 23. а) Структурная схема АЦП последовательного счета.. б) Диаграммы работы.

В соответствии с этой идеей, работа преобразователя начинается с прихода импульса запуска, который вначале сбрасывает, а потом включает счетчик, суммирующий число импульсов, поступающих от генератора тактовых импульсов ГТИ. Выходной код счетчика подается на ЦАП, осуществляющий его преобразование в напряжение обратной связи $U_{ос}$. Процесс преобразования продолжается до тех пор, пока напряжение обратной связи сравняется с входным напряжением и переключится компаратор, который своим выходным сигналом прекратит поступление тактовых импульсов на счетчик. Переход выхода компаратора из 1 в 0 означает завершение процесса преобразования. Выходной код, пропорциональный входному напряжению в момент окончания преобразования, считывается с выхода счетчика.

Время преобразования АЦП этого типа является переменным и определяется входным напряжением. Его максимальное значение соответствует максимальному входному напряжению и при разрядности двоичного счетчика N и частоте тактовых импульсов $f_{такт}$ равно

$$T_{МАКС} = \frac{2^N - 1}{f_{ТАКТ}}$$

Например, при $N=10$ и $f_{такт}=1$ МГц $T_{макс}=1024$ мкс, что обеспечивает максимальную частоту выборок порядка 1 кГц.

Статическая погрешность преобразования определяется суммарной статической погрешностью используемых ЦАП и компаратора. Частоту счетных импульсов необходимо выбирать с учетом завершения переходных процессов в них.

При работе без устройства выборки-хранения апертурное время совпадает со временем преобразования. Как следствие, результат преобразования чрезвычайно сильно зависит от пульсаций входного напряжения. При наличии высокочастотных пульсаций среднее значение

выходного кода нелинейно зависит от среднего значения входного напряжения. Это означает, что АЦП данного типа без устройства выборки-хранения пригодны для работы с постоянными или медленно изменяющимися напряжениями, которые за время преобразования изменяются не более, чем на значение кванта преобразования.

Моделирование АЦП последовательного счета в системе MultiSim v.8 файл модели: «АЦП-ПоследовательногоУравновешивания.ms8», позволяет обратить внимание на общую особенность всех структурных схем АЦП с обратной связью в виде ЦАП. Эта особенность обусловлена «иглами» (тонкими бросками выходного напряжения ЦАП) в моменты изменения двоичного кода на входе ЦАП. Такие иглы возникают как следствие разной скорости установления отдельных разрядов ЦАП. Наличие игл в выходном напряжении ЦАП может вызывать ложные срабатывания компаратора (рис.24).

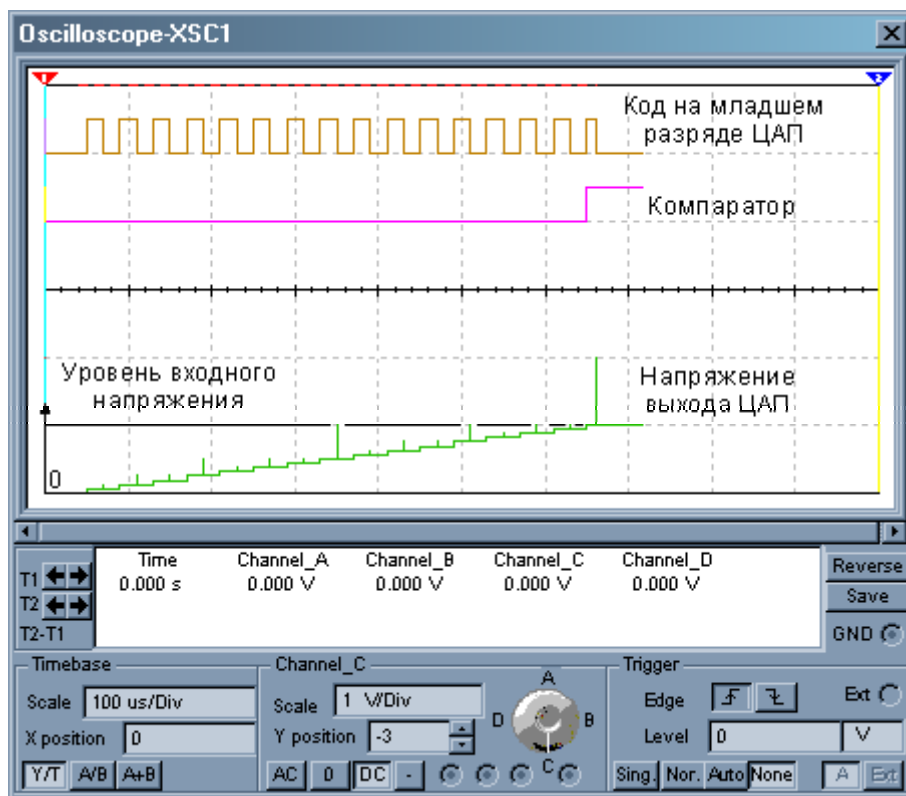


Рисунок 24. Диаграммы работы АЦП последовательного счета.

Основным приемом, который устраняет такие ложные срабатывания компаратора, является задержка начала анализа состояния компаратора устройством управления на время успокоения ЦАП. Как правило, такая задержка реализуется средствами стробирования (формирования временного окна) для передачи сигналов с компаратора в устройство управления.

Таким образом, особенностью АЦП последовательного счета является небольшая частота дискретизации, достигающая нескольких килогерц. Достоинством АЦП данного класса является сравнительная простота построения, определяемая последовательным характером выполнения процесса преобразования.

АЦП последовательного приближения

Преобразователь этого типа, называемый также АЦП с *поразрядным уравновешиванием*, является наиболее распространенным вариантом последовательных АЦП (рис.25).

В основе работы этого класса преобразователей лежит принцип *дихотомии*, т.е., последовательного сравнения остатков измеряемой величины с $1/2$, $1/4$, $1/8$ и т.д. от возможного ее максимального значения. Во многом это напоминает принцип взвешивания некоторой величины с помощью гирек (мер) кратных основанию выбранной системы счета. При этом реализуется

достаточно простой алгоритм. Например, если очередная гирька (мера) приводит нарушению равенства весов (компаратора) в пользу суммы гирек, то ее снимают, в противном случае гирька остается в составе суммы. Начиная устанавливать гирьки с самого максимального веса, мы закончим процесс уравнивания, когда у нас останется только самая маленькая гирька. Перечень гирек оставшихся в сумме определит собой код преобразуемой величины в выбранной нами системе счета. Однако теперь нам вместо счетчика, который мы использовали для накопления гирек в АЦП последовательного счета, потребуется регистр, в котором можно независимо устанавливать отдельные разряды (РНУР), при этом ЦАП их преобразует в сигнал и просуммирует.

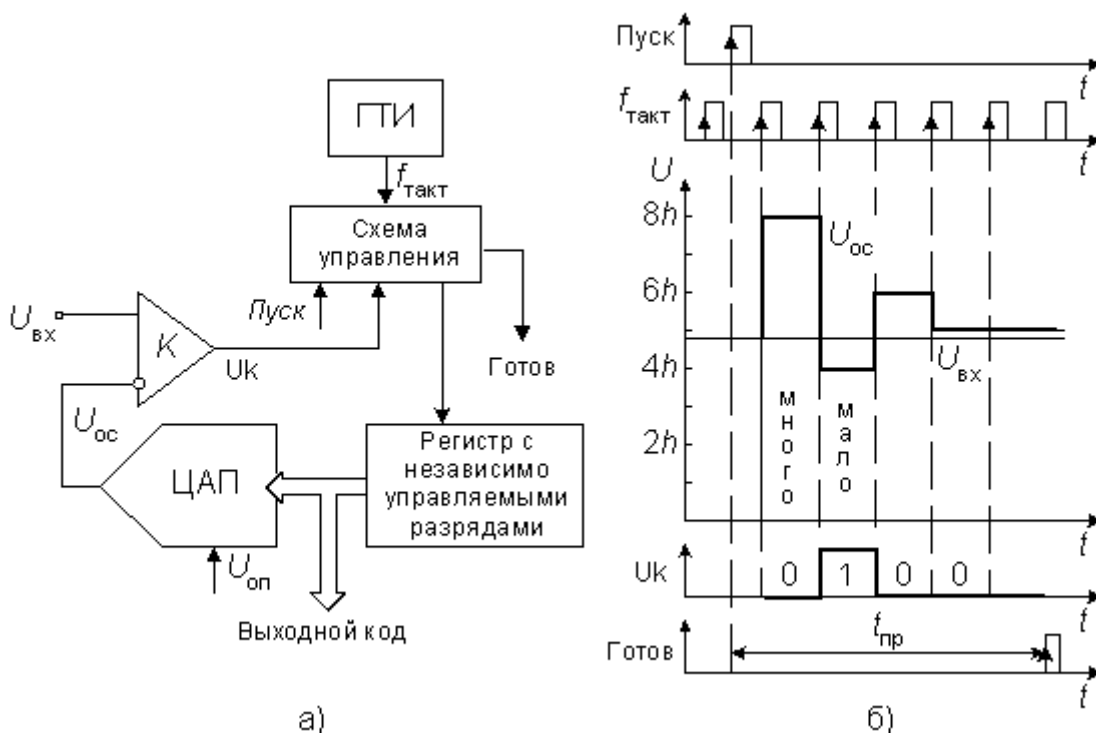


Рисунок 25. Структура и диаграммы работы АЦП последовательного приближения.

Для N-разрядного АЦП последовательного приближения такой алгоритм позволяет выполнить весь процесс преобразования за N последовательных шагов (итераций) вместо $2^N - 1$ при использовании последовательного счета и получить существенный выигрыш в быстродействии. Так, уже при $N=10$ этот выигрыш достигает 100 раз и позволяет получить с помощью таких АЦП до $10^5 \dots 10^6$ преобразований в секунду. В то же время статическая погрешность этого типа преобразователей, определяемая в основном используемым в нем ЦАП, может быть очень малой, что позволяет реализовать разрешающую способность до 18 двоичных разрядов при частоте выборок до 200 КГц (например, DSP101 фирмы Burr-Brown).

Рассмотрим подробнее принцип построения и работы АЦП последовательного приближения на примере 4-разрядного преобразователя, состоящего из трех основных узлов: компаратора, регистра (РНУР) и ЦАП (рис.25б).

После подачи команды "Пуск" с приходом первого тактового импульса схема управления через РНУР принудительно задает на вход ЦАП код, равный половине его шкалы (для 4-разрядного ЦАП это $1000_2 = 8_{10}$). Благодаря этому напряжение $U_{\text{ос}}$ на выходе ЦАП будет равно:

$$U_{\text{ос}} = 2^3 h$$

где h - квант выходного напряжения ЦАП, соответствующий единице младшего разряда (ЕМР). Эта величина составляет половину возможного диапазона преобразуемых сигналов. Если входное напряжение меньше, чем эта величина (ситуация на ЦАП установлено «много»), то на выходе компаратора устанавливается 0, если больше (ситуация на ЦАП установлено «мало»), то 1.

В случае ситуации на ЦАП установлено «много» схема управления должна переключить старший разряд d_3 обратно в состояние нуля. Непосредственно вслед за этим остаток:

$$U_{BX} - d_3 2^3 h$$

таким же образом сравнивается с ближайшим младшим разрядом и т.д. После четырех подобных шагов в регистре РНУР оказывается двоичное число, из которого после цифро-аналогового преобразования получается напряжение, соответствующее U_{BX} с точностью до 1 ЕМР. Выходное число может быть считано с РПП в виде параллельного двоичного кода по N линиям. Кроме того, в процессе преобразования на выходе компаратора, как это видно из рисунка, последовательно во времени формируется выходное число.

Быстродействие АЦП данного типа определяется суммой времени установления ЦАП до установившегося значения с погрешностью, не превышающей 0,5 ЕМР, времени переключения компаратора и задержки распространения сигнала в регистре РНУР

Сумма этих задержек компаратора и регистра является величиной постоянной, а время установления ЦАП уменьшается с уменьшением веса разряда. Следовательно, для определения младших разрядов может быть использована более высокая тактовая частота. При поразрядной вариации $f_{такт}$ возможно уменьшение полного времени преобразования на 40%. Для этого в состав АЦП может быть включен контроллер.

При работе без устройства выборки-хранения апертурное время соответствует времени между началом и фактическим окончанием преобразования. Такое время так же, как и у АЦП последовательного счета, по сути, зависит от входного сигнала, т.е. является переменным. Возникающие при этом апертурные погрешности носят также нелинейный характер. Поэтому для эффективного использования АЦП последовательного приближения, между его входом и источником преобразуемого сигнала следует включать УВХ. Большинство выпускаемых в настоящее время ИМС АЦП последовательного приближения (например, 12-разрядный MAX191, 16-разрядный AD7882 и др.), имеет встроенные устройства выборки-хранения или, чаще, устройства слежения-хранения (track-hold), управляемые сигналом запуска АЦП. Устройство слежения-хранения отличается тем, что постоянно находится в режиме выборки, переходя в режим хранения только на время преобразования сигнала.

Модель 8 разрядного АЦП последовательного приближения представлена в системе MultiSim v.8 файлом модели: «АЦП-ПоразрядногоУравновешивания.ms8». Модель иллюстрирует алгоритм управления разрядами РНУР. Основой регистра РНУР являются обычные RS-триггеры, входы которых стробируются дополнительным сигналом «Выбран». Этот сигнал определяет, к какому разряду регистра РНУР в данный момент применяются команды «включить» или «выключить». Для выбора разряда можно использовать демультиплексор либо сдвиговый регистр, которые будут определять текущий выбранный разряд. Схема управления АЦП должна осуществлять управление выбором разряда, а также стробировать отклик компаратора (с задержкой на время его успокоения) для того, чтобы корректно принять решения оставить включенным либо выключить текущий разряд.

Данный класс АЦП занимает промежуточное положение по быстродействию, стоимости и разрешающей способности между последовательно-параллельными и интегрирующими АЦП и находит широкое применение в системах управления, контроля и цифровой обработки сигналов.

Интегрирующие АЦП

Недостатком рассмотренных выше последовательных АЦП является низкая помехоустойчивость результатов преобразования. Действительно, выборка мгновенного значения входного напряжения, обычно включает слагаемое в виде мгновенного значения помехи. Впоследствии, при цифровой обработке последовательности выборок, эта составляющая может быть подавлена, однако для этого требуется время и вычислительные ресурсы.

Основной идеей интегрирующих АЦП, является переход от непосредственного сравнения измеряемой (преобразуемой) величины и меры, к сравнению их интегральных представлений. Например, в АЦП двухтактного интегрирования, компаратор сравнивает интеграл измеряемой (преобразуемой) величины и интеграл меры. Если время интегрирования входной величины

выбрать кратным периоду помехи, как правило, речь идет синусоидальная промышленной помехи с частотой 50 Гц, то в интеграле входной величины составляющая помехи будет стремиться к нулю. Это позволяет во многих случаях подавить помеху еще на этапе преобразования. Платой за это является пониженное быстродействие интегрирующих АЦП.

АЦП многотактного интегрирования

Упрощенная схема АЦП, работающего в два основных такта (АЦП двухтактного интегрирования), приведена на следующем рисунке (рис.26):

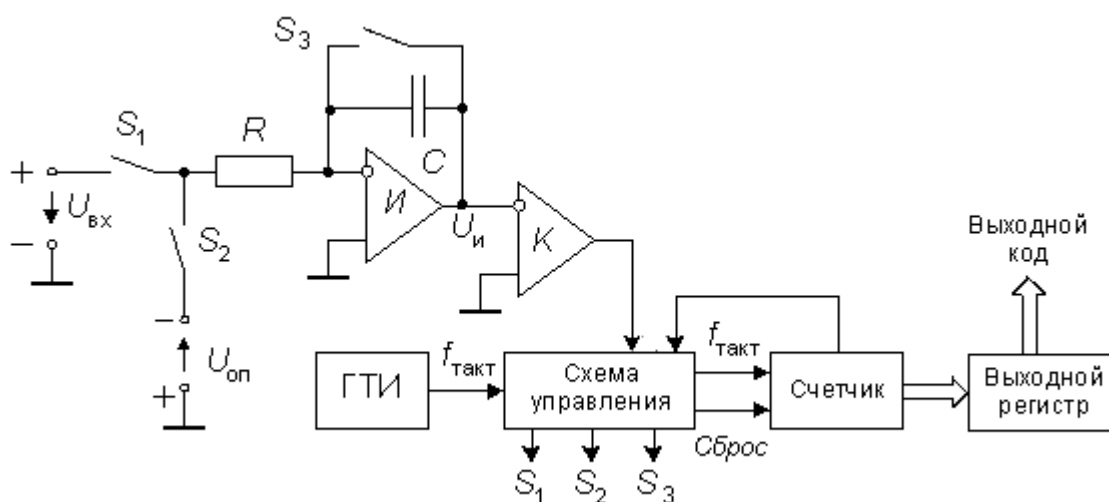


Рисунок 26. Структурная схема АЦП двухтактного интегрирования.

В соответствии с изложенной идеей, компаратор должен сравнить интеграл измеряемой (преобразуемой) величины и интеграл меры. Такое возможно, если установленный в нуль интегратор вначале зарядить от сигнала входной величины (в течение фиксированного интервала времени – T_0), а потом разрядить от сигнала меры (либо наоборот). В тот момент, когда интегратор вновь вернется к нулевому значению, компаратор зафиксирует равенство интегралов, полученных в процессе заряда и разряда интегратора:

$$\frac{1}{RC} \int_0^{T_0} U(t)_{ВХ} \cdot dt = \frac{1}{RC} \int_0^{T_X} U_{ОП} \cdot dt$$

Обратим внимание, что в каждой части этого равенства присутствует множитель RC , который можно сократить. Это важный момент, поскольку из него следует вывод о независимости метода от точности изготовления резистора и конденсатора, которые будут использованы в схеме интегратора.

Если помехи отсутствуют, а входной сигнал является постоянным во времени, тогда интегралы легко вычисляются и записанное выше равенство приобретает вид:

$$U_{ВХ} T_0 = U_{ОП} T_X \quad \text{или} \quad T_X = \frac{T_0}{U_{ОП}} \cdot U_{ВХ}$$

Другими словами, мы получили линейную зависимость T_X – времени разряда интегратора сигналом меры от $U_{ВХ}$ – входного сигнала.

Итак, если у нас есть способ получить постоянный интервал времени T_0 , необходимый для интегрирования входного сигнала, то дальнейшее преобразование интервала времени T_X в код D ,

который пропорционален входному сигналу, можно легко выполнить подсчетом в течение этого интервала числа импульсов с частотой $f_{\text{такт}}$:

$$D = T_X \cdot f_{\text{ТАКТ}} = \left(\frac{T_0}{U_{\text{ОП}}} \cdot f_{\text{ТАКТ}} \right) \cdot U_{\text{ВХ}}$$

На следующем рисунке (рис.27) показаны диаграммы работы, соответствующие описанному нами алгоритму:

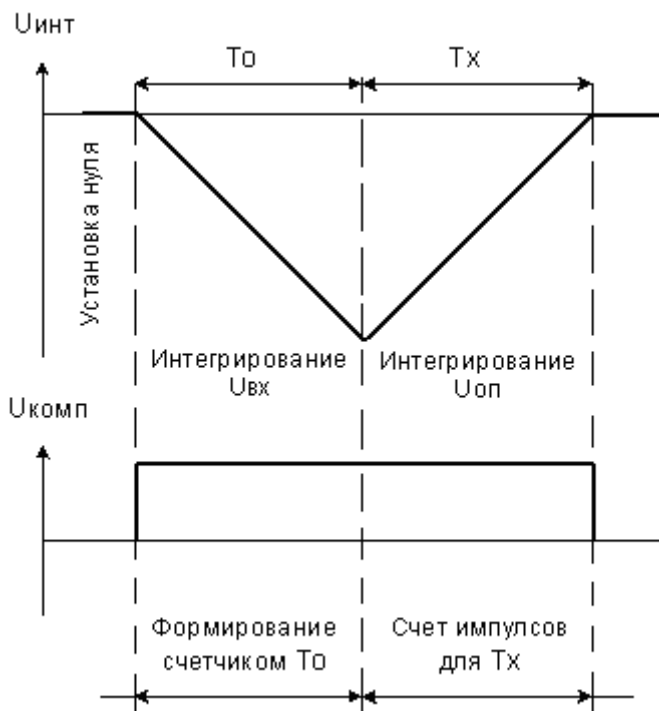


Рисунок 27. Диаграммы работы АЦП двухтактного интегрирования.

При одиночных измерениях, преобразование проходит три стадии: стадию установки интегратора в нулевое значение, стадию интегрирования входного сигнала и стадию счета.

Рассмотрим эти стадии более детально.

На первой стадии ключ S_3 замкнут, а ключи S_1 и S_2 разомкнуты. На этой стадии происходит установка нулевого значения на выходе интегратора.

На второй стадии ключи S_2 и S_3 разомкнуты, а ключ S_1 замкнут. Вторая стадия длится в течение времени T_0 , которое формируется счетчиком. Как правило, интервал T_0 равен 20 мсек., что соответствует одному периоду помехи с частотой 50 Гц. На этой стадии интегратор интегрирует входное напряжение $U_{\text{вх}}$. К моменту окончания интегрирования выходное напряжение интегратора составляет:

$$U_{\text{ИИТ}} = -\frac{1}{RC} \int_0^{T_0} U(t)_{\text{ВХ}} \cdot dt \Big|_{U_{\text{вх}}=\text{const}} = -\frac{T_0 \cdot U_{\text{ВХ}}}{RC}$$

Как правило, значение RC приравнивают величине T_0 . Например, при $T_0 = 20$ мсек., принимают $RC = 20\text{ком} \cdot 1\text{мкф} = 20\text{мсек}$. В этом случае, для постоянных значений $U_{\text{вх}} = (0 - 10\text{В})$ на выходе интегратора (за время T_0) напряжение достигнет соответственно значений $U_{\text{ИИТ}} = (0 - 10\text{В})$. Такой выбор гарантированно обеспечивает работу операционного усилителя (на котором реализован интегратор) в рабочем диапазоне выходных напряжений.

Третья стадия преобразования начинается, когда счетчик заканчивает формирование интервала времени T_0 . Независимо от того, интервал T_0 формируется путем списывания счетчика до нуля (начиная с некоторой предустановки), либо формируется путем переполнения счетчика, счетчик переходит в третью стадию преобразования с нулевым значением и начинает накопление кода результата преобразования. Соответственно на этой стадии ключи S_1 и S_3 разомкнуты, а ключ S_2 замкнут. При этом (поскольку $U_{оп}$ имеет знак противоположный $U_{вх}$), происходит разряд интегратора до нулевого значения. Факт достижения интегратором нулевого значения фиксируется компаратором как событие определяющее равенство:

$$U_{ВХ}T_0 = U_{ОП}T_X \quad \text{или} \quad T_X = \frac{T_0}{U_{ОП}} \cdot U_{ВХ}$$

Такое событие требует от схемы управления прекратить подачу счетных импульсов на счетчик и зафиксировать результат преобразования

$$D = T_X \cdot f_{ТАКТ} = \left(\frac{T_0}{U_{ОП}} \cdot f_{ТАКТ} \right) \cdot U_{ВХ}$$

где D это код, который заносится в выходной регистр.

Поскольку сравниваются интегральные представления входного сигнала и меры, в окончательный результат входят не мгновенные значения преобразуемого напряжения, а только значения, усредненные за время T_0 . Это позволяет рассматривать помеху, как усредненную надбавку к интегралу, взятому от $U_{вх}$.

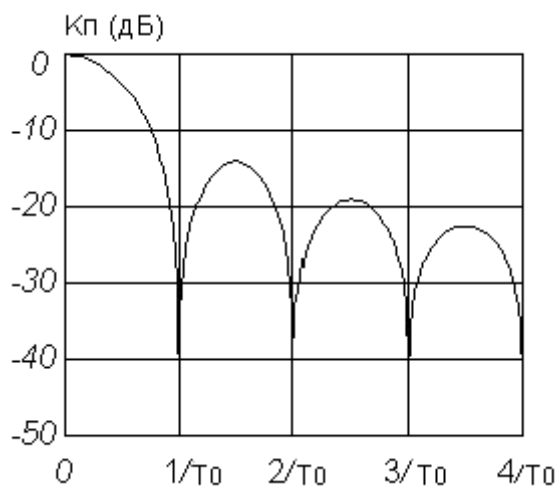
Определим коэффициент передачи помехи $K_{п}$ для АЦП двухтактного интегрирования. Пусть на вход интегратора поступает гармонический сигнал единичной амплитуды частотой f с произвольной начальной фазой. Среднее значение этого сигнала на интервале T_0 будет равно:

$$U_{инт} = \frac{1}{T_0} \int_0^{T_0} \sin(2\pi f t + \varphi) dt = \frac{\sin(2\pi f T_0 + \varphi) \sin(2\pi f T_0)}{\pi f T_0}$$

Эта величина достигает максимума по модулю, когда значение фазы пропорционально полупериоду:

$$\varphi = \pm \pi k, \quad \text{где} \quad k = (0, 1, 2, \dots)$$

В этом случае коэффициент передачи помехи можно записать в виде:



$$K_{п} = \left| \frac{\sin^2(\pi f T_0)}{\pi f T_0} \right|$$

Из полученного выражения $K_{п}$ следует, что переменное напряжение, период которого является кратным T_0 , максимально подавляется (рис.28). По этой причине, целесообразно выбрать тактовую частоту такой, чтобы величина T_0 была бы равной, или кратным периоду напряжения промышленной сети.

Рисунок 28. Коэффициент передачи помехи АЦП двухтактного интегрирования.

Моделирование АЦП двухтактного интегрирования.

Модель АЦП двухтактного интегрирования представлена файлом модели: «АЦП-ДвухкратногоИнтегрирования.ms8» системы MultiSim v.8. Данная модель иллюстрирует схемотехнику простейшего АЦП двухтактного интегрирования, для одиночных преобразований по команде «Пуск». Поскольку основой модели является ее схема управления, рассмотрим ее более подробно (рис.29):

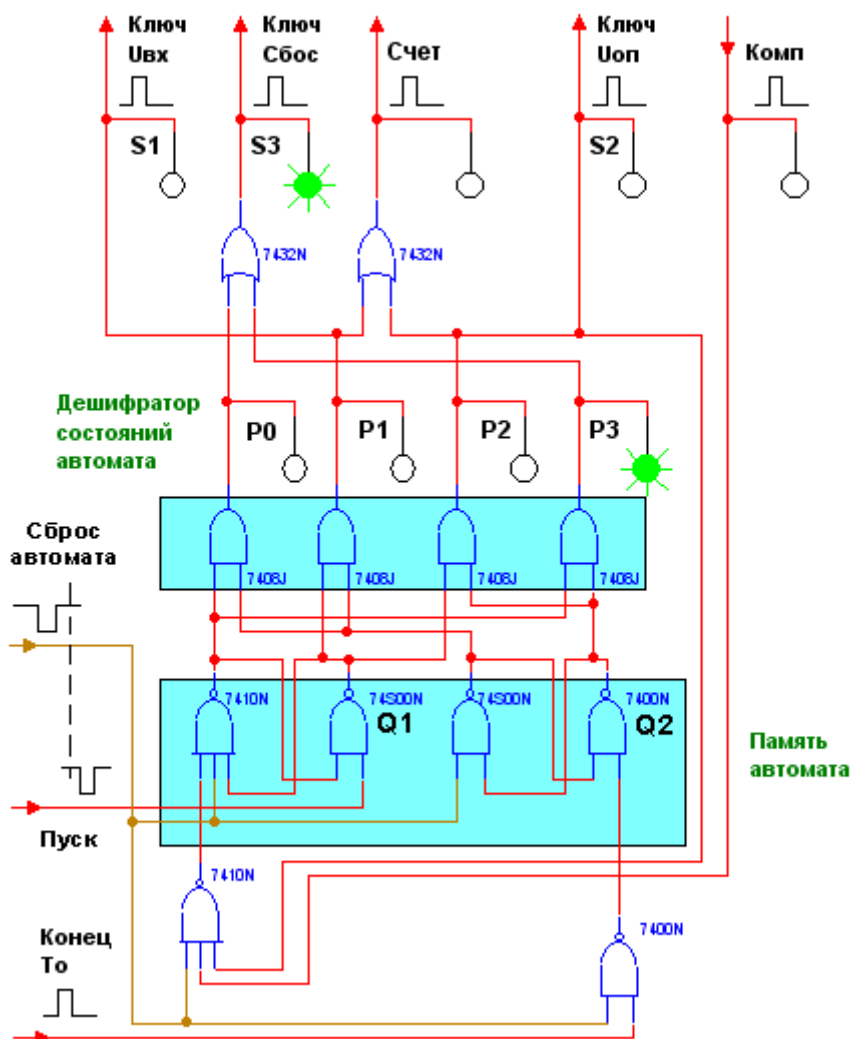


Рисунок 29. Схема управления АЦП двухтактного интегрирования.

Проектирование схемы управления начинается с закрепления стадий преобразования за состояниями регистра состояний цифрового автомата схемы управления. В нашем случае это может быть представлено таблицей:

№	Наименование состояния
P0	Сброс интегратора (Установка нуля счетчика)
P1	Интегрирование $U_{вх}$ (Формирование счетчиком интервала T_0)
P2	Интегрирование $U_{оп}$ (Счет числа импульсов в интервале T_x)
P3	Индикация результата преобразования.

Для представления перечисленных состояний необходимо две запоминающих ячейки. Поскольку цифровые автоматы обычно оптимизируют формальными методами (например, с помощью диаграмм Карно) в качестве ячеек принято использовать RS-триггеры.

Следующим этапом проектирования автомата является составление таблицы переходов автомата при воздействии различных событий (входных сигналов). В нашем случае такая таблица имеет вид:

№	Сброс	Пуск	Конец То	Компаратор
P0	P0	P1	---	---
P1	P0	---	P2	---
P2	P0	---	---	P3
P3	P0	---	---	---

Как видно из первой строки таблицы, если автомат находится в состоянии сброса (состояние P0), то входные сигналы «Конец То» и «Компаратор» должны быть замаскированы (запрещены), сигнал «Сброс» должен сохранять состояние автомата (P0), а сигнал «Пуск» должен переключать автомат в состояние (P1), которое описывается уже второй строкой таблицы.

Теперь, когда все переходы между состояниями определены, необходимо каждое состояние автомата закодировать соответствующим состоянием RS-триггеров. Основным правилом такого кодирования, является (если такое возможно) таким образом выбирать коды триггеров, чтобы при переходах между основными состояниями автомата происходило переключение только одного триггера. С учетом этого правила, таблицу состояний автомата можно закодировать в виде следующих состояний триггеров (где Q1 и Q2 выходы триггеров):

№	Q1	Q2
P0	0	0
P1	1	0
P2	1	1
P3	0	1

Фактически эти две таблицы являются готовым заданием как для проектирования переключательной схемы формирующей сигналы управления триггерами, так и переключательной схемы дешифрирующей коды на триггерах в состояния автомата. Более того, в нашем случае, этих таблиц оказывается также достаточно для проектирования простейшей переключательной схемы, формирующей из сигналов состояния автомата все управляющие воздействия.

Для анализа и проектирования более сложных автоматов, традиционно используются стандартные нотации описания конечных автоматов Мура или Мили, с последующей оптимизацией этих описаний методами теории графов либо другими формальными методами. Подробнее о теории описания и анализа автоматов смотрите в книге [7].

Однако в последнее время, с развитием технологии программируемых логических интегральных схем (ПЛИС), для описания все чаще применяют язык VHDL (Very-High-Speed-Integrated-Circuits Hardware Description Language). Это обусловлено несколькими причинами. Во первых, новое поколение интегральных схем позволяет работать со сверхвысокими скоростями переключения логических элементов, что (в силу рассеяния энергии излучением) исключает схемотехнику с помощью внешних соединений между логическими элементами. Во вторых, перенос проектирования схемотехники во внутрь кристалла, что позволяют сделать ПЛИС, приближает методику проектирования к методикам программирования. Подробнее о проектировании с помощью VHDL смотрите в книге [8].

Анализ и моделирование АЦП двухтактного интегрирования, позволяет обратить внимание на его следующие особенности.

Во первых, если в интервал времени T_0 формируется с помощью счетчика с полным объемом N – состояний, то цифровой результат преобразования перестает зависеть от долговременной стабильности тактовой частоты: **факт**. Данное утверждение легко пояснить, с помощью следующей зависимости:

$$D = \left(\frac{T_0}{U_{OP}} \cdot f_{ТАКТ} \right) \cdot U_{ВХ} = \left(\frac{N}{f_{ТАКТ}} \cdot \frac{f_{ТАКТ}}{U_{OP}} \right) \cdot U_{ВХ} = \frac{N}{U_{OP}} \cdot U_{ВХ}$$

Практическая независимость преобразователя от долговременной стабильности генератора тактовых импульсов и позволяет применять в качестве тактового генератора менее дорогостоящие решения.

Во вторых, поскольку в момент срабатывания компаратора на выходе интегратора фиксируется не идеальный нуль сигнала, а нуль с учетом смещения нуля компаратора, то следующее измерение, если пропустить фазу сброса (P0) и начать его немедленно, будет избавлено от ошибки, вносимой как смещением, так и дрейфом нуля компаратора.

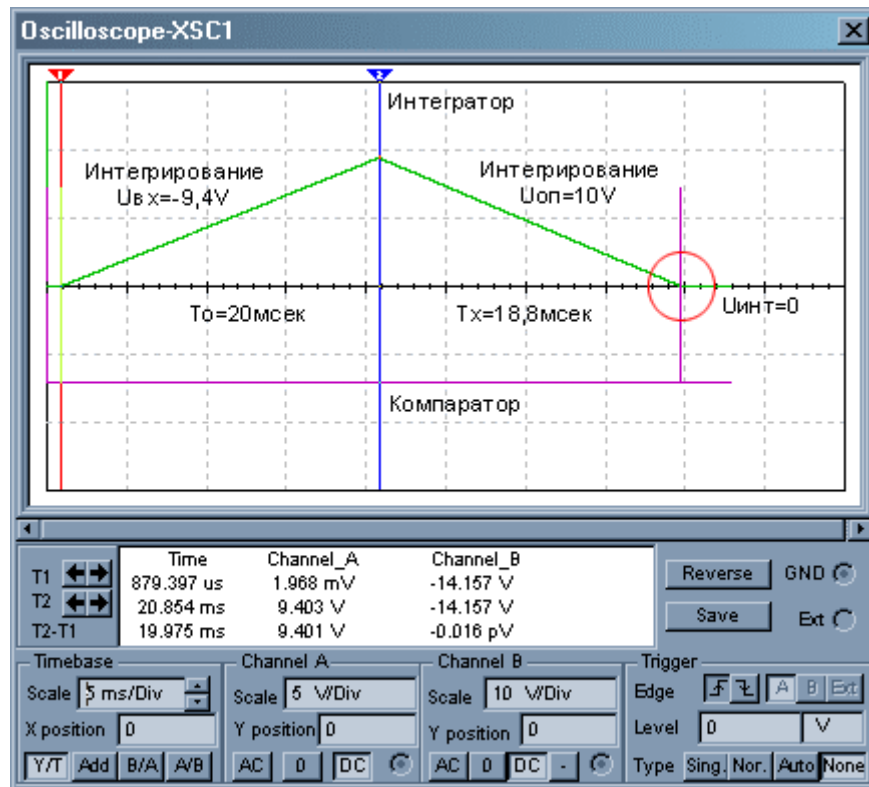


Рисунок 30. Осциллограммы модели АЦП двухтактного интегрирования.

Эта особенность используется при непрерывных преобразованиях (измерениях). Более того, пожертвовав результатом первого преобразования в непрерывной серии, можно вообще отказаться от использования ключа S₃, а также фазы установки интегратора в нуль или состояния P0 автомата управления.

Автоматическая коррекция смещения нуля интегратора.

Рассмотрим АЦП многотактного интегрирования с позиции точности:

$$D = \frac{N}{U_{OP}} \cdot U_{ВХ}$$

Как следует из приведенного выражения, статическая точность АЦП многотактного интегрирования определяется только точностью источника опорного напряжения. Однако следует обратить внимание, что смещения нуля интегратора фактически суммируется с опорным

напряжением. Такое смещение нуля можно устранить автоматической коррекцией. Для этого в цикл преобразования вводят дополнительную стадию установки нуля, во время которой интегратор отключается от источников сигналов и совместно с компаратором охватывается глубокой отрицательной обратной связью, как это показано на рисунке ниже. Для того чтобы отрицательная обратная связь стала возможной, в качестве компаратора используется ОУ.

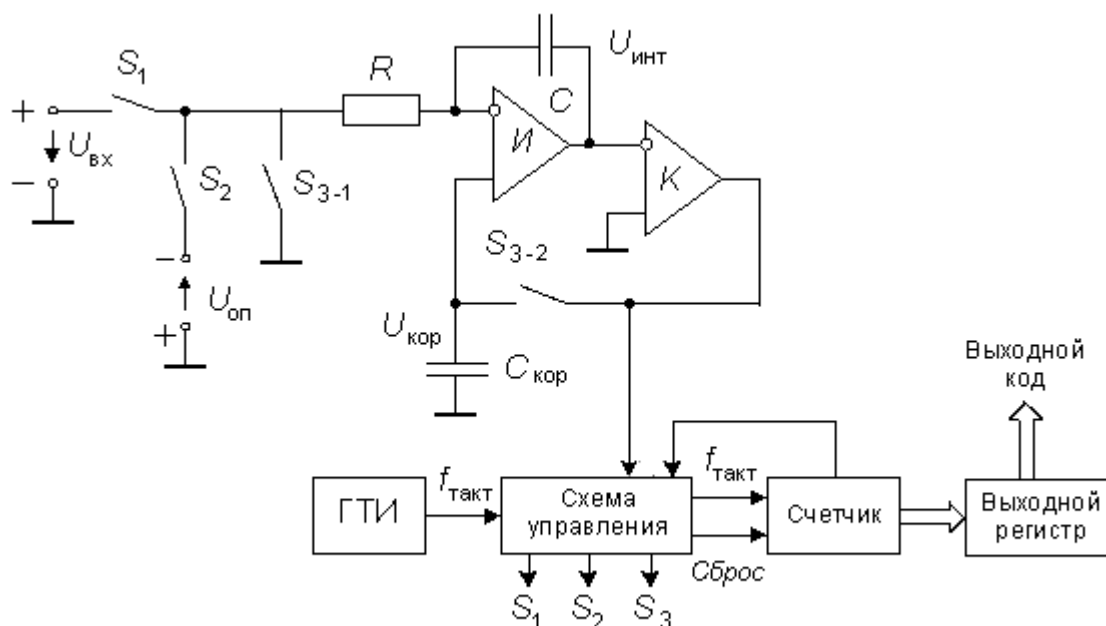


Рисунок 31. АЦП двухтактного интегрирования с автоматической коррекцией.

В фазе автоматической компенсации нуля (фаза сброс – **P0**) ключи S_1 и S_2 разомкнуты, а ключи S_{3-1} и S_{3-2} – замкнуты (рис.31). В этой фазе интегратор и компаратор образуют повторитель напряжения, а его выходное напряжение $U_{кор}$ подается на $C_{кор}$ – конденсатор автоматической коррекции. После окончания переходных процессов на конденсаторе $C_{кор}$ установится напряжение, равное смещению нуля интегратора.

На фазах интегрирования входного сигнала и опорного напряжения ключи S_{3-1} и S_{3-2} – разомкнуты, а ключи S_1 и S_2 переключаются в соответствии с сигналом, который интегрируется. Так как на время преобразования напряжение запоминается на конденсаторе $C_{кор}$, смещение нуля в течение фазы интегрирования компенсируется. При этом дрейф нуля определяется только кратковременной нестабильностью, которая очень мала. То же самое сохраняется на стадии счета.

Поскольку в контуре компенсации смещения нуля последовательно включены два усилителя, то легко могут возникнуть автоколебания. Для стабилизации последовательно с ключем S_{3-2} следует включить резистор.

Интегральные АЦП многотактного интегрирования изготавливаются в виде полупроводниковых ИМС. Можно различить две главные группы:

- *схемы с параллельным или последовательным выходом* для сопряжения с микропроцессорами (например, ICL7109, выходное слово которого включает 12 бит плюс знак в параллельном 14-ти или 8-ми разрядном коде, или 18-разрядный плюс знак MAX132 с последовательным интерфейсом);
- *схемы с двоично-десятичными счетчиками с дешифраторами* для управления семисегментными индикаторами, в том числе мультиплексированными. Такие АЦП применяются в качестве основы для цифровых вольтметров. Примерами могут служить ICL7106 (отечественный аналог - 572ПВ5) с диапазоном +/-2000 отсчетов или ICL7135 (отечественный аналог - 572ПВ6) с диапазоном +/-40000 отсчетов.

Функциональный АЦП N-кратного интегрирования.

Достаточно часто, датчики сигналов, которые являются источниками для АЦ – преобразователей, обладают слабо выраженной нелинейностью, которая может быть описана выражением вида:

$$V = A_1 \cdot U^1 + A_2 \cdot U^2 + \dots + A_k \cdot U^k = \sum_{k=1}^K A_k \cdot U^k$$

где V – значение физической величины, а U – сигнал на выходе датчика.

Устранять такую нелинейность для получения цифрового представления физической величины приходится путем привлечения дополнительных вычислений. Однако, если вычислитель используется исключительно для устранения названной нелинейности, решение задачи оказывается заведомо утяжеленным, поскольку задачу устранения нелинейности можно решить в процессе интегрирующего АЦ – преобразования. Структурная схема такого преобразователя представлена на следующем рисунке (рис.32) и получила название АЦП N-кратного интегрирования.

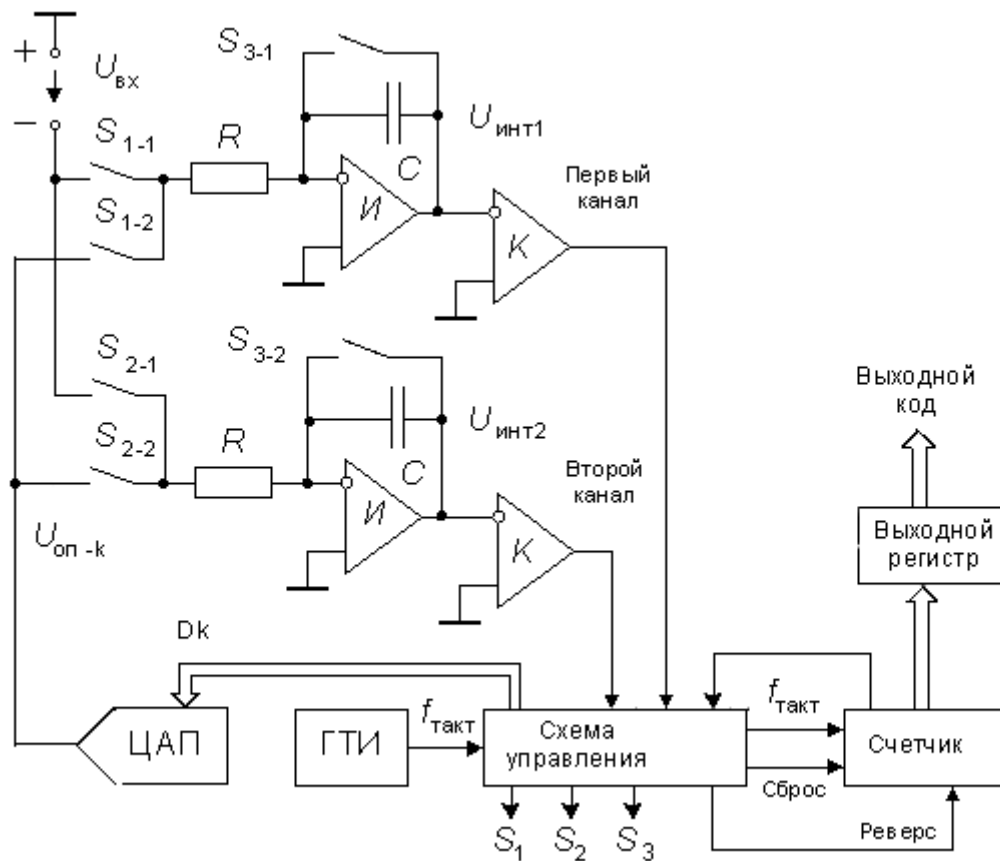


Рисунок 32. АЦП N-кратного интегрирования.

Основная идея АЦП N-кратного интегрирования становится ясной при анализе выражения, которое было получено для АЦП многотактного интегрирования, рассмотренного выше:

$$T_X = \frac{T_0}{U_{оп}} \cdot U_{вх}$$

Данная зависимость показывает, что АЦП многотактного интегрирования можно рассматривать и как преобразователь опорного интервала T_0 в интервал T_x . Если выполнять такое преобразование рекурсивно, то есть, использовать очередной интервал T_x , как опорный для следующей итерации, то мы последовательно получим:

Первый интервал.

$$T_{X(1)} = T_0 \cdot \frac{U_{BX}}{U_{OP(1)}}$$

Второй интервал.

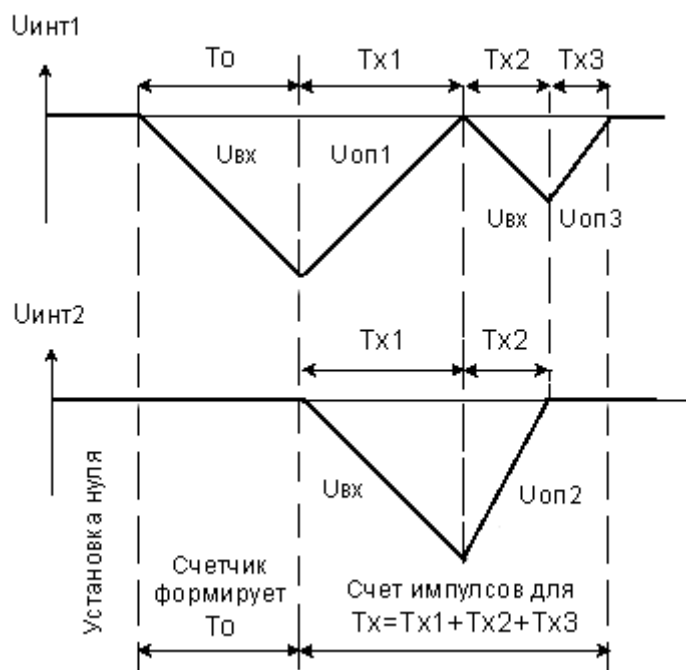
$$T_{X(2)} = T_{X(1)} \cdot \frac{U_{BX}}{U_{OP(2)}} = T_0 \cdot \frac{U_{BX}^2}{U_{OP(1)} \cdot U_{OP(2)}}$$

K – тый интервал.

$$T_{X(K)} = T_{X(K-1)} \cdot \frac{U_{BX}}{U_{OP(K)}} = T_0 \cdot \frac{U_{BX}^K}{\prod_{k=1}^K U_{OP(k)}}$$

Если коэффициенты выражения нелинейности датчика A_k приравнять коэффициентам при U_{BX} на каждой итерации (что позволяет определить все значения $U_{OP(k)}$, то есть, опорные напряжения для каждой итерации):

$$A_k = \frac{T_0}{\prod_{k=1}^K U_{OP(k)}}$$



то для получения окончательного цифрового результата V достаточно просуммировать все интервалы $T_x(k)$ и преобразовать их сумму в цифровое значение.

Рассмотрим этот процесс с помощью диаграммы работы, которая описывает работу структурной схемы АЦП N -кратного интегрирования:

Стадия – 1 или «Установка нуля интеграторов». Ключи S_{1-1} , S_{1-2} , S_{2-1} , S_{2-2} разомкнуты, а S_{3-1} , S_{3-2} замкнуты. На этой стадии интеграторы первого и второго каналов устанавливаются в нулевое положение.

Стадия – 2 или «Интегрирование входного сигнала первым каналом». Ключ S_{1-1} замкнут, все остальные ключи разомкнуты. Длительность стадии равна T_0 и формируется счетчиком.

Рисунок 33. Диаграммы работы АЦП N -кратного интегрирования.

Стадия – 3 или «Работа с интервалом T_x1 ». Ключи S_{1-2} , S_{2-1} замкнуты, все остальные ключи разомкнуты. Длительность стадии равна T_x1 и фиксируется срабатыванием компаратора первого канала. На этой стадии интегратор первого канала интегрирует опорное напряжение U_{OP1} ,

которое формируется ЦАП по коду со стороны схемы управления, а интегратор второго канала интегрирует входной сигнал.

Стадия – 4 или «Работа с интервалом T_{x2} ». Ключи S_{1-1} , S_{2-2} замкнуты, все остальные ключи разомкнуты. Длительность стадии равна T_{x2} и фиксируется срабатыванием компаратора второго канала. На этой стадии интегратор второго канала интегрирует опорное напряжение $U_{оп2}$, которое формируется ЦАП по коду со стороны схемы управления, а интегратор первого канала интегрирует входной сигнал.

Далее стадии 3 и 4, которые функционально являются симметричными, могут повторяться, формируя очередной интервал T_{xk} .

Как видно из диаграмм работы, интервалы T_{xk} следуют непрерывной цепочкой, формируя результирующий интервал T_x . Если все коэффициенты выражения нелинейности датчика A_k являются положительными величинами, то задачу преобразования можно считать разрешенной. В случае если отдельные коэффициенты A_k имеют другой знак, то схема управления должна на период соответствующего интервала T_{xk} включать сетчик в режим инверсного накопления счетных импульсов.

Поскольку в преобразователе используются элементы с конечными динамическими диапазонами (диапазон выходных напряжений ОУ, разрядность счетчика) то необходимо указать ограничения, при которых сигналы внутри преобразователя не выдут за такие диапазоны. Ограничения, которые налагаются динамическим диапазоном ОУ, формулируются следующим условием:

$$A_1 > A_N, \quad \text{где } N = (2, 3, \dots, K)$$

Для того, чтобы при реверсировании счета, код счетчика не выходил за пределы D_{max} или полного объема счетчика, необходимо также выполнение условия:

$$D_{MAX} > f_{макт} \cdot \sum_{k=1}^N T_{xk}, \quad \text{где } N = (2, 3, \dots, K)$$

АЦП N-кратного интегрирования, проигрывает в помехозащищенности АЦП двухтактного интегрирования. Это объясняется тем, что только интервал T_0 можно выбрать кратным периоду основной помехи, на остальных интервалах (T_{xk}), при которых соответствующие каналы интегрируют входную величину, подавление помехи уже не будет столь эффективным. При малых нелинейностях:

$$A_1 \gg A_N, \quad \text{где } N = (2, 3, \dots, K)$$

это не столь существенно, поскольку помеха входит с малым коэффициентом, кроме того, старшие степени, перемножая малую величину ошибки, фактически уменьшают ее вес. В противном случае, входной сигнал следует предварительно фильтровать от помехи.

Сигма-дельта АЦП

АЦП многотактного интегрирования имеют ряд недостатков. Во-первых, нелинейность переходной статической характеристики операционного усилителя (на котором выполняют интегратор), заметным образом сказывается на интегральной нелинейности характеристики преобразования АЦП высокого разрешения. Для уменьшения влияния этого фактора АЦП изготавливают многотактными. Например, 13-разрядный AD7550 выполняет преобразование в четыре такта. Другим недостатком этих АЦП является то обстоятельство, что интегрирование входного сигнала занимает в цикле преобразования только приблизительно третью часть. Две трети цикла преобразователь не принимает входной сигнал. В-третьих, АЦП многотактного интегрирования должен быть снабжен довольно большим количеством внешних резисторов и конденсаторов с высококачественным диэлектриком, что значительно увеличивает место, занимаемое преобразователем на плате и, как следствие, усиливает влияние помех.

Эти недостатки во многом устранены в конструкции сигма-дельта АЦП (в ранней литературе эти преобразователи назывались интегрирующими АЦП с уравниванием или балансом зарядов). Своим названием эти преобразователи обязаны наличием в них двух блоков: сумматора (обозначение операции - сигма) и интегратора (обозначение операции - дельта).

Один из принципов, заложенных в такого рода преобразователях, позволяет уменьшить погрешность, вносимую шумами, а следовательно увеличить разрешающую способность. Данный принцип заключается в усреднении результатов измерения на большом интервале времени.

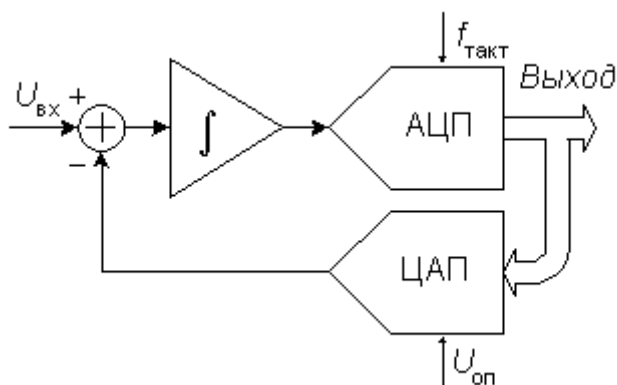


Рисунок 34. Структурная схема сигма-дельта модулятора первого порядка.

Основные узлы АЦП - это сигма-дельта модулятор и цифровой фильтр (рис.34). Схема n -разрядного сигма-дельта модулятора первого порядка приведена на рисунке выше. Работа этой схемы основана на вычитании из входного сигнала $U_{вх}(t)$ величины сигнала на выходе ЦАП, полученной на предыдущем такте работы схемы. Полученная разность интегрируется, а затем преобразуется в код параллельным АЦП невысокой разрядности. Последовательность кодов поступает на цифровой фильтр нижних частот.

Порядок модулятора определяется численностью интеграторов и сумматоров в его схеме. Сигма-дельта модуляторы N -го порядка содержат N сумматоров и N интеграторов и обеспечивают большее соотношение сигнал/шум при той же частоте отсчетов, чем модуляторы первого порядка. Примерами сигма-дельта модуляторов высокого порядка являются одноканальный AD7720 седьмого порядка и двухканальный ADMOD79 пятого порядка.

Сигма-дельта алгоритм.

В разделе общетеоретических положений и замечаний, нами уже были сформулированы основные составляющие процедуры АЦ – преобразования, в том числе следующая составляющая:

- Для получения цифрового представления преобразуемой величины, необходимы алгоритмы взаимодействия входной величины и мер с операцией сравнения, а также алгоритм учета текущего количества мер.

Рассматривая процедуры пошагового и поразрядного уравнивания, мы могли мысленно представлять себе некие весы, на одной чаше которых находилась измеряемая (преобразуемая) величина, а на другой чаше комбинация тех или иных мер. При этом процесс преобразования сводился к достаточно простым алгоритмам манипулирования мерами для достижения равенства между суммой мер и преобразуемой величиной. Располагая двумя алгоритмами (пошагового и поразрядного уравнивания), резонно предположить существование третьего и последующих алгоритмов. Одним из таких алгоритмов является сигма-дельта алгоритм (рис.35).

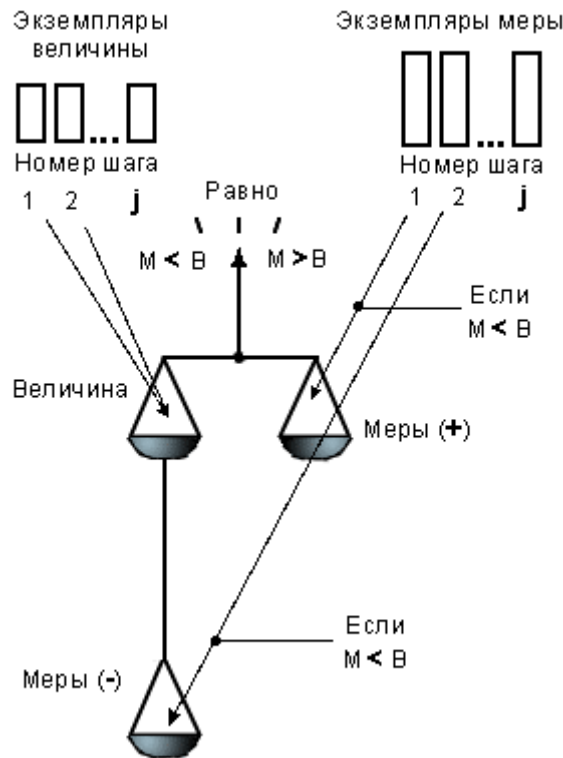


Рисунок 35. Модель уравнивания к сигма-дельта алгоритму

В основе этого алгоритма лежат два условия. Первое – нам доступно как неограниченное число копий с входной величины (например, экземпляры подключений и постоянному напряжению), так и неограниченное число копий меры. Второе – мера, представленная всего одним значением, должна быть больше любой входной величины. При этих условиях сигма-дельта алгоритм уравнивания можно записать следующим образом:

Каждый шаг уравнивания предполагает добавления одного экземпляра входной величины (x) и одного экземпляра меры (m).

После каждого шага добавления входной величины и меры анализируется результат уравнивания в форме неравенства:

$$X + M_{-} (> \text{ или } <) M_{+}$$

Если текущее неравенство определяется как $(X+M_{-}) < (M_{+})$, то на следующем шаге очередной экземпляр меры добавляется к сумме экземпляров входной величины (X). В противном случае, если $(X+M_{-}) > (M_{+})$, очередной экземпляр меры добавляется к сумме уравнивающих мер (M_{+}).

Выполнив N – шагов, постоянно стремящихся уравновесить стороны $(X+M_{-})$ и (M_{+}) , мы получим следующую систему, включающую неопределенное неравенство:

$$\begin{cases} x \cdot N + n \cdot m (> \text{ или } <) p \cdot t \\ N = n + p \end{cases}$$

где: n – количество экземпляров меры на стороне входной величины, а p – количество экземпляров меры на уравнивающей стороне.

Поскольку, при уравнивании мы постоянно стремились поддерживать равновесие с точностью до одной меры, данное отношение можно представить через неравенство с двумя границами:

$$0 < x \cdot N + n \cdot m - p \cdot m < m$$

или

$$0 < x + \frac{n \cdot m - p \cdot m}{N} < \frac{m}{N}$$

Очевидно, что при достаточно большом значении N , с точностью до m/N данное неравенство можно рассматривать как уравнение:

$$x + \frac{n \cdot m - p \cdot m}{N} \cong 0$$

из которого легко получить значение преобразуемой величины:

$$x \cong \frac{m \cdot (p - n)}{N}$$

при этом, отношение m/N можно рассматривать как цену единицы младшего разряда (**ЕМР**), в разницу (**p-n**) как числовое значение величины x , полученное в шкале с ценой деления m/N .

Вспоминая о том, что в цифровой форме результат представим с точностью до единицы младшего разряда, мы можем приближенное равенство, которое приведено ранее, заменить на окончательное выражение для сигма-дельта алгоритма АЦ – преобразования:

$$x = \frac{m \cdot (p - n)}{N} \pm \frac{m}{N}$$

или

$$x = \frac{m \cdot (p - n)}{N} \pm \text{ЕМР}$$

Как видно из полученных результатов, точность сигма-дельта алгоритма АЦ – преобразования зависит от трех составляющих – количества уравниваний или шагов алгоритма (N), точности экземпляров меры (m), а также точности и чувствительности устройства сравнения. При этом, для получения результата необходимо вести счет значений p и n , а также помнить состояние баланса уравнивания на предшествующем шаге. Именно эти два условия и определяют собой структурную схему простейшего сигма-дельта АЦП.

Простейший сигма-дельта АЦП.

Для начала рассмотрим способ получения счетных импульсов, которые будут использоваться для подсчета количества p и n экземпляров меры. Данную задачу реализует та часть сигма-дельта АЦП, которая получила название сигма-дельта модулятора (рис.36), поскольку сами импульсы (как готовый результат АЦ – преобразования в форме последовательного кода) могут передаваться по каналам цифровой передачи данных.

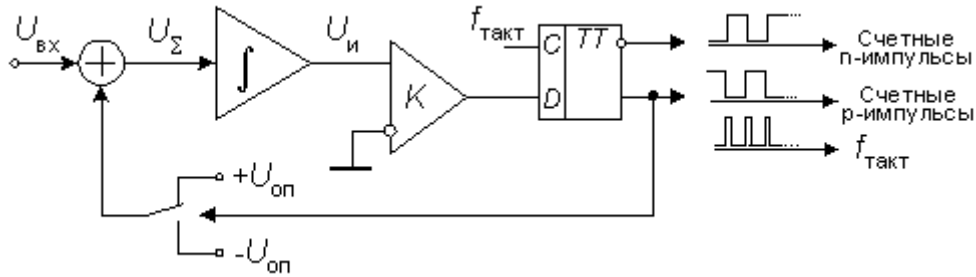


Рисунок 36. Структурная схема простейшего сигма-дельта модулятора

В данной схеме периодичность шагов сигма-дельта алгоритма определяется очень короткими тактовыми импульсами с частотой $f_{\text{такт}}$, которые побуждают D – триггер запоминать состояние компаратора, выполняющего функцию устройства сравнения. Как видно из схемы, сравнению подлежит значение интегратора на предшествующем шаге алгоритма плюс интеграл либо суммы входной величины с значением меры, либо разницы входной величины и значения меры.

Другими словами, исходное неравенство сигма-дельта алгоритма:

$$0 < x \cdot N + (n - p) \cdot m < m$$

следует записать в интегральной форме:

$$0 < N \cdot \int_0^{T_{\text{такт}}} x(t) dt + (n - p) \cdot \int_0^{T_{\text{такт}}} m dt < \int_0^{T_{\text{такт}}} m dt$$

Если рассматривать входную величину как значение постоянного напряжения, то для интегратора, который реализован на операционном усилителе, данное интегральное выражение примет вид:

$$0 < \frac{N}{RC} x \cdot T_{\text{ТАКТ}} + \frac{(n - p)}{RC} m \cdot T_{\text{ТАКТ}} < \frac{1}{RC} m \cdot T_{\text{ТАКТ}}$$

Поскольку в приведенном выражении можно сократить множители RC и $T_{\text{такт}}$, то мы вновь возвращаемся к исходному виду неравенства, которое определяет основу сигма – дельта алгоритма:

$$0 < x \cdot N + (n - p) \cdot m < m$$

Таким образом, применение интегратора не только удовлетворяет исходным условиям сигма – дельта алгоритма, кроме того, результат преобразования оказывается независимым как от постоянной времени интегратора, так и от выбора тактовой частоты. Показав, что интегратор позволяет отслеживать и хранить текущий баланс уравнивания в форме суммы зарядов на конденсаторе интегратора (что равнозначно выходному напряжению интегратора), легко пояснить, почему в ранней литературе сигма-дельта АЦП именовались как интегрирующие АЦП с уравниванием или балансом зарядов.

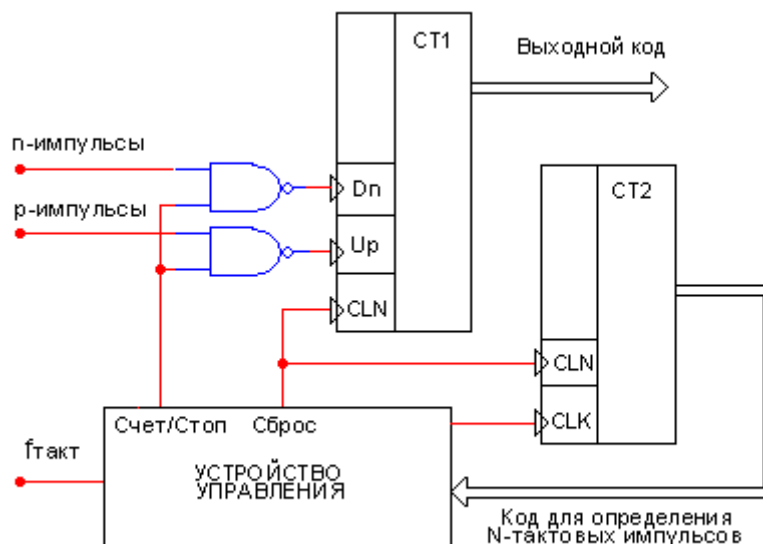


Рисунок 37. Структурная схема получения цифры из сигма-дельта кода.

Преобразование сигма-дельта кода к цифровому отсчету АЦ – преобразования, можно выполнить с помощью цифровых фильтров, что будет показано ниже, либо применив простейшую схему прямого подсчета разности ($p-n$) за N шагов алгоритма. Для этого (как это показано на рис.37) нам потребуется два счетчика импульсов, один из которых будет фиксировать необходимое значение N и, тем самым, определять интервал, внутри которого второй счетчик будет подсчитывать разность ($p-n$), получая импульсы p и n соответственно на прямой и реверсивный коды. Другими словами:

$$x = \frac{m \cdot (p - n)}{N} \pm EMP = \frac{m}{N} \cdot D \pm EMP = EMP \cdot (D \pm 1)$$

где D – числовое значение входной величины для выбранной цены деления EMP .

Особенности сигма-дельта алгоритма.

А). Особо следует подчеркнуть, что применение уравнивания в интегральной форме позволяет существенно снизить влияние периодических помех на результат преобразования. Для доказательства этого утверждения, рассмотрим в интегральной форме одно из слагаемых в составе исходного неравенства сигма-дельта алгоритма:

$$N \cdot \int_0^{T_{такт}} x(t) dt$$

Если выполнить условие:

$$N \cdot T_{такт} = T_{помехи}$$

то для синусоидальной помехи N интегралов, взятых на N участках периода помехи, в сумме образуют ноль. Другими словами, сигма-дельта модулятор сохраняет все преимущества интегрирующих АЦП в части подавления синусоидальных помех.

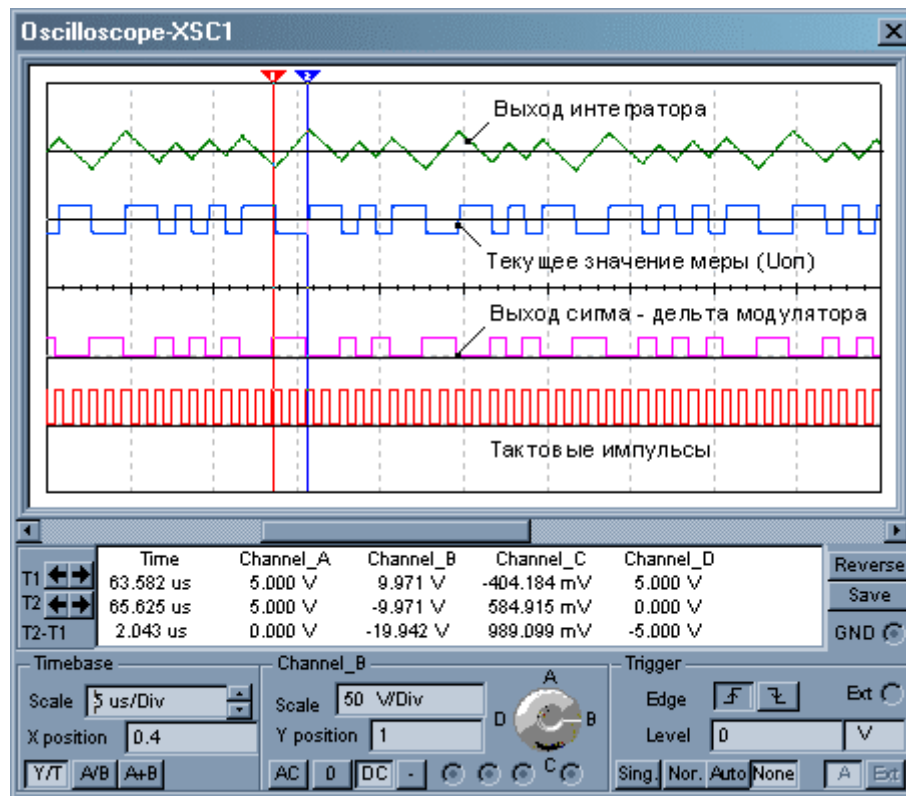


Рисунок 38. Осциллограммы работы простейшего сигма-дельта модулятора

На рис.38 показаны осциллограммы работы простейшего сигма-дельта модулятора, модель которого реализована в системе MultiSim v.8 в виде файла «SD-Модулятор.ms8». На приведенных осциллограммах показано получение последовательного сигма-дельта кода, при преобразовании входного сигнала $1V$ с помощью меры $\pm 10V$ и тактовой частоте (частоте шагов) $1MHz$.

Б). Как видно из осциллограмм моделирования сигма-дельта модулятора, баланс уравновешивания (или выходное значение интегратора) периодически достаточно близко подходит к нулевой отметке, иными словами исходное неравенство:

$$0 < x \cdot N + n \cdot m - p \cdot m < m$$

периодически принимает вид:

$$x \cdot N + n \cdot m - p \cdot m \cong 0$$

Если такое уравнение разрешимо в целых числах p и n , то для каждого значения x можно указать период алгоритма или такое число $N_{\text{периода}}$, при котором сигма-дельта код периодически повторяется, а преобразование обладает наибольшей точностью, поскольку исходное неравенства мы фактически заменяем уравнением. Вопрос о разрешимости данного уравнения в целых числах имеет положительный ответ, если мы вспомним о том, что устройство сравнения не может обладать бесконечно высокой чувствительностью, кроме того, аппаратно мы не можем оперировать с числами, разрядность которых бесконечна. Следовательно, всегда можно найти множитель K , который дробь m/x , представленную конечным числом разрядов, обратит в целое число I :

$$N \cdot K \cong (p - n) \frac{m}{x} \cdot K$$

или в целых числах :

$$N_{\text{ПЕРИОДА}} = N \cdot K \cong (p - n) \cdot I$$

Другими словами, для каждого значения x можно найти периодический процесс, с периодом:

$$T_{\text{ТАКТ}} \cdot N_{\text{ПЕРИОДА}} = T_{\text{ТАКТ}} \cdot p \cdot I - T_{\text{ТАКТ}} \cdot n \cdot I$$

аналитическая структура которого, эквивалентна структуре широтно-импульсной модуляции. Следовательно, сигма-дельта модуляцию можно рассматривать как более сложный вариант широтно-импульсной модуляции, с дополнительным квантованием внутри периода. В современной литературе, такое дополнительное квантование получило название «передискретизация». Действительно, если выражение $T_{\text{такт}} N_{\text{периода}}$, мы будем рассматривать как период дискретизации удовлетворяющий выводам теоремы Котельникова, то, в случае сигма-дельта модуляции, фактическая частота дискретизации оказывается выше обоснованно необходимой в несколько десятков раз. На первый взгляд, это выглядит как недостаток метода, однако, при внимательном рассмотрении, оказывается что для восстановления сигма-дельта модулированного сигнала можно применять фильтры нижних частот с более широкой полосой пропускания сигнала, а следовательно с меньшим временем установления.

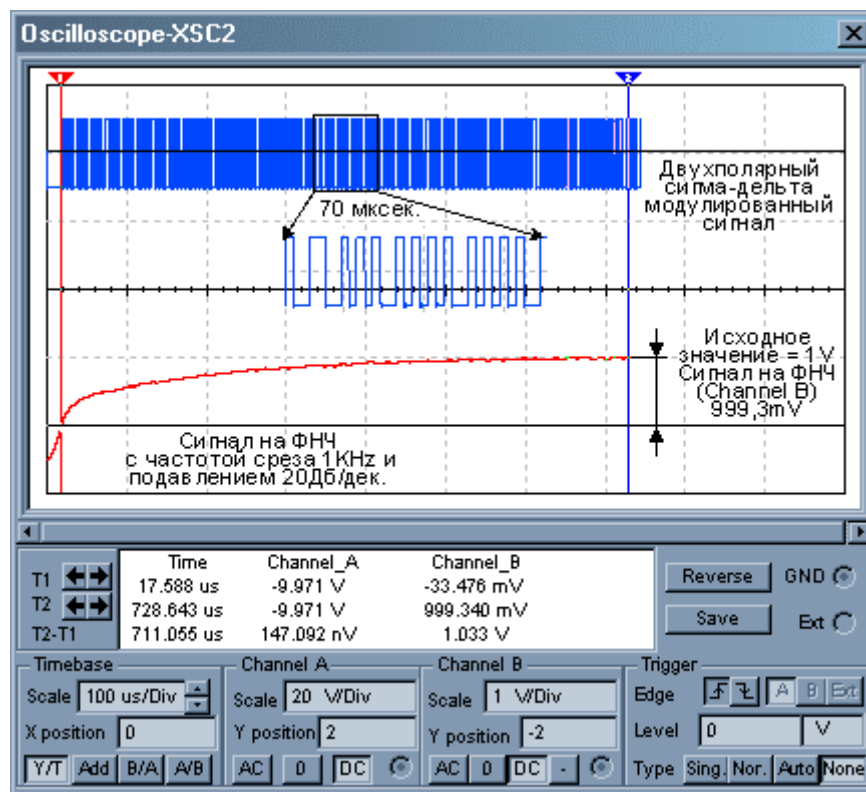


Рисунок 39. Осциллограммы фильтрации сигма-дельта модулированного сигнала.

Как видно из приведенных осциллограмм (рис.39), время успокоения фильтра до номинального значения 1V с точностью 1mV приблизительно составляет 0,7 msec., при восстановлении ШИМ – модулированного сигнала приходится применять фильтры с более низкой частотой среза и соответствующее время установления становится в десятки раз больше.

В сигма-дельта АЦП обычно применяются цифровые фильтры с амплитудно-частотной характеристикой (АЧХ) вида:

$$\left(\frac{\sin(x)}{x}\right)^3$$

Передаточная функция такого фильтра в z -области определяется выражением

$$W(z) = \left| \frac{1 - z^{-M}}{M \cdot (1 - z^{-1})} \right|^3$$

где M - целое число, которое задается программно и равно отношению тактовой частоты модулятора к частоте отсчетов фильтра. (Частота отсчетов - это частота, с которой обновляются данные). Например, для АЦП AD7714 это число может принимать значения от 19 до 4000.

В частотной области модуль передаточной функции фильтра

$$H(f) = \left| \frac{\sin(M \cdot \pi \cdot f \cdot T_{\text{ТАКТ}})}{M \cdot \sin(\pi \cdot f \cdot T_{\text{ТАКТ}})} \right|^3$$

На рисунке ниже, приведен график амплитудно-частотной характеристики цифрового фильтра, построенной согласно выражению при $f_{\text{такт}}=38,4$ кГц и $M=192$, что дает значение частоты отсчетов $f_{\text{отсч}}$ (частоты удовлетворяющей выводам теоремы Котельникова), совпадающей с первой частотой режекции фильтра (частотой среза) 50 Гц. Сравнение этой АЧХ с АЧХ коэффициента подавления помех АЦП с двукратным интегрированием показывает значительно лучшие помехоподавляющие свойства сигма-дельта АЦП (рис.40).

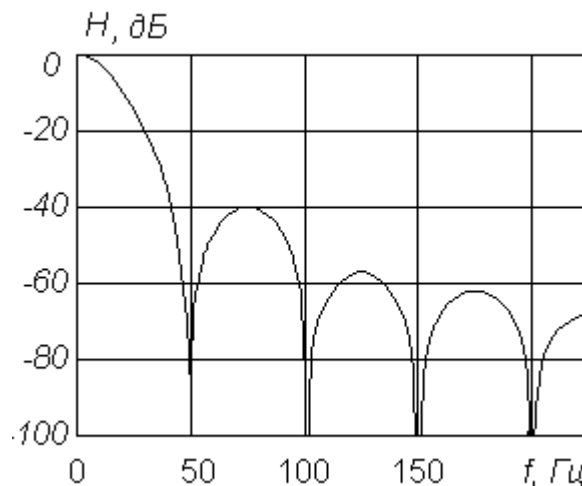


Рисунок 40. АЧХ цифрового фильтра сигма-дельта АЦП.

В то же время применение цифрового фильтра нижних частот в составе сигма-дельта АЦП вместо счетчика вызывает переходные процессы при изменении входного напряжения. Время установления цифровых фильтров с конечной длительностью переходных процессов, как следует из их названия, конечно и составляет для фильтра вида $(\sin x/x)^3$ четыре периода частоты отсчетов, а при начальном обнулении фильтра - три периода. Это снижает быстродействие систем сбора данных на основе сигма-дельта АЦП. Поэтому выпускаются ИМС AD7730 и AD7731, оснащенные сложным цифровым фильтром, обеспечивающие переключение каналов со временем

установления 1 мс при сохранении эффективной разрядности не ниже 13 бит (так называемый Fast-Step режим). Обычно цифровой фильтр изготавливается на том же кристалле, что и модулятор, но иногда они выпускаются в виде двух отдельных ИМС (например, AD1555 - модулятор четвертого порядка и AD1556 - цифровой фильтр).

Сравнение сигма-дельта АЦП с АЦП многотактного интегрирования показывает значительные преимущества первых. Прежде всего, линейность характеристики преобразования сигма-дельта АЦП выше, чем у АЦП многотактного интегрирования равной стоимости. Это объясняется тем, что интегратор сигма-дельта АЦП работает в значительно более узком динамическом диапазоне, и нелинейность переходной характеристики усилителя, на котором построен интегратор, сказывается значительно меньше. Емкость конденсатора интегратора у сигма-дельта АЦП значительно меньше (десятки пикофарад), так что этот конденсатор может быть изготовлен прямо на кристалле ИМС. Как следствие, сигма-дельта АЦП практически не имеет внешних элементов, что существенно сокращает площадь, занимаемую им на плате, и снижает уровень шумов. В результате, например, 24-разрядный сигма-дельта АЦП AD7714 изготавливается в виде однокристалльной ИМС в 24-выводном корпусе, потребляет 3 мВт мощности и стоит примерно 14 долларов США, а 18-разрядный АЦП восьмитактного интегрирования HI-7159 потребляет 75 мВт и стоит около 30 долларов. К тому же сигма-дельта АЦП начинает давать правильный результат через 3-4 отсчета после скачкообразного изменения входного сигнала, что при величине первой частоты режекции, равной 50 Гц, и 20-разрядном разрешении составляет 60-80 мс, а минимальное время преобразования АЦП HI-7159 для 18-разрядного разрешения и той же частоты режекции составляет 140 мс. В настоящее время ряд ведущих по аналого-цифровым ИМС фирм, такие как Analog Devices и Burr-Brown, прекратили производство АЦП многотактного интегрирования, полностью перейдя в области АЦ - преобразования высокого разрешения на сигма-дельта АЦП.

Сигма-дельта АЦП высокого разрешения имеют развитую цифровую часть, включающую микроконтроллер. Это позволяет реализовать режимы автоматической установки нуля и самокалибровки полной шкалы, хранить калибровочные коэффициенты и передавать их по запросу внешнего процессора.

Преобразователи напряжение-частота

В ранее рассмотренных интегрирующих АЦП, мы для получения цифрового отсчета заполняли счетчик импульсами фиксированной частоты $f_{\text{такт}}$ в течение переменного интервала времени T_x , который был пропорционален преобразуемой величине. Очевидно, что можно поступить и наоборот. В этом случае нам потребуется устройство, преобразующее входной сигнал в частоту импульсов. Такое устройство называется преобразователь напряжение – частота (ПНЧ), а его упрощенная структурная схема и диаграммы работы представлены на рис.41 и рис.42:

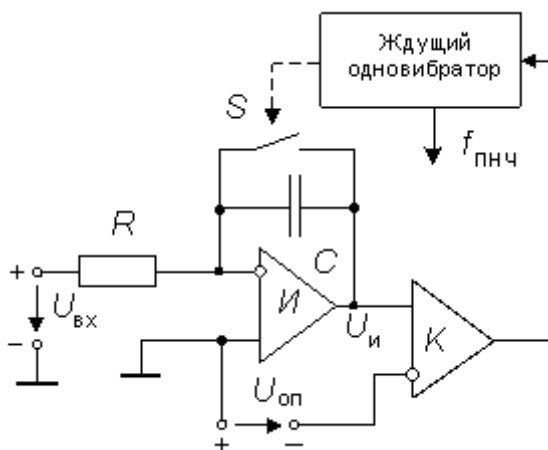


Рисунок 41. Структурная схема ПНЧ со сбросом интегратора.

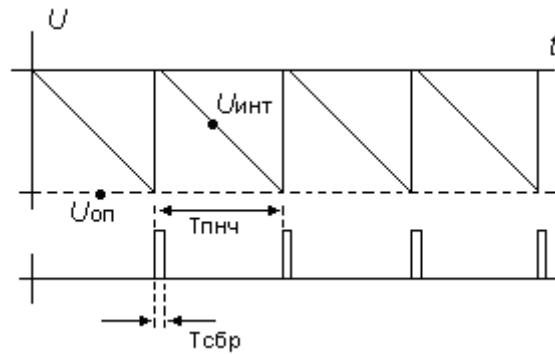


Рисунок 42. Диаграммы работы ПНЧ со сбросом интегратора.

Работа такого ПНЧ, обеспечивается сбросом в ноль интегратора (ключ S), когда он, интегрируя входной сигнал, достигает уровня опорного напряжения. Факт равенства выходного напряжения сигнала и опорного напряжения фиксируется компаратором, который побуждает ждущий одновибратор сформировать короткий импульс сброса, замыкающий ключ S. При этом возникает периодический процесс, период которого описывается выражением:

$$-U_{оп} = -\frac{1}{RC} \int_0^{T_{ПНЧ} - T_{СБР}} U(t)_{ВХ} \cdot dt \Big|_{U_{вх} = const} = -\frac{(T_{ПНЧ} - T_{СБР}) \cdot U_{ВХ}}{RC}$$

После приведения этого выражения, выходную частоту ПНЧ можно записать в виде:

$$f_{ПНЧ} = \frac{1}{T_{ПНЧ}} = \frac{U_{ВХ}}{RCU_{оп} + T_{СБР}U_{ВХ}}$$

Как видно из полученного выражения, данная структурная схема обладает целым рядом недостатков. Действительно, выходная частота ПНЧ зависит от нестабильности постоянной времени RC. Кроме того, зависимость имеет явно нелинейный характер, причем такая нелинейность тем больше, чем больше время необходимое для сброса интегратора.

По этой причине, наибольшее применение нашли ПНЧ с предустановкой опорным токовым импульсом. Например, по этой схеме построена ИМС VFC-32 (отечественный аналог - 1108ПП1). Структурная схема такого преобразователя приведена на рис.43:

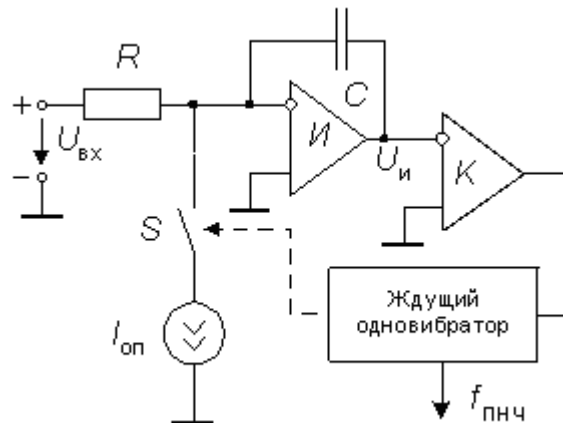


Рисунок 43. Структурная схема ПНЧ с предустановкой опорным токовым импульсом.

Работает ПНЧ следующим образом. Под действием положительного входного сигнала на напряжение на выходе интегратора уменьшается. При этом ключ S разомкнут. Когда напряжение на выходе интегратора уменьшится до нуля, компаратор переключается, запуская тем самым одновибратор. Одновибратор формирует импульс стабильной длительности $T_{и}$, который управляет ключом. Последовательность этих импульсов является выходным сигналом ПНЧ. Ключ замыкается, а ток $I_{оп}$ (в течение $T_{и}$) поступает на вход интегратора, вызывая увеличение выходного напряжения интегратора. Далее описанный процесс снова повторяется.

Импульсы тока $I_{оп}$ по существу определяют начальное значение выходного напряжения на интеграторе, с которого начинается разряд к нулевому уровню под влиянием входного сигнала. Особо следует отметить, что в течение времени $T_{и}$ интегратор, в отличие от ранее рассмотренного ПНЧ, продолжает интегрировать входной сигнал. В установившемся режиме это можно описать выражением:

$$-\frac{1}{RC} \int_0^{T_{ПНЧ}} U(t)_{ВХ} \cdot dt + \frac{1}{C} \int_0^{T_{и}} I_{оп} \cdot dt = 0$$

Отсюда следует

$$f_{ПНЧ} = \frac{1}{T_{ПНЧ}} = \frac{U_{ВХСР}}{RI_{оп}T_{и}}$$

где $U_{ВХ СР}$ - среднее значение входного напряжения за период $T_{ПНЧ}$. Данное выражение показывает, что точность преобразования определяется точностью установки опорного тока $I_{оп}$, точностью выдержки длительности импульса одновибратора $T_{и}$, а также точностью резистора R . Емкость конденсатора интегратора не оказывает влияния на частоту ПНЧ.

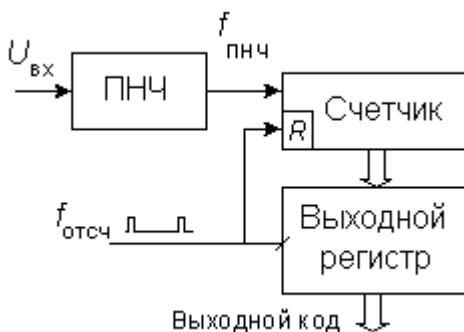


Рисунок 44. Блок-схема АЦП на основе ПНЧ.

Таким образом, по существу ПНЧ преобразует входное напряжение в унитарный код. Для его преобразования в двоичный позиционный можно использовать счетчик. Схема интегрирующего АЦП на базе ПНЧ приведена на рис.44. Двоичный счетчик подсчитывает число импульсов, поступивших от ПНЧ за период $T_{отсч}$ задаваемый отсчетными импульсами, которыми содержимое счетчика заносится в выходной регистр-зашелку. Вслед за этим происходит обнуление счетчика. Число импульсов N , подсчитанных счетчиком за время $T_{отсч}$

$$N = T_{отсч} f_{ПНЧ} = \frac{T_{отсч} U_{ВХСР}}{RI_{оп}T_{и}}$$

Здесь $U_{ВХ СР}$ - среднее значение входного напряжения за весь период $T_{отсч}$.

Можно заметно повысить точность ПНЧ, если вместо одновибратора включить тактируемый импульсами стабильной частоты D-триггер. Несложно убедиться, что в этом случае ПНЧ превращается в однобитный сигма-дельта модулятор.

Системы сбора данных и микроконвертеры

Постепенное усложнение АЦП, появление многоканальных АЦП, АЦП со встроенным устройством выборки-хранения, АЦП со сложной цифровой частью привело к тому, что сейчас имеются законченные однокристалльные системы сбора данных, обеспечивающие преобразование в цифровой код сигналов, поступающих от многих датчиков и передачу их на микроЭВМ. Блок-схема развитой системы сбора данных приведена на рис.45:



Рисунок 45. Блок-схема системы сбора данных.

Основу системы составляет АЦП, обычно АЦП последовательного приближения. Чтобы уменьшить число корпусов ИМС, необходимых для создания системы сбора данных, в схему встроены УВХ и источник опорного напряжения. Для подключения к нескольким источникам входных аналоговых сигналов используется аналоговый мультиплексор. Чтобы сократить частоту прерываний главного процессора некоторые системы сбора данных снабжаются оперативным запоминающим устройством обратного магазинного типа FIFO - first input - first output (первый вошел - первый вышел). Измерительный усилитель УПК, входящий в систему, меняет свой коэффициент усиления по команде от схемы управления. Это позволяет выровнять диапазоны аналоговых сигналов с различных входов.

Схема управления может включать оперативное запоминающее устройство (ОЗУ), в которое загружается от главного процессора блок рабочих команд. Эти команды содержат сведения о том, какие операционные режимы использовать, какие из входных каналов должны быть однопроводными, а какие - объединяться с образованием дифференциальных пар, насколько часто и в каком порядке следует производить выборку для каждого канала. Встроенный в систему сбора данных цифровой таймер определяет темп преобразования АЦП.

Характерным примером системы сбора данных является AD7581 (отечественный аналог - 572ПВ4), содержащая 8-входной аналоговый мультиплексор, 8-разрядный АЦП последовательного приближения, и запоминающее устройство FIFO с организацией 8x8 бит. Другой пример - AD1B60, включающая 8-входной аналоговый мультиплексор, измерительный усилитель с программируемым коэффициентом усиления от 1 до 128, 16-разрядный АЦП на основе интегрирующего ПНЧ, ИОН, микропроцессор, ОЗУ режима и ПЗУ конфигурации. Одной из наиболее развитых является система сбора данных LM12458, которая содержит 8-входной аналоговый мультиплексор, УВХ, 13-разрядный АЦП последовательного приближения, память типа FIFO с организацией 32x16 бит, ОЗУ команд и 16-битный цифровой таймер.

Для повышения быстродействия установление коэффициента передачи и выборка данных может осуществляться по каждому каналу индивидуально. Так, например, 4-х канальная система сбора данных AD7865 содержит четыре цепи масштабирования входного сигнала и четыре устройства слежения/хранения, включенные до мультиплексора.

Особый класс устройств с аналого-цифровыми преобразователями представляют собой *микроконверторы*. Некоторое время назад были попытки создания аналоговых программируемых матриц, т.е. устройств, включающих операционные усилители и другие аналоговые ячейки, связи между которыми можно было установить программным путем. Эти попытки коммерческого успеха не имели. Недавно некоторые фирмы, например, Analog Devices, начали выпуск программируемых устройств для преобразования аналоговых сигналов, включающих многоканальный АЦП, микроконтроллер и одно- или двухканальный ЦАП. Такой микроконвертор принимает аналоговые сигналы, преобразует их в цифровые коды, по программе, записанной в ПЗУ микроконтроллера, обрабатывает эти коды и с помощью ЦАП вновь преобразует результаты в аналоговые сигналы. Уступая чисто аналоговой только в быстродействии, такая схема отличается большой функциональной гибкостью и точностью. В частности, микроконвертор ADuC812 содержит 8-канальный мультиплексор, УВХ, 12-разрядный АЦП последовательного приближения с производительностью 200 кПс, два 12-разрядных ЦАП и микроконтроллер с системой команд семейства MCS-51.

Интерфейсы АЦП

Важную часть аналого-цифрового преобразователя составляет цифровой интерфейс, т.е. схемы, обеспечивающие связь АЦП с приемниками цифровых сигналов. Структура цифрового интерфейса определяет способ подключения АЦП к приемнику выходного кода, например, микропроцессору, микроконтроллеру или цифровому процессору сигналов. Свойства цифрового интерфейса непосредственно влияют на уровень верхней границы частоты преобразования АЦП.

Наиболее часто применяют способ связи АЦП с процессором, при котором АЦП является для процессора как бы одной из ячеек памяти. При этом АЦП имеет необходимое число адресных входов, дешифратор адреса и подключается непосредственно к адресной шине и шине данных процессора. Для этого он обязательно должен иметь выходные каскады с тремя состояниями.

Другое требование совместной работы АЦП с микропроцессорами, называемое программным сопряжением, является общим для любых систем, в которые входят ЭВМ и АЦП. Имеется несколько способов программного сопряжения АЦП с процессорами. Рассмотрим основные.

Проверка сигнала преобразования. Этот способ состоит в том, что команда начала преобразования "Пуск" периодически подается на АЦП от таймера. Процессор находится в цикле ожидания от АЦП сигнала окончания преобразования "Готов", после которого выходит из цикла, считывает данные с АЦП и в соответствии с ними приступает либо к следующему преобразованию, либо к выполнению основной программы, а затем вновь входит в цикл ожидания. Здесь АЦП выступает в роли ведущего устройства (master), а процессор - ведомого (slave). Этот способ почти не требует дополнительной аппаратуры, но пригоден только в системах, где процессор не слишком загружен, т.е. длительность обработки данных от АЦП меньше времени преобразования АЦП. Указанный способ позволяет максимально использовать производительность АЦП.

Если длительность обработки данных от АЦП составляет заметно больше времени преобразования АЦП, можно использовать вариант этого способа, отличающийся тем, что сигнал "Пуск" поступает от процессора. Процессор выполняет основную программу обработки данных, а затем считывает данные с АЦП и вновь запускает его. В этом случае процессор выступает в роли ведущего устройства, а АЦП - ведомого.

Простое прерывание. Выдав команду "Пуск", процессор продолжает работу по основной программе. После окончания преобразования формируется сигнал прерывания, который прерывает в процессоре вычисления и включает процедуру поиска периферийного прибора, пославшего сигнал прерывания. Эта процедура состоит в переборе всех периферийных устройств до тех пор, пока не будет найден нужный. Преимущество этого способа по сравнению с предыдущим проявляется в большем числе преобразований за одно и то же время, если используемый АЦП работает медленно. Если же АЦП быстродействующий, то этот способ работы

может оказаться даже медленнее предыдущего, так как на обработку прерывания требуется значительное время.

Векторное прерывание. Этот способ отличается от предыдущего тем, что вместе с сигналом прерывания посылается и адрес программы обращения к данному АЦП. Следовательно, не нужно перебирать все периферийные приборы.

Прямой доступ к памяти. Здесь также используется прерывание, но в отличие от предыдущих двух способов, управление по системе прерывания передается на специальный интерфейс, который и производит перезапись данных преобразования в память, минуя регистры процессора. Это позволяет сократить длительность прерывания до одного такта. Номера ячеек памяти хранятся в адресном регистре интерфейса. Для этой цели выпускаются ИМС контроллеров прямого доступа к памяти.

В зависимости от способа пересылки выходного слова из АЦП в цифровой приемник различают преобразователи с последовательным и параллельным интерфейсами выходных данных. Последовательный интерфейс медленнее параллельного, однако он позволяет осуществить связь с цифровым приемником значительно меньшим количеством линий и в несколько раз сократить число выводов ИМС. Поэтому обычно параллельный интерфейс используется в параллельных и последовательно-параллельных АЦП, а последовательный - в интегрирующих. В АЦП последовательного приближения применяются как параллельный (например, 1108ПВ2), так и последовательный (например, AD7893) интерфейсы. Некоторые АЦП последовательного приближения (например, AD7892) имеют интерфейс обоих типов.

АЦП с параллельным интерфейсом выходных данных

АЦП с параллельным интерфейсом выходных данных. В простейших случаях, характерных для параллельных АЦП и преобразователей ранних моделей, интерфейс осуществляется с помощью N-разрядного регистра хранения, имеющего три состояния выхода. Здесь N - разрядность АЦП. На рис.46 представлена функциональная схема такого АЦП и временные диаграммы работы интерфейса.

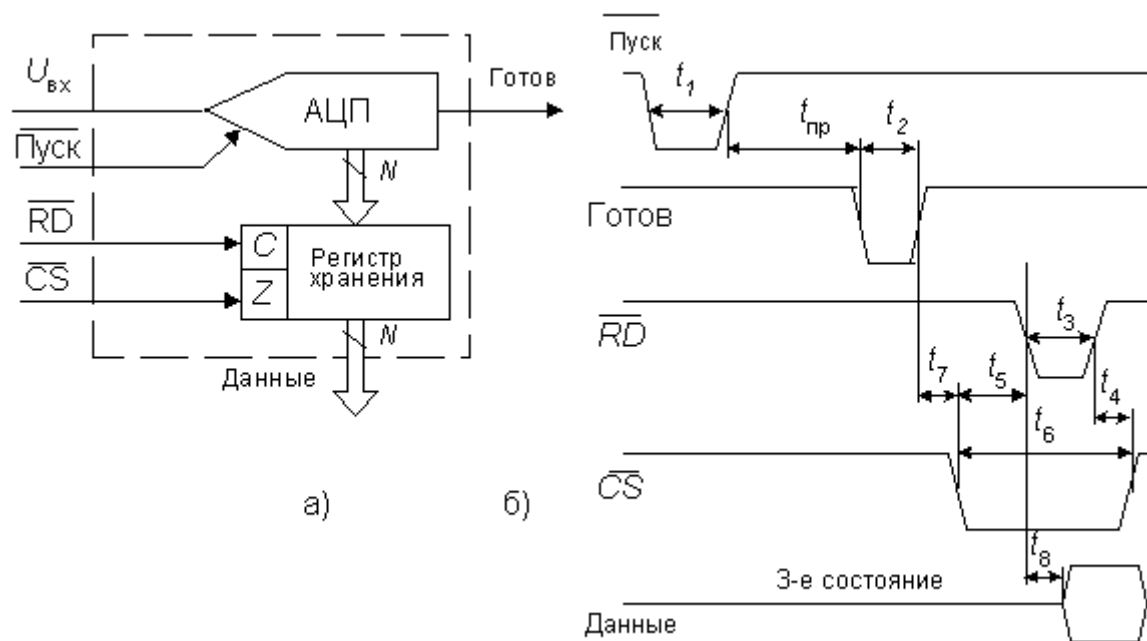


Рисунок 46. АЦП с параллельным интерфейсом.

На нарастающем фронте сигнала "Пуск" УВХ преобразователя переходит в режим хранения и инициируется процесс преобразования. Когда преобразование завершено, на выходную линию "Готов" выводится импульс, что указывает на то, что в выходном регистре АЦП находится новый результат. Сигналы "CS" (выбор кристалла) и "RD" (Чтение) управляют выводом данных для передачи приемнику.

Для того, чтобы упростить связь многоразрядного ($N > 8$) АЦП с 8-разрядным микропроцессором или микроконтроллером в некоторых ИМС (например, MAX167) реализована побайтовая выдача выходного слова. Если сигнал, управляющий режимом вывода, имеет низкий уровень, то старшие биты выходного слова поступают на соответствующие им выводы (для 12-разрядного АЦП на выводы DO8...DO11). В противном случае они подаются на выводы, соответствующие младшему байту (для 12-разрядного АЦП на выводы DO0...DO3).

АЦП с последовательным интерфейсом выходных данных

АЦП с последовательным интерфейсом выходных данных. В АЦП последовательного приближения, оснащенных простейшей цифровой частью, таких как 12-битный MAX176 или 14-битный MAX121 выходная величина может быть считана в виде последовательного кода прямо с компаратора или регистра последовательного приближения (РПП). На рис. 47 представлена функциональная схема такого интерфейса (а) и временные диаграммы его работы (б).

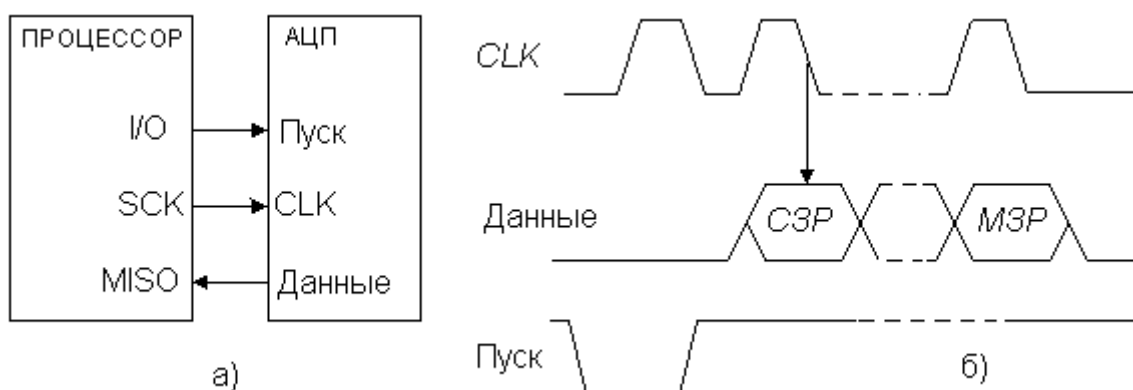


Рисунок 47. Простейший последовательный интерфейс.

Здесь приведена схема, реализующая SPI-интерфейс. Процессор является ведущим (master). Он инициирует начало процесса преобразования подачей схода на вход "Пуск" АЦП. С тактового выхода процессора на синхровход АЦП поступает последовательность тактовых импульсов. Начиная со второго такта после пуска на выходе данных АЦП формируется последовательный код выходного слова старшими битами вперед. Этот сигнал поступает на MISO (master - input, slave - output) вход процессора.

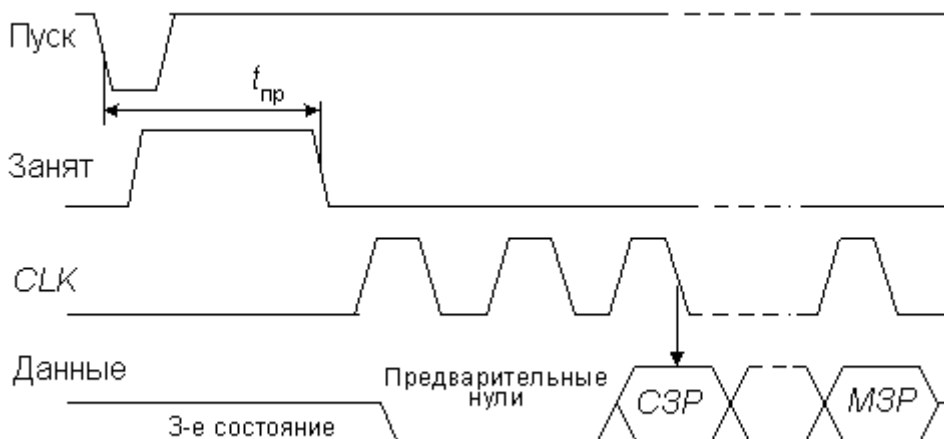


Рисунок 48. Диаграммы последовательного интерфейса с буферизацией.

Простейший интерфейс обеспечивает наименьшее время цикла "преобразование - передача данных". Однако он обладает двумя существенными недостатками. Во-первых, переключение выходных каскадов АЦП во время преобразования приносит импульсную помеху в аналоговую часть преобразователя, что вызывает уменьшение соотношения сигнал/шум (например, для АЦП AD7893 среднееквадратическое значение шума при передаче данных во время преобразования почти в три раза больше, чем при считывании данных после преобразования). Во-вторых, если АЦП имеет большое время преобразования, то процессор будет занят приемом информации от него существенную часть вычислительного цикла.

По этим причинам современные модели АЦП с последовательной передачей выходных данных оснащаются выходным сдвиговым регистром, который выполняет роль буфера. В этот регистр и загружается результат преобразования. При использовании буферизации, по заднему фронту сигнала "Пуск" УВХ переходит в режим хранения и начинается преобразование. При этом на соответствующем выводе АЦП выставляется сигнал "Занят". По окончании преобразования начинается передача данных. Процессор подает на синхровход АЦП последовательность синхроимпульсов CLK. Если $8 < N \leq 16$, то число синхроимпульсов обычно составляет 16. При $N < 16$ вначале вместо отсутствующих старших битов передаются нули, а затем выходное слово старшими битами вперед. До и после передачи данных выходная линия АЦП находится в высокоимпедансном состоянии.

Увеличение длительности цикла "преобразование - передача данных" по сравнению с простейшим интерфейсом обычно несущественно, так как синхроимпульсы могут иметь большую частоту. Например, для 12-разрядного АЦП последовательного приближения AD7896 минимальный интервал между отсчетами составляет 10 мкс. Из них последовательное чтение данных занимает только 1,6 мкс при частоте синхросигнала 10 МГц.

Последовательный интерфейс сигма-дельта АЦП

Последовательный интерфейс сигма-дельта АЦП с процессорами аппаратно реализуется очень просто. Например, для связи 24-разрядного трехканального АЦП AD7714 с микроконтроллером 80C51 в простейшем случае требуется всего две линии (рис.49).

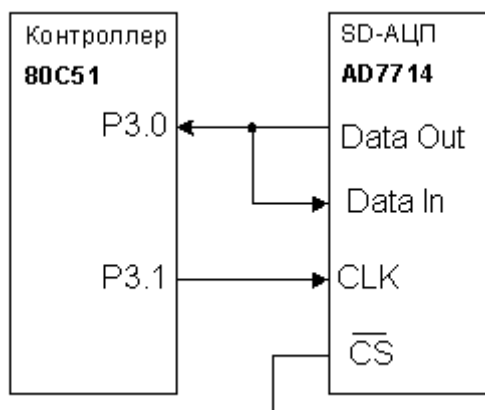


Рисунок 49. Подключение сигма-дельта АЦП микроконтроллеру семейства MCS51.

АЦП управляется при помощи нескольких внутренних регистров. Это: регистр обмена, регистр режима, два регистра фильтра, три регистра калибровки нуля шкалы, три регистра калибровки полной шкалы и регистр данных. Данные в эти регистры записываются через последовательный интерфейс; этот же интерфейс позволяет также считывать данные из указанных регистров. Любое обращение к любому регистру должно начинаться с операции записи в регистр обмена. После включения питания или сброса АЦП ожидает записи в регистр обмена. Данные, записываемые в этот регистр, определяют тип следующей операции (чтение или запись), а также к

какому регистру будет идти обращение. Программа взаимодействия микроконтроллера с АЦП включает следующую последовательность операций:

1. Запись в регистр обмена: задается входной канал.
2. Запись в верхний регистр фильтра: устанавливаются 4 старших бита слова фильтра, а также устанавливается биполярный/униполярный режим и длина выходного слова.
3. Запись в нижний регистр фильтра: устанавливаются 8 младших битов слова фильтра.
4. Запись в регистр режима: устанавливается коэффициент усиления, иницируется автокалибровка.
5. Опрашивается сигнал, указывающий на наличие в регистре данных нового результата преобразования.
6. Чтение результата из регистра данных.
7. Циклический повтор действий 5 и 6, пока не будет считано заданное число отсчетов.

Параметры АЦП

При последовательном возрастании значений входного аналогового сигнала $U_{вх}(t)$ от 0 до величины, соответствующей полной шкале АЦП $U_{пш}$ выходной цифровой сигнал $D(t)$ образует ступенчатую кусочно-постоянную линию (рис.50). Такую зависимость по аналогии с ЦАП называют обычно характеристикой преобразования АЦП. В отсутствие аппаратных погрешностей средние точки ступенек расположены на *идеальной прямой* 1, которой соответствует идеальная характеристика преобразования. Реальная характеристика преобразования может существенно отличаться от идеальной размерами и формой ступенек, а также расположением на плоскости координат. Для количественного описания этих различий существует целый ряд параметров.

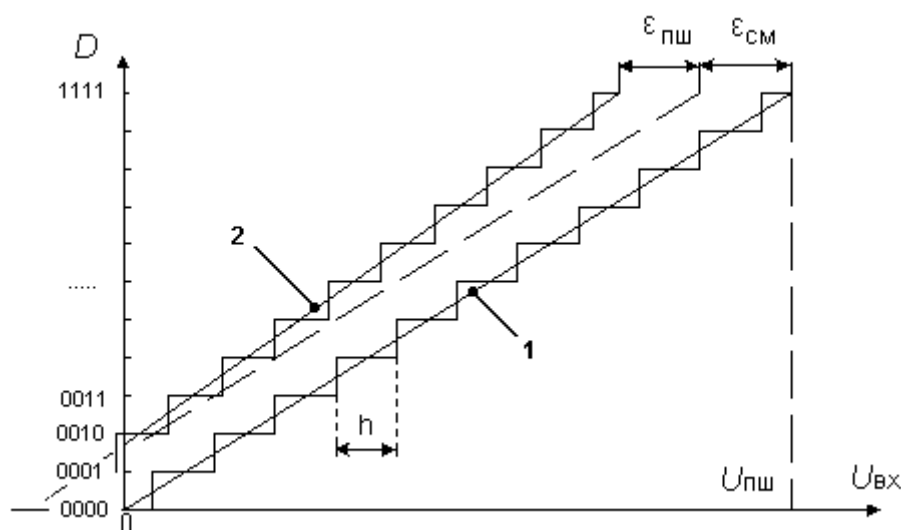


Рисунок 50. Статические характеристики АЦ - преобразования.

Статические параметры

Разрешающая способность - величина, обратная максимальному числу кодовых комбинаций на выходе АЦП. Разрешающая способность выражается в процентах, разрядах или децибелах и характеризует потенциальные возможности АЦП с точки зрения достижимой точности. Например, 12-разрядный АЦП имеет разрешающую способность $1/4096$, или $0,0245\%$ от полной шкалы, или $-72,2$ дБ.

Разрешающей способности соответствует приращение входного напряжения АЦП $U_{вх}$ при изменении D_j на единицу младшего разряда (**ЕМР**). Это приращение является шагом квантования.

Для двоичных кодов преобразования номинальное значение шага квантования $h=U_{\text{пш}}/(2^N-1)$, где $U_{\text{пш}}$ - номинальное максимальное входное напряжение АЦП (напряжение полной шкалы), соответствующее максимальному значению выходного кода, N - разрядность АЦП. Чем больше разрядность преобразователя, тем выше его разрешающая способность.

Погрешность полной шкалы - относительная разность между реальным и идеальным значениями предела шкалы преобразования при отсутствии смещения нуля.

$$\delta_{\text{пш}} = \frac{\varepsilon_{\text{пш}}}{U_{\text{пш}}} \cdot 100\%$$

Эта погрешность является мультипликативной составляющей полной погрешности. Иногда указывается соответствующим числом ЕМР.

Погрешность смещения нуля - значение $U_{\text{вх}}$, когда входной код ЦАП равен нулю. Является аддитивной составляющей полной погрешности. Обычно определяется по формуле:

$$\varepsilon_{\text{см}} = U_{\text{вх.01}} - h/2$$

где $U_{\text{вх.01}}$ - значение входного напряжения, при котором происходит переход выходного кода из 0 в 1. Часто указывается в милливольтгах или в процентах от полной шкалы:

$$\delta_{\text{см}} = \frac{\varepsilon_{\text{см}}}{U_{\text{пш}}} \cdot 100\%$$

Погрешности полной шкалы и смещения нуля АЦП могут быть уменьшены либо подстройкой аналоговой части схемы, либо коррекцией вычислительного алгоритма цифровой части устройства.

Погрешности линейности характеристики преобразования не могут быть устранены такими простыми средствами, поэтому они являются важнейшими метрологическими характеристиками АЦП.

Нелинейность - максимальное отклонение реальной характеристики преобразования $D(U_{\text{вх}})$ от *оптимальной* (линия 2). Оптимальная характеристика находится эмпирически так, чтобы минимизировать значение погрешности нелинейности. Нелинейность обычно определяется в относительных единицах, но в справочных данных приводится также и в ЕМР. Соответствующую ошибку представляют следующим выражением:

$$\delta_{\text{л}} = \frac{\varepsilon_{\text{л}}}{U_{\text{пш}}} \cdot 100\%$$

Дифференциальной нелинейностью АЦП в данной точке k характеристики преобразования называется разность между значением кванта преобразования h_k и средним значением кванта преобразования h . В спецификациях на конкретные АЦП значения дифференциальной нелинейности выражаются в долях ЕМР или процентах от полной шкалы. Соответствующую ошибку представляют следующим выражением:

$$\delta_{\text{дл}} = \frac{h_k - h}{U_{\text{пш}}} \cdot 100\%$$

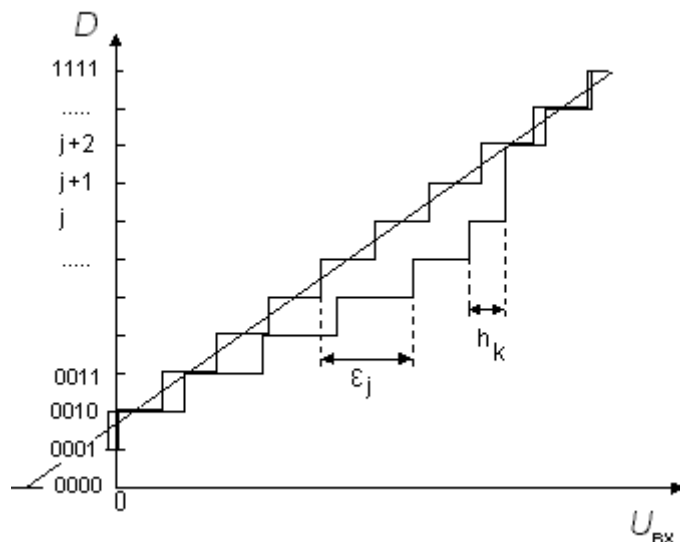


Рисунок 51. Погрешности линейности АЦ - преобразования.

Погрешность дифференциальной линейности определяет два важных свойства АЦП: непопадание кодов и монотонность характеристики преобразования. Непопадание кодов - свойство АЦП выдавать все возможные выходные коды при изменении входного напряжения от начальной до конечной точки диапазона преобразования. Пример пропадания кода $j+1$ приведен на рис. 51. При нормировании непопадания кодов указывается эквивалентная разрядность АЦП - максимальное количество разрядов АЦП, для которых не пропадают соответствующие им кодовые комбинации.

Монотонность характеристики преобразования - это неизменность знака приращения выходного кода D при монотонном изменении входного преобразуемого сигнала. Монотонность не гарантирует малых значений дифференциальной нелинейности и непопадания кодов.

Температурная нестабильность АЦ - преобразователя характеризуется *температурными коэффициентами погрешности* полной шкалы и погрешности смещения нуля.

Динамические параметры

Возникновение динамических погрешностей связано с дискретизацией сигналов, изменяющихся во времени. Можно выделить следующие параметры АЦП, определяющие его динамическую точность.

Максимальная частота дискретизации (преобразования) - это наибольшая частота, с которой происходит образование выборочных значений сигнала, при которой выбранный параметр АЦП не выходит за заданные пределы. Измеряется числом выборок в секунду. Выбранным параметром может быть, например, монотонность характеристики преобразования или погрешность линейности.

Время преобразования - это время, отсчитываемое от начала импульса дискретизации или начала преобразования до появления на выходе устойчивого кода, соответствующего данной выборке. Для одних АЦП, например, последовательного счета или многотактного интегрирования, эта величина является переменной, зависящей от значения входного сигнала, для других, таких как параллельные или последовательно-параллельные АЦП, а также АЦП последовательного приближения, примерно постоянной. При работе АЦП без УВХ время преобразования является апертурным временем.

Время выборки (стробирования) - время, в течение которого происходит образование одного выборочного значения. При работе без УВХ равно времени преобразования АЦП.

Шумы АЦП

В идеале, повторяющиеся преобразования фиксированного постоянного входного сигнала должны давать один и тот же выходной код. Однако, вследствие неизбежного шума в схемах АЦП, существует некоторый диапазон выходных кодов для заданного входного напряжения. Если подать на вход АЦП постоянный сигнал и записать большое число преобразований, то в результате получится некоторое распределение кодов. Если подогнать Гауссовское распределение к полученной гистограмме, то стандартное отклонение будет примерно эквивалентно среднеквадратическому значению входного шума АЦП. В качестве примера (рис.52), приведена гистограмма результатов 5000 преобразований постоянного входного сигнала, выполненных 16-разрядным двухтактным последовательно-параллельным АЦП AD7884.

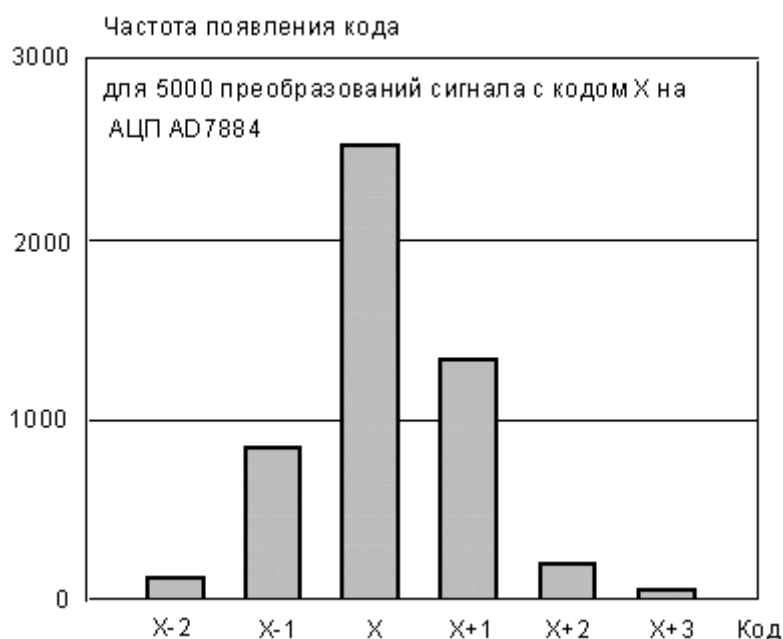


Рисунок 52. Гистограмма значений АЦ - преобразования.

Входное напряжение из диапазона + 5 В было установлено по возможности ближе к центру кода. Как видно из гистограммы, все результаты преобразований распределены на шесть кодов. Среднеквадратическое значение шума, соответствующее этой гистограмме, равно 120 мкВ.

В табл. 3 приведены важнейшие характеристики некоторых типов аналого-цифровых преобразователей и систем сбора данных.

ПРИЛОЖЕНИЯ

Приложение А. Характеристики современных АЦП

В таблицах приложения А приведены важнейшие характеристики некоторых типов современных аналого-цифровых преобразователей. Более подробная информация о технических характеристиках, приведена в виде файлов формата PDF, которые содержат техническую документацию производителя микросхем и прилагаются к электронному данной книги.

Таблица

Наименование	Разряд- ность бит	Число каналов	Внутрен- ний УВХ	Время преобр., мкс (част. пребр., МГц)	Интер- фейс	Внутрен- ний ИОН	Напряж. питания, В	Мощ- ность потр. мВт	Примечание
АЦП широкого применения									
572ПВ1	12	1	Нет	110	Парал.	Нет	+/-5:15	120	Требуются внешние ОУ
1108ПВ2	12	1	Нет	2	Парал.	Есть	5, -6	1300	Последовательного приближения (ПП)
МАХ114	8	4	Есть	0,66	Парал.	Нет	+/-5	40	Двухступенчатый. Дежур. режим - 5 мкВт
AD7893	12	1	Есть	6	Посл.	Нет	+/-5	30	8-выводной корпус. ПП
AD7882	16	1	Есть	2,5	Парал.	Есть	+/- 5	200	Автокалибровка, дежур. режим - 1 мВт
МАХ186	12	8	Есть	7,5	Посл.	Есть	5, +/- 5	7,5	ПП. Дежур. режим - 10 мкВт
Микромощные АЦП									
572ПВ3	8	1	Нет	7,5	Парал.	Нет	5	20	
МАХ1110	8	8	Есть	16	Посл.	Есть	2,7:5	0,7	ПП. Дежур. режим - 5 мкВт
AD7888	12	8	Есть	5	Посл.	Есть	2,7:5	2	ПП. Дежур. режим - 3 мкВт
МАХ195	16	1	Есть	9,4	Посл.	Нет	+/- 5	80	Автокалибровка, дежур. режим - 0,1 мВт
Быстродействующие АЦП									
1107ПВ4	8	1	Нет	0,03 (100)	Парал.	Нет	+/-5, -5,2	3500	Параллельный
AD9054	8	1	Есть	(200)	Парал.	Есть	5	500	Параллельный, ТТЛ уровни выхода
МАХ104	8	1	Есть	(1000)	Парал.	Нет	+/- 5	3500	Параллельный, ЭСЛ уровни выхода
AD9070	10	1	Есть	(100)	Парал.	Есть	-5	700	Двухступенчатый, ЭСЛ уровни выхода

AD9224	12	1	Есть	(40)	Парал.	Есть	5	390	Четырехступенчатый
AD9240	14	1	Есть	(10)	Парал.	Есть	5	280	Четырехступенчатый. ТТЛ, КМОП уровни выхода
Интегрирующие АЦП									
572ПВ5	3,5 ₁₀	1	-	12 пр/с	Парал.	Есть	9	15	Управление семисегментными ЖКИ
MAX132	18	1	-	100 пр/с	Посл.	Нет	5	0,6	Многотактного интегрирования
AD7715	16	1	-	20...500 пр/с	Посл.	Нет	3 или 5	3	Сигма-дельта, автокалибровка. Усилитель с программируемым усилением. Нелин. не более 0,0015%
AD7714	24	3	-	10...1000 пр/с	Посл.	Нет	3 или 5	2	Сигма-дельта, автокалибровка. Усилитель с программируемым усилением. Нелин. не более 0,0015%
AD7722	16	1	Нет	(0,22)	Посл.	Есть	5	375	Сигма-дельта, автокалибровка, скоростной
LTC2400	24	1	-	-	Посл.	Нет	2,7...5,5	1	Сигма-дельта в 8-выв. корпусе. Нелинейность не более 0,0004%. 8- канальн. вариант - LTC2408
AD1555	24	1	Нет	(0,256)	Посл.	Нет	+/-5	90	Сигма-дельта модулятор 4-го порядка. Динамический диапазон 121 дБ. Цифровой фильтр для него - AD1556
ADS1211	24	4	-	1000 пр/с	Посл.	Нет	+/-5	45	Сигма-дельта, автокалибровка. Усилитель с программируемым усилением
Системы сбора данных									
572ПВ4	8	8	Нет	25	Парал.	Нет	5	15	FIFO 8x8 бит
AD1B60	16	7	-	5:100 пр/с	Посл.	Есть	+/- 5	300	ПНЧ с микропроцессором, ЭСППЗУ команд
LM12458	13	8	Есть	(0,09)	Парал.	Есть	5	30	FIFO 32x16 бит, автокалибровка
AD7865	14	4 дифф.	4	2,4	Парал.	Есть	5	115	Преобразователи уровня в каждом канале.

Приложение Б. Модели АЦП и их элементов

В таблицах приложения Б приведены аннотации к файлам моделей для схем электрических принципиальных, которые разработаны для основных типов аналого-цифровых преобразователей и которые прилагаются к электронному изданию данной книги. Файлы моделей, сопровождаются чертежами схем в виде соответствующих файлов формата PDF. Все модели разрабатывались и анализировались с помощью систем MULTISIM v.8.3.30 и MULTISIM v.9.0.155 фирмы Electronics Workbench.

Таблица

Модели к главе «Общетеоретические положения и замечания»	
КвантованиеВосстановлениеСигнала-ФНЧ100.ms8	Представлены три модели предназначенные для анализа различных составляющих процесса квантования и восстановления сигнала.

Таблица

Модели к главе «Параллельные АЦП»	
Шифратор параллельного АЦП.ms8	Модель, иллюстрирующая многообразие способов построения переключательных схем,

Таблица

Модели к главе «Последовательные АЦП»	
АЦП-ПоследовательногоУравновешивания.ms8	Модель для исследования АЦП последовательного счета.
АЦП-ПоразрядногоУравновешивания.ms8	Модель для исследования АЦП последовательного приближения.

Таблица

Модели к главе «Интегрирующие АЦП»	
АЦП-ДвухкратногоИнтегрирования.ms8	Модель для исследования многотактных интегрирующих АЦП.
SD-Модулятор-ФНЧ-5KHz-40Db-Финал.ms8	Модели для исследования принципов построения сигма - дельта АЦП.
ПНЧ-1.ms8, ПНЧ-2.ms8 ПНЧ-ТокваяПредустановка.ms8	Модели для исследования принципов построения преобразователей напряжение-частота.

Литература

1. Бриндли К. Измерительные преобразователи. Справочное пособие: Пер. с англ. – М.: Энергоатомиздат, 1991. - 144 с.: ил.
2. Блейхут Р. Теория и практика кодов, контролирующих ошибки: Пер. с англ. – М.: Мир, 1986. - 576 с.: ил.
3. Гнатек Ю.Р. Справочник по цифроаналоговым и аналогоцифровым преобразователям: Пер. с англ. – М.: Радио и связь, 1982. - 552 с.: ил.
4. Прокис Дж. Цифровая связь: Пер. с англ. – М.: Радио и связь, 2000. - 800 с.: ил.
5. Орнатский П.П. Автоматические измерения и приборы (аналоговые и цифровые). – К.: Вища. Шк., 1986. - 504 с.
6. Арутюнов П.А. Теория и применение алгоритмических измерений. – М.: Энергоатомиздат, 1990. - 256 с.: ил.
7. Гил А. Введение в теорию конечных автоматов: Пер. с англ. – М.: Наука, 1966. - 272 с.: ил.
8. Суворова Е.А., Шейнин Ю.Е. Проектирование цифровых систем на VHDL. – СПб.: БХВ-Петербург, 2003. - 576 с.: ил.
9. Воронов С.И. Минимум сведений по схемным решениям на транзисторах, необходимый для изучения структуры АЦП и ЦАП., Учебное пособие, <http://www.nau.edu.ua/iesu/>, 2006г.
10. <http://www.alfarzpp.lv/indexru.html/> - Сайт Рижского завода полупроводниковых приборов 1996-2008гг.
11. <http://www.datasheets.org.uk/> -Международный каталог технической документации по микросхемам (Now Searching 5.2 Million Datasheets & 1.1 Million Cross-References), 2008г.

**Кафедра электротехники и светотехники
Институт электроники и систем управления
НАУ
Киев, 2008**