

НАЦИОНАЛЬНЫЙ АВИАЦИОННЫЙ УНИВЕРСИТЕТ.



Воронов С.И.

**Пособие разработано на базе книги
Схемотехника аналоговых и аналого-
цифровых электронных устройств. 2005
Волович Г.И.**

**ЭЛЕМЕНТЫ ДЛЯ КОНСТРУИРОВАНИЯ
СИСТЕМ УПРАВЛЕНИЯ.**

Цифро-аналоговые преобразователи

**(Методы построения и особенности схемных
решений).**

УЧЕБНОЕ ПОСОБИЕ

КИЕВ 2007.

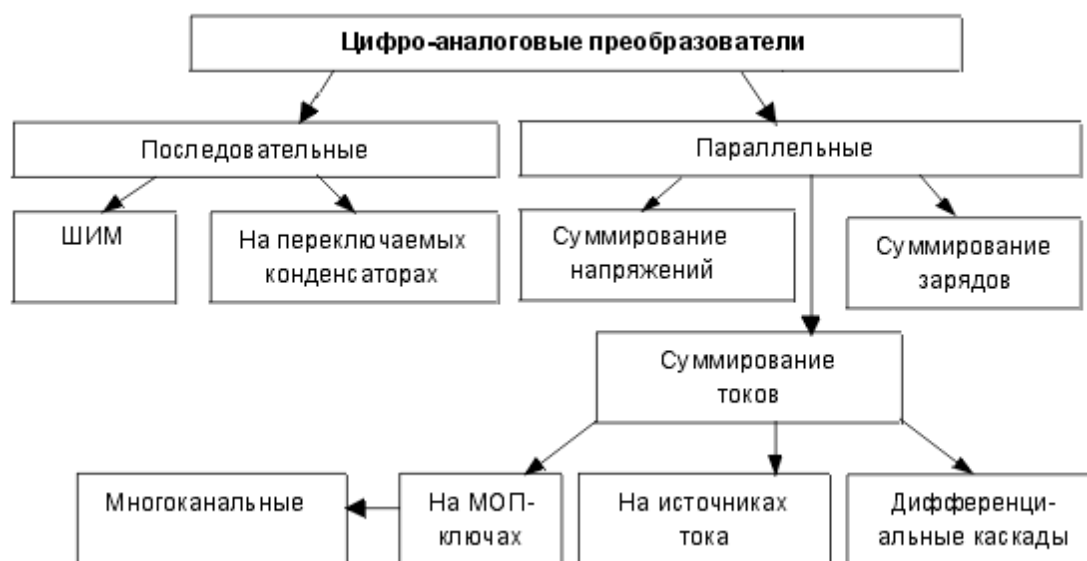
Оглавление

Оглавление.....	2
Общие сведения	3
Последовательные ЦАП.....	4
ЦАП с широтно-импульсной модуляцией.....	4
Пример ЦАП с широтно-импульсной модуляцией	6
Последовательный ЦАП на переключаемых конденсаторах	9
Пример ЦАП на переключаемых конденсаторах	10
Параллельные ЦАП.....	14
ЦАП с суммированием весовых токов	14
Простейший ЦАП с суммированием весовых токов.....	14
Пример простейшего ЦАП с суммированием весовых токов.....	15
ЦАП с суммированием весовых токов на сетке R-2R	16
Переходные процессы в ЦАП на сетке R-2R с МОП - ключами.....	20
Функция умножения с помощью ЦАП на сетке R-2R	22
ЦАП на источниках тока	23
Моделирование ЦАП R-2R на источниках тока	28
Формирование выходного сигнала в виде напряжения	31
Инверсное включение матрицы R-2R.....	33
Параллельный ЦАП на переключаемых конденсаторах	36
ЦАП с суммированием напряжений	37
Интерфейсы цифро-аналоговых преобразователей.....	38
ЦАП с последовательным интерфейсом входных данных.....	40
ЦАП с параллельным интерфейсом входных данных	41
Применение ЦАП	43
Обработка чисел, имеющих знак	43
Функции перемножения и деления на ЦАП.....	44
Аттенюаторы и интеграторы на ЦАП	46
Системы прямого цифрового синтеза сигналов	46
Параметры ЦАП	48
Статические параметры.....	49
Динамические параметры.....	50
Шумы ЦАП	51
ПРИЛОЖЕНИЯ	52
Приложение А. Характеристики современных ЦАП.....	52
Приложение Б. Модели ЦАП и их элементов	55
Литература.....	57

Общие сведения

Цифро-аналоговый преобразователь (ЦАП) в общем случае предназначен для преобразования цифрового кода в некоторую непрерывную физическую величину. Как правило, в виде кода используется некоторое число в форме двоичного кода, а в качестве физической величины используется напряжение или ток, пропорциональные значению этого кода. Основными причинами, по которым наибольшее распространение получили ЦАП двоичный код – напряжение или ток, являются с одной стороны, средства вычислительной техники, оперирующие с двоичными представлениями, а с другой стороны, универсальность применения и простота дальнейшего преобразования, характерные для таких носителей энергии как напряжение и ток. Современная схемотехника цифро-аналоговых преобразователей весьма разнообразна и, в последнее время, активно поддерживается различными решениями в виде интегральных микросхем (ИМС). На расположенном ниже рисунке представлена классификационная схема ЦАП по схемотехническим признакам. Кроме этого, ИМС цифро-аналоговых преобразователей классифицируются по следующим признакам:

- По виду выходного сигнала: с токовым выходом и выходом в виде напряжения .
- По типу цифрового интерфейса: с последовательным вводом и с параллельным вводом входного кода.
- По числу ЦАП на кристалле: одноканальные и многоканальные
- По быстродействию: умеренного и высокого быстродействия.



Классификация ЦАП

Последовательные ЦАП

ЦАП с широтно-импульсной модуляцией

Логику широтно-импульсной модуляции проще всего пояснить с помощью совместной работы двух реверсивных двоичных счетчиков с предварительной установкой:

Шаг 0. В счетчик периода записывается код D_T определяющий длительность периода T . В счетчик формируемого импульса записывается код D_P определяющий ширину импульса P . При этом должно выполняться условие $D_T \geq D_P$.

Шаг 1. Фиксируется начало импульса P . На вычитающие входы счетчиков начинают подаваться импульсы опорного генератора с частотой F , которые списывают значения в счетчиках.

Шаг 2. При достижении нуля в счетчике импульса, фиксируется конец импульса P , счет на этом счетчике останавливается и в счетчик вновь записывается код D_P .

Шаг 3. При достижении нуля в счетчике периода, значение кода D_T вновь записывается в счетчик периода и управление процессом передается на шаг 1.

Таким образом, мы получаем циклический процесс, формирующий импульсы P длительностью D_P / F с периодом D_T / F , который получил название широтно-импульсной модуляции или ШИМ.

Из пошагового описания ШИМ легко заметить, что этот процесс можно организовать как на аппаратных счетчиках, так и на счетчиках программных или комбинированным образом. По этой причине широтно-импульсные модуляторы часто входят в состав микропроцессорных систем (например, AT90S8515 фирмы ATMEL или 87C51GB фирмы INTEL).

При наличии ШИМ, если не требуется высокое быстродействие, цифро-аналоговое преобразование может быть достаточно просто осуществлено с помощью механизма усреднения на интервале T некоторой величины (напряжения или тока) действующей в течение импульса P . Обычно для операции усреднения применяются соответствующие фильтры низких частот.

Схема ЦАП с ШИМ приведена на рис. 1а.

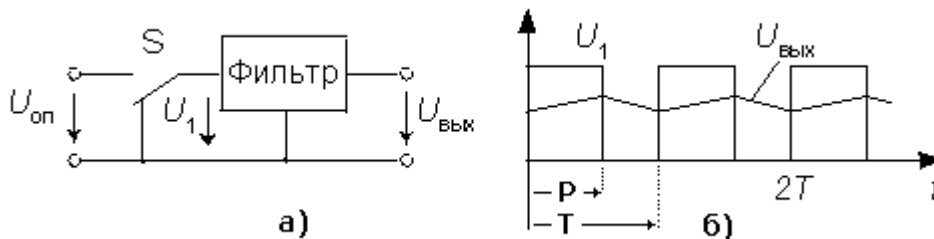


Рис. 1. ЦАП с широтно-импульсной модуляцией

Выход ШИМ управляет ключом S таким образом, что в течении времени P на вход фильтра подается опорное напряжение $U_{оп}$, в противном случае на вход фильтра подается нуль. В зависимости от заданной разрядности преобразования (например, для контроллера AT90S8515 возможны режимы D_T соответственно равные 8, 9 и 10

бит) контроллер с помощью своего таймера/счетчика формирует последовательность импульсов, относительная длительность которых P/T определяется соотношением:

$$\frac{P}{T} = \frac{D_P}{2^N}$$

где N – разрядность преобразования, а D_P – преобразуемый код.

Фильтр нижних частот сглаживает импульсы, выделяя среднее (на интервале T) значение напряжения:

$$U_{ВЫХ} = \frac{U_{ОП}P}{T}$$

В результате выходное напряжение преобразователя

$$U_{ВЫХ} = \frac{U_{ОП}D_P}{2^N}$$

Рассмотренная схема обеспечивает почти идеальную линейность преобразования, не содержит прецизионных элементов (за исключением источника опорного напряжения).

Основной недостаток такой схемы – низкое быстродействие.

Это обусловлено тем, что для выполнения операции усреднения фильтру низких частот, необходимо обработать несколько периодов ШИМ сигнала, чтобы достигнуть установившегося значения равного среднему значению.

Действительно, рассмотрим в качестве фильтра низких частот идеализированную RC-цепочку в интегрирующем включении. Для такой цепочки идеальный коэффициент передачи можно записать в виде:

$$U_{ВЫХ} = \frac{1}{RC} \int U_0 dt = \frac{U_{ОП} t}{RC}$$

В течение импульса P , напряжение на такой интегрирующей цепочке достигнет величины:

$$U_1 = \frac{U_{ОП}P}{RC}$$

Остаток времени, то есть $(T-P)$ цепочка будет разряжаться, начиная с напряжения U_1 . Если к концу периода цепочка полностью разрядится, то единственной функцией фильтра будет только искажение входного сигнала. Следовательно, для того, чтобы начался процесс усреднения необходимо выполнение неравенства:

$$\frac{U_{ОП}P}{RC} - \frac{U_1(T-P)}{RC} > 0$$

Если выразить U_1 через U_0 , то после приведения подобных членов и соответствующих сокращений, можно получить следующее отношение:

$$RC > (T - P)$$

А с учетом того, что интервал P должен формироваться и при $D_p=1$, граничная минимальная оценка примет вид:

$$RC > T$$

Понятно, что увеличивая постоянную времени фильтра (соответственно понижая быстродействие ЦАП), мы также будем снижать величину пульсаций $U_{\text{вых}}$, которые обуславливаются импульсным характером входного сигнала на входе фильтра, однако достижение некоторого компромисса между временем успокоения фильтра и величиной пульсаций приходится достигать индивидуально для каждого конкретного случая применения такого ЦАП.

Пример ЦАП с широтно-импульсной модуляцией

Приведем пример реализации подобного ЦАП (см. блок-схему на Рис.2), а также характеристики, полученные путем моделирования его схемы в системе MULTISIM 8.

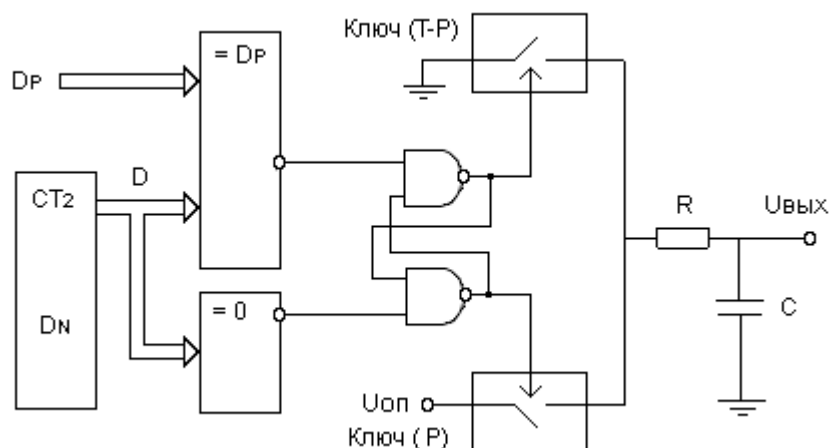


Рис 2. Блок – схема ШИМ ЦАП на счетчике и устройствах сравнения кодов

Принцип работы такого ШИМ построен на том, что двоичный счетчик СТ2 работает непрерывно, то есть, с переходом через переполнение. Тем самым счетчик формирует тактовые интервалы T , которые соответствуют произведению периода счетных импульсов на полный объем счетчика D_N . Начало каждого такта T фиксируется схемой сравнения текущего кода на счетчике с нулевым значением ($=0$). Соответствующий сигнал (на рис. 3 он обозначен как «Старт для Р и Т») переводит RS-триггер в состояние начала отсчета интервалов P и T . Когда код на счетчике достигает значения D_p , другая схема сравнения кодов ($=D_p$) формирует сигнал, обозначающий конец интервала P («Стоп Р»). Данный сигнал переключает триггер противоположное состояние, которое соответствует концу интервала P внутри такта. Осциллограммы процесса срабатывания триггера ШИМ показаны на рис.3.

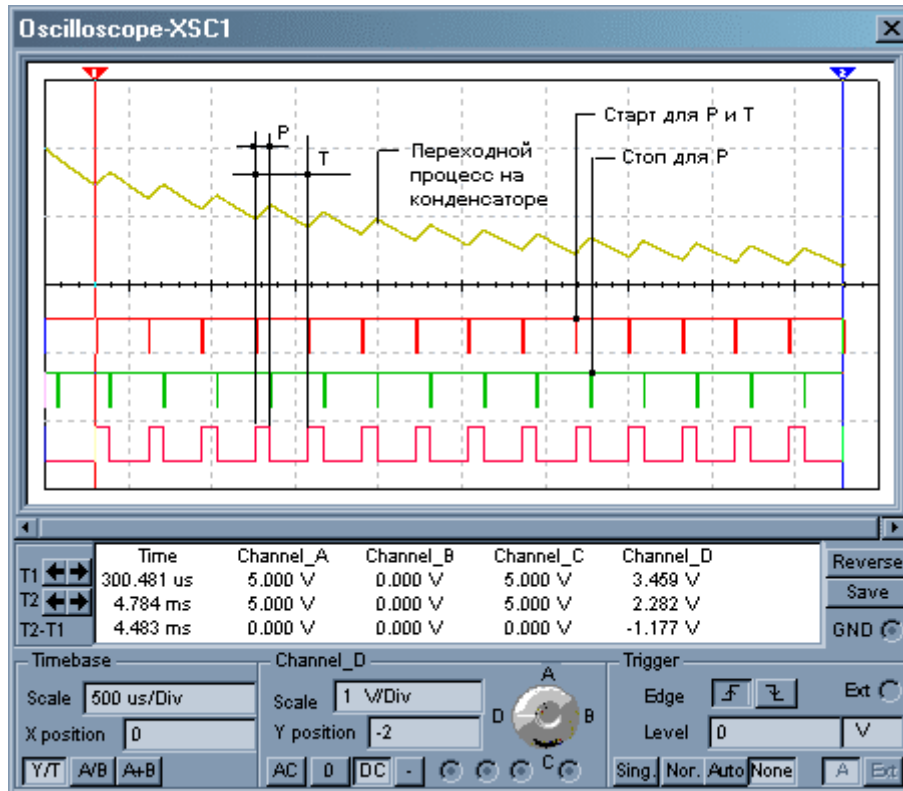


Рис. 3. Осциллограммы работы ЦАП на базе ШИМ.

При всей простоте реализации приведенной блок-схемы, в ней существует особенность, о которой следует сказать отдельно.

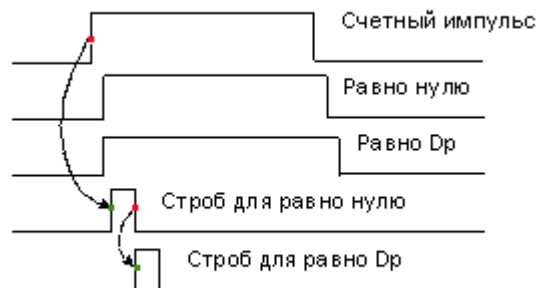


Рис 4. Стробирование сигналов «Равно нулю» и «Равно Dp»

Если задаваемый нами код Dp будет равен нулю, то ШИМ триггер окажется в состоянии, когда на оба его входа одновременно придут сигналы, требующие его установки в различное состояние. Для того, чтобы устранить такое противоречие, применяется стробирование выходов схем сравнения кодов с помощью разнесенных во времени кратковременных сигналов. Такое стробирование можно получить используя прямой и инверсный счетный импульс (см. схему ЦАП-Шим-1.ms8 в разделе Приложения) либо использовать цепочку формирователей коротких импульсов (см. схему ЦАП-Шим-Pro.ms8 в разделе Приложения). В любом случае, логика стробирования оказывается привязанной к счетным импульсам, и будет иметь вид, который представлен на рис.4. и рис 5..

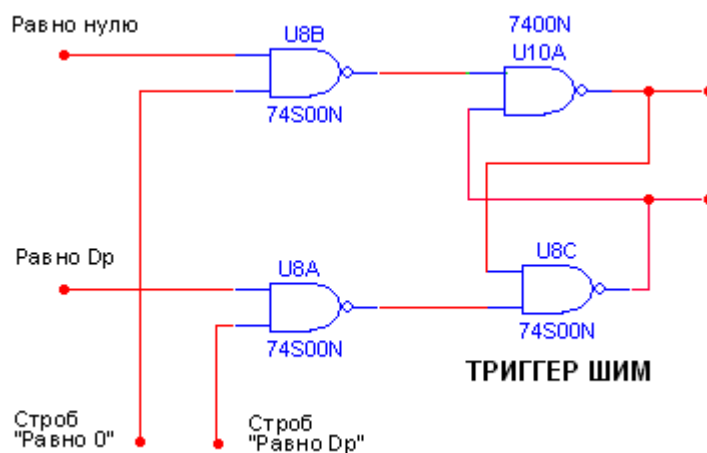


Рис.5. Схема стробирования триггера ШИМ

Следует также обратить внимание, что поскольку сигнал «Равно Dp» будет всегда задержан на длительность строба «Равно 0», связь между Dp и Uвых должна принять вид:

$$U_{\text{ВЫХ}} = \frac{U_{\text{ОП}} D_P}{2^N} + U_0$$

где U₀ смещение нуля ЦАП, которое возникает как следствие срабатывания триггера ШИМ даже при Dp=0.

В таблице №1 представлены результаты моделирования ЦАП на базе ШИМ выполненного по схеме «ЦАП-Шим-1.ms8» со следующими параметрами:

- Объем счетчика = 4 бита.
- Частота счетных импульсов = 50кГц.
- Постоянная времени RC = 4к * 510нF = 2,04мс.
- Время успокоения = 40 тактов.
- Опорное напряжение = 8v.
- Uмин. Uмакс. соответственно минимальное и максимальное напряжение на конденсаторе, после истечения времени успокоения, а Uср. соответственно среднее напряжение на такте.

Таблица №1.

Dp	U мин.	U макс.	U ср.	U ср. - U ₀	U вых.	Абс. Ош.	Отн. Ош.
0	0,24	0,28	0,26	0	0	0	0,00%
2	1,16	1,36	1,26	1	1	0	0,00%
4	2,123	2,39	2,2565	1,9965	2	0,0035	0,05%
8	4,089	4,42	4,2545	3,9945	4	0,0055	0,07%
F	7,74	7,77	7,755	7,495	7,5	0,005	0,07%

В соответствии с результатами измерений при Dp=0, выходное напряжение такого ЦАП можно представить формулой:

$$U_{\text{ВЫХ}} = \frac{8 * D_P}{16} + 0,26$$

Тем самым, можно легко показать, что рассчитанные и замеренные значения совпадают с точностью до относительной ошибки 0,1%, величина которой, прямо зависит только от выбранных постоянной времени RC и выбранного времени успокоения.

Последовательный ЦАП на переключаемых конденсаторах

Рассмотренная выше схема ЦАП с ШИМ вначале преобразует цифровой код во временной интервал, который формируется с помощью двоичного счетчика квант за квантом, поэтому для получения N-разрядного преобразования необходимы 2^N временных квантов (тактов). Схема последовательного ЦАП, приведенная на рис. 6, позволяет выполнить цифро-аналоговое преобразование за значительно меньшее число тактов.

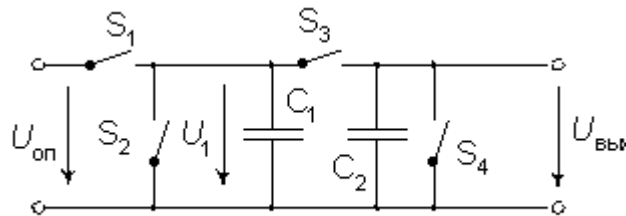


Рис 6. Схема последовательного ЦАП на переключаемых емкостях

Логической основой для построения такого ЦАП, является распределение зарядов на параллельно включенных конденсаторах пропорционально значению емкости этих конденсаторов. Если емкости конденсаторов равны, то очередная порция заряда будет распределяться между ними в равных долях, то есть делиться пополам. Поскольку напряжение на конденсаторе пропорционально заряду, его значение можно рассматривать как текущее отображение величин зарядов.

Пусть емкости конденсаторов C_1 и C_2 равны. Преобразование входного слова D осуществляется последовательно, начиная с младшего разряда d_0 . Каждый такт цикла преобразования состоит из двух полутактов, а само преобразование описывается следующим пошаговым алгоритмом:

Шаг 0. Перед началом цикла преобразования конденсатор C_2 разряжается ключом S_4 . В качестве управляющего разряда d_k , устанавливается младший разряд d_0 .

Шаг 1. В первом полутакте конденсатор C_1 заряжается до опорного напряжения $U_{\text{оп}}$ (при $d_k = 1$) посредством замыкания ключа S_1 или разряжается до нуля (при $d_k = 0$) путем замыкания ключа S_2 .

Шаг 2. Во втором полутакте при разомкнутых ключах S_1 , S_2 и S_4 замыкается ключ S_3 , что вызывает деление заряда пополам между C_1 и C_2 .

Шаг 3. Устанавливаем в качестве управляющего разряда очередной разряд и если его индекс K меньше или равен N-1 (где N – разрядность кода D) передаем управление на шаг 1, иначе размыкаем ключ S_3 и фиксируем $U_{\text{вых}}$ как конечный результат.

Рассмотрим промежуточные значения, которые получаются в конце каждого второго шага или полутакта данного алгоритма.

Пусть управляющим является младший разряд d_0 , тогда после разделения через ключ S_3 зарядов на конденсаторах C_1 и C_2 , напряжение U_1 на C_1 примет вид:

$$U_1(0) = U_{\text{ВЫХ}}(0) = (d_0 / 2) \cdot U_{\text{ОП}}$$

Пока на конденсаторе C_2 сохраняется заряд, процедура заряда конденсатора C_1 повторяется для следующего разряда d_1 входного слова. После нового цикла перезарядки напряжение на конденсаторах будет:

$$U_1(1) = U_{\text{ВЫХ}}(1) = \frac{(d_1 + d_0 / 2) \cdot U_{\text{ОП}}}{2} = \frac{(2d_1 + d_0) \cdot U_{\text{ОП}}}{4}$$

Аналогично выполняется преобразование для остальных разрядов слова. В результате для последнего (старшего) разряда N -разрядного ЦАП выходное напряжение будет равно:

$$U_1(N-1) = U_{\text{ВЫХ}}(N-1) = \frac{U_{\text{ОП}}}{2^N} \cdot \sum_{K=0}^{N-1} d_K \cdot 2^K = \frac{U_{\text{ОП}}}{2^N} \cdot D$$

Если требуется сохранять результат преобразования достаточно продолжительное время, к выходу схемы следует подключить устройство выборки и хранения (УВХ). После окончания цикла преобразования следует провести цикл выборки, перевести УВХ в режим хранения и вновь начать преобразование.

Основным достоинством представленной схемы является преобразование входного кода за $2N$ квантов, что значительно меньше, чем у ЦАП с ШИМ. Кроме того, конфигурация аналоговой части схемы не зависит от разрядности преобразуемого кода.

К недостаткам следует отнести необходимость в двух согласованных конденсаторах, пусть даже небольшой емкости, но строго выдерживающих отношение C_1/C_2 постоянным, причем во всем температурном диапазоне работы устройства. К сожалению, такое требование обеспечить достаточно трудно. Кроме того, по быстродействию такой последовательный ЦАП значительно уступает параллельным цифро-аналоговым преобразователям, что ограничивает область его применения.

Пример ЦАП на переключаемых конденсаторах

Приведем пример реализации ЦАП на переключаемых конденсаторах (см. блок схему на Рис.7), а также отдельные характеристики, полученные путем моделирования такого ЦАП в системе MULTISIM 8 (см. схему «ЦАП–НаПереключ.Конденсаторах ПлюсУВХ.ms8» в разделе Приложения)

Наиболее перспективной областью применения ЦАП на переключаемых конденсаторах, являются каналы последовательной передачи данных, в которых передаваемые коды представлены как набор нулей и единиц передаваемых последовательно.

Как правило, преобразование параллельных кодов в последовательные коды и наоборот, реализуется с помощью сдвиговых регистров. В блок-схеме, представленной на рисунке 7, для получения последовательного кода также используется сдвиговый регистр. Сдвиговый регистр загружается параллельным кодом по команде «LOAD». Далее, с помощью команд «SHIFT», данный код побитно выгружается на выходы «Q» сдвигового регистра.

Следует обратить внимание, что в соответствии с алгоритмом функционирования такого ЦАП, такт, представленный каждым очередным битом последовательного кода, должен разделяться на два полутакта. В первом полутакте конденсатор C_1 принимает опорный заряд через ключ S_1 или S_2 , а во втором полутакте заряды поровну

распределяется через замкнутый ключ S3 между конденсаторами C1 и C2, причем во втором полутакте ключи S1 и S2 разомкнуты. В конце преобразования, после обработки всех битов кода, используется дополнительный такт, также включающий два полутакта. Однако в дополнительном такте первый полутакт предназначен для записи результата в устройство выборки и хранения (УВХ), а второй полутакт предназначен для сброса конденсатора C2, то есть, для подготовки C2 к следующему преобразованию. Вне дополнительного такта ключи S4 и SвЫБ находятся в разомкнутом состоянии.

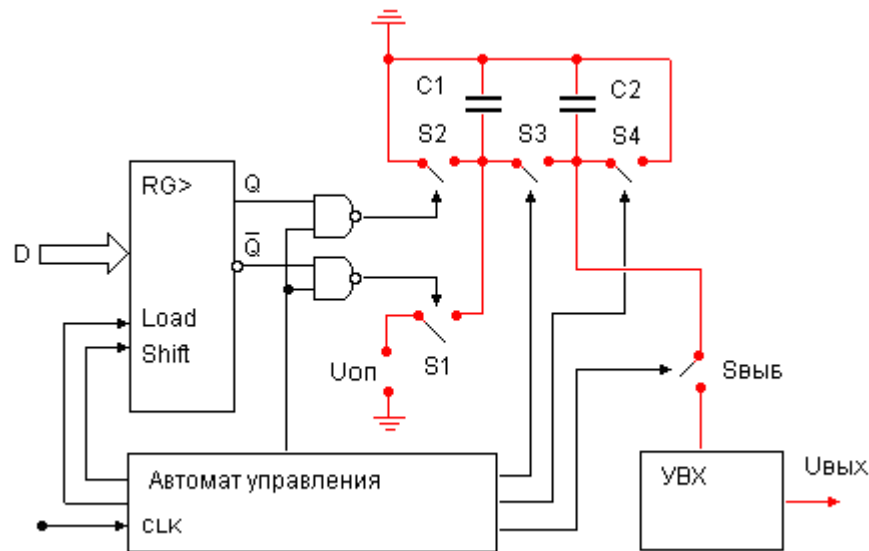


Рис. 7. Блок-схема ЦАП на переключаемых конденсаторах

Если, в качестве примера, рассматривать последовательный код длиной восемь бит, то проще всего алгоритм управления для ЦАП реализуется на базе триггеров двоичного счетчика емкостью в один полубайт (см. рис. 8).

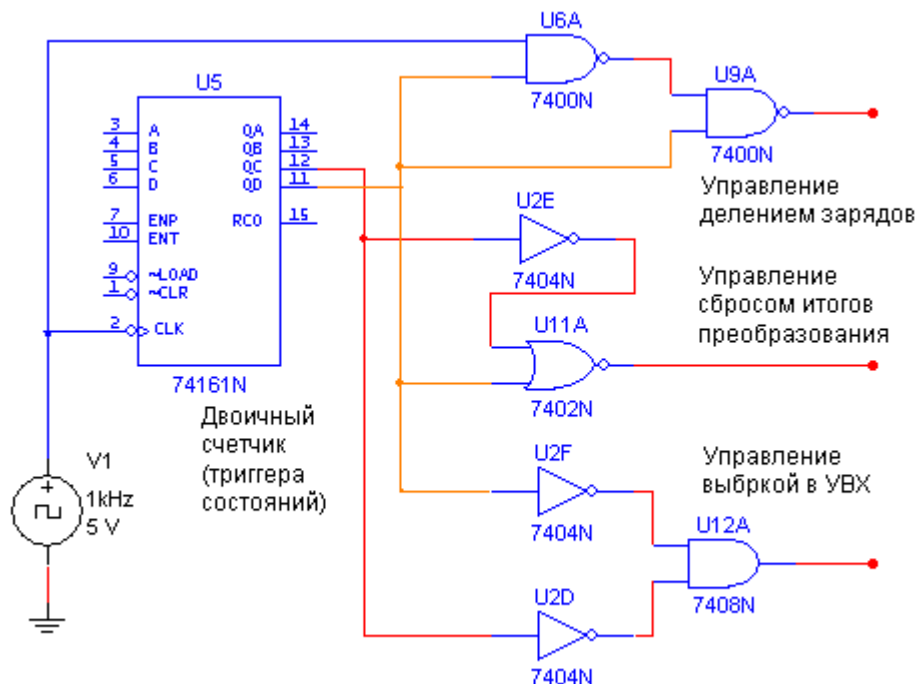


Рис. 8. Фрагмент автомата управления ЦАП на переключаемых конденсаторах.

При этом такты преобразования определяются младшим разрядом счетчика, а соответствующие полутакты формируются непосредственно из счетных импульсов. Кроме того, старший разряд счетчика удобно рассматривать либо как индикатор всех тактов преобразования (8 тактов) при его значении равно нулю, либо (при значении единица) в качестве дополнительного такта, который является более длительным в силу заметной инерционности операции выборки в УВХ. Полутакты внутри дополнительного такта достаточно просто реализуются путем комбинации старшего и старшего минус один разрядов. При таком определении основных состояний автомата управления все необходимые сигналы управления формируются простейшими переключательными схемами.

Следует также отметить, что на сегодня существует множество решений для схемной реализации УВХ. Наиболее удобным для промышленного использования являются интегральные УВХ, например микросхемы HA-2420 или HA-2425 от INTERSIL Corporation.

В нашем случае, для моделирования УВХ в системе MULTISIM, воспользуемся УВХ, который реализован на двух операционных усилителях. Схема такого УВХ представлена на рис.9.

Первый каскад данного УВХ (микросхема U1) представляет собой операционный усилитель в не инверсном включении, коэффициент передачи которого равен единице. Основной задачей этого каскада, является обеспечение максимально высокого сопротивления нагрузки для конденсатора итога преобразования.

Второй каскад (микросхема U2) представляет собой ячейку выборки (S1 замкнут) и хранения (S1 разомкнут) аналогового сигнала. При замкнутом ключе, падение напряжения на сопротивлении R2 и конденсаторе C1 равны и устанавливаются отрицательной обратной связью в соответствии с коэффициентом передачи на постоянном токе:

$$K_{ИТ} = -\frac{R2}{R1}$$

При разомкнутом ключе схема трансформируется в интегратор с бесконечной постоянной времени. Изменение на выходе такого интегратора зависит только входного тока операционного усилителя и тока утечки через конденсатор.

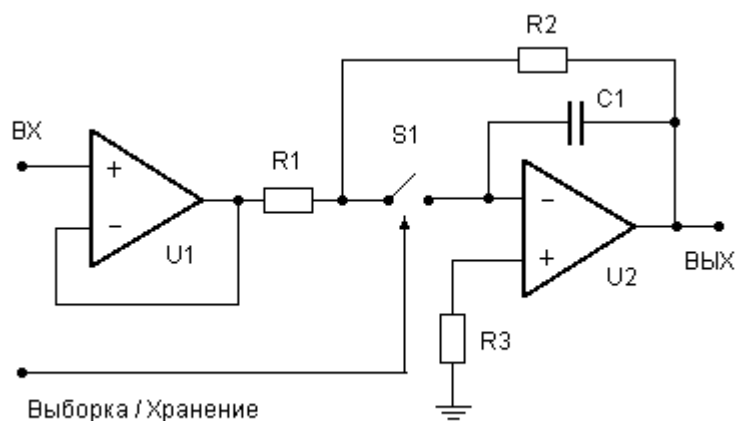


Рис. 9. Блок-схема устройства выборки и хранения.

Таким образом, при выборе операционные усилители для первого и второго каскадов, следует отдать предпочтение операционным усилителям с полевыми транзисторами на входе, либо операционным усилителям с малыми входными токами. Например, выбрать операционный усилитель К140УД14 или его зарубежный аналог LM308J, входные токи, которых менее 2-7нА.

Моделирование ЦАП на переключаемых конденсаторах в системе MULTISIM (см схему «ЦАП-НаПереключКонденсаторахПлюсУВХ.ms8» в разделе Приложения) позволяет получить осциллограммы основных сигналов процесса преобразования см. рис. 10.

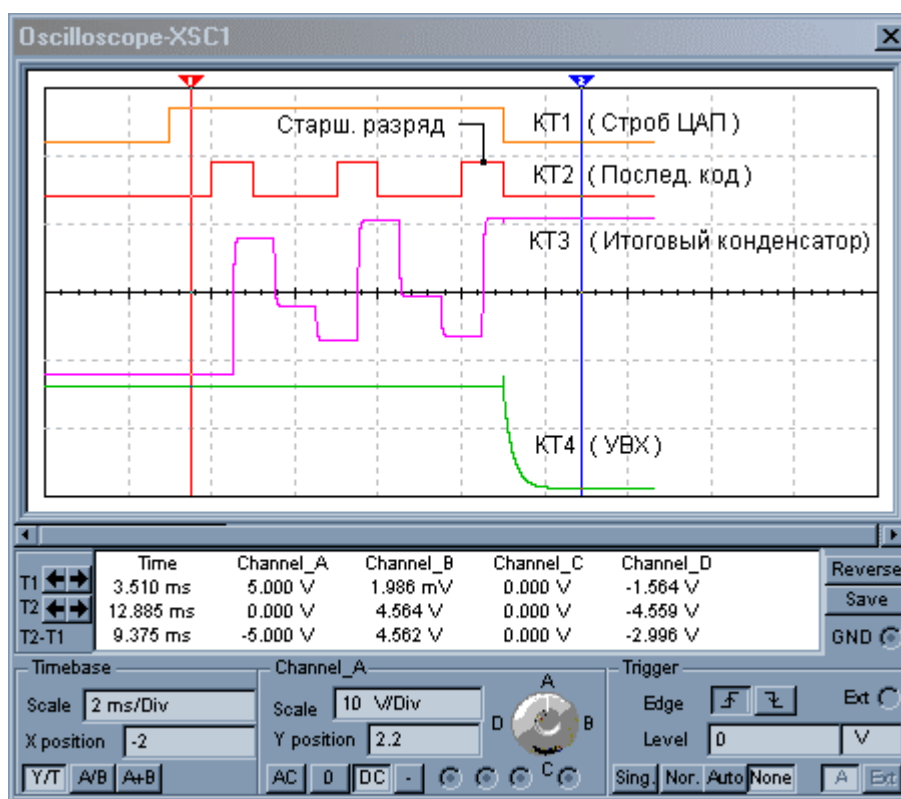


Рис. 10. Осциллограммы работы ЦАП на переключаемых конденсаторах.

На рис.10 показаны осциллограммы преобразования кода 92 hex (146 в десятичном коде) при опорном источнике 8 вольт. В соответствии с выражением коэффициента передачи, полученным для ЦАП на переключаемых конденсаторах его выходное напряжение должно иметь вид:

$$U_{ВЫХ}(146) = \frac{U_{ОП}}{2^N} \cdot D = \frac{8}{256} \cdot 146 = 4,5625V$$

Осциллограмма Channel B, которая отслеживает потенциал на итоговом конденсаторе, по маркеру 2 показывает абсолютную ошибку не более 2 mV, а осциллограмма Channel D, которая отслеживает потенциал на выходе УВХ абсолютную ошибку не более 3 mV. Соответственно оценка приведенной относительной погрешности в середине шкалы составляет не более 0,04%, что является достаточно хорошим показателем. Однако при этом не следует забывать, что моделирование в системе MULTISIM предполагает абсолютно точные значения номиналов использованных конденсаторов.

Параллельные ЦАП

ЦАП с суммированием весовых токов

Логика большинства схем параллельных ЦАП основана на суммировании токов, сила каждого из которых пропорциональна весу цифрового двоичного разряда, причем должны суммироваться только токи разрядов, значения которых равны 1.

Простейший ЦАП с суммированием весовых токов

Например, пусть требуется преобразовать двоичный четырехразрядный код в аналоговый сигнал тока. Следовательно, у четвертого, старшего значащего разряда (СЗР) вес будет равен $2^3=8$, у третьего разряда $2^2=4$, у второго $2^1=2$ и у младшего (МЗР) $2^0=1$. Если определить токовый вес младшего значащего разряда равным 1 мА, то автоматически токовый вес старшего значащего разряда примет значение 8 мА, а максимальный выходной ток преобразователя, соответствующий коду 1111_2 примет значение 15 мА. Понятно, что коду 1001_2 , например, будет соответствовать ток 9 мА и т.д. Следовательно, требуется построить схему, обеспечивающую генерацию и коммутацию по заданным законам точных весовых токов. Простейшая схема, реализующая указанный принцип, приведена на рис. 11.

Сопроотивления резисторов выбирают так, чтобы при замкнутых ключах через них протекал ток, соответствующий весу разряда. Ключ должен быть замкнут тогда, когда соответствующий ему бит входного слова равен единице.

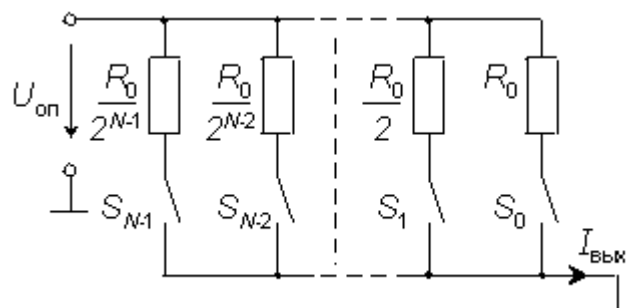


Рис 11. Простейшая схема ЦАП с суммированием весовых токов.

Выходной ток такого простейшего ЦАП определяется достаточно очевидным соотношением, которое не требует некоторой процедуры своего вывода:

$$I_{\text{ВЫХ}} = \frac{U_{\text{ОП}}}{R_0} \cdot \sum_{K=0}^{N-1} d_K \cdot 2^K = \frac{U_{\text{ОП}}}{R_0} \cdot D$$

При высокой разрядности ЦАП, задающие ток резисторы должны быть согласованы с высокой точностью. Наиболее жесткие требования по точности предъявляются к резисторам старших разрядов, поскольку разброс токов в них не должен превышать тока младшего разряда. Поэтому разброс сопротивления в К-м разряде должен быть меньше, чем

$$\frac{\Delta R}{R} \leq 2^{-k}$$

Из этого условия следует, что разброс сопротивления резистора, например, в четвертом разряде не должен превышать 3%, а в 10-м разряде 0,05% и т.д.

Пример простейшего ЦАП с суммированием весовых токов

В последнее время расширился рынок микросхем включающих наборы точных резисторов одного номинала. При небольшой разрядности ЦА - преобразования такие интегральные наборы позволяют реализовывать ЦАП по схеме простейшего суммирования весовых токов см. рис. 12.

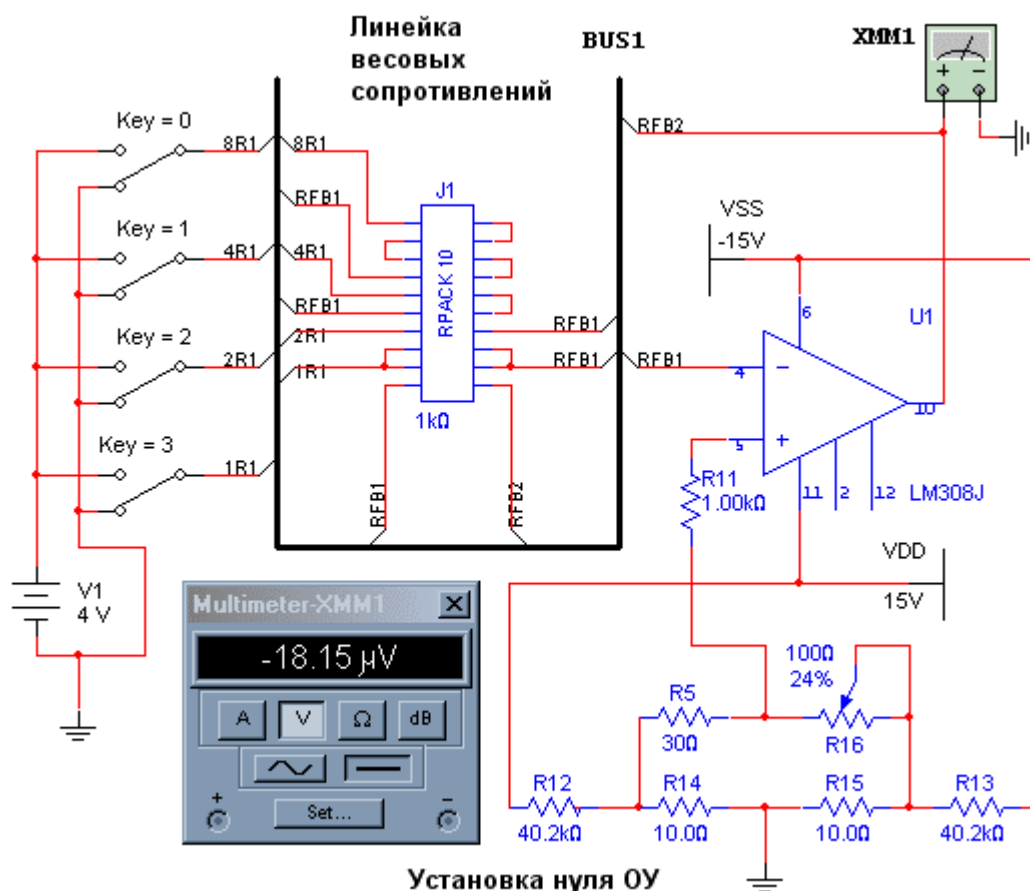


Рис. 12. Модель простейшего ЦАП с суммированием весовых токов.

В приведенной схеме, необходимые весовые номиналы формируются из резисторов пакета путем последовательного или параллельного включения этих резисторов. Такой подход позволяет уменьшить общее число необходимых резисторов, которое имеет тенденцию, при последовательном включении, возрастать пропорционально степени двойки. Кроме того, в состав пакета можно включить и резистор обратной связи, что снижает температурную зависимость коэффициента передачи.

Однако, рассмотренная схема (при всей ее простоте) обладает целым букетом недостатков. Во-первых, при различных входных кодах ток, потребляемый от источника опорного напряжения (ИОН), будет различным, а это повлияет на величину выходного напряжения опорного источника. Во-вторых, значения сопротивлений весовых

резисторов могут различаться в тысячи раз, а это делает весьма затруднительной реализацию этих резисторов в полупроводниковых ИМС. Кроме того, сопротивление резисторов старших разрядов в ЦАП высокой разрядности может быть соизмеримым с сопротивлением замкнутого ключа, а это приведет к погрешности преобразования. В-третьих, в этой схеме к разомкнутым ключам прикладывается значительное напряжение, что усложняет их построение.

Большинство названных недостатков устранены в схеме, которая базируется на соединении резисторов в сетку R-2R, и является частным случаем резистивной матрицы постоянного импеданса.

ЦАП с суммированием весовых токов на сетке R-2R

Основной идеей, которая лежит в основе получения весовых токов на сетке R-2R, является переход от одного опорного потенциала (как это было простейшей схеме получения весовых токов) к сетке опорных потенциалов, которые кратны степени двойки и, тем самым, определяют необходимые нам весовые токи.

Схема, удовлетворяющая таким условиям, представлена на рис. 13. Следует особо обратить внимание, что при любом положении ключей в этой схеме (в качестве таких ключей, как правило, используются МОП – транзисторы) разность потенциалов на ключах остается неизменной и, в идеальном случае, оказывается равной нулю.

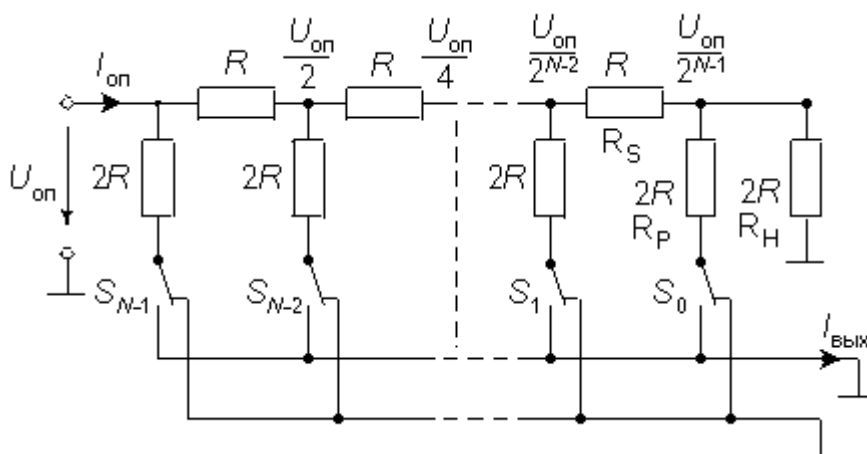


Рис. 13. Схема ЦАП с переключателями и матрицей постоянного импеданса

Кроме того, анализ связей между резисторами сетки, позволяет выявить некоторый повторяющийся фрагмент (каскад), который на рис. 13 и 14 представлен как делитель напряжения образованный сопротивлениями R_S и R_P и нагруженный на сопротивление R_H .

Если нам удастся показать возможность так выбрать номиналы этих сопротивлений, чтобы U_2 составляло половину напряжения U_1 , а сопротивление $R_{вх}$ оказалось равным R_H , то тогда такой фрагмент можно многократно соединять последовательно, получая необходимую нам сетку опорных напряжений.

Решение этой задачи известно как расчет резистивной матрицы постоянного импеданса. Как уже отмечалось выше, основной элемент такой матрицы представляет собой делитель напряжения, показанный на рис. 14.

Еще раз подчеркнем условия, которым должен удовлетворять такой делитель:

- Когда делитель нагружен на сопротивление R_H , его входное сопротивление $R_{вх}$ также должно принимать значение R_H .

- Коэффициент ослабления цепи U_2/U_1 при этой нагрузке должен иметь заданное значение.

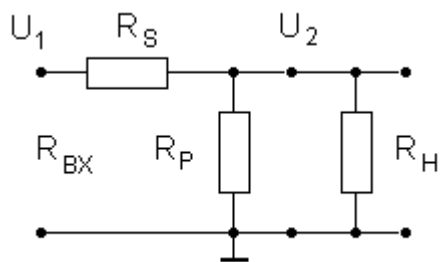


Рис. 14. Делитель резистивной матрицы постоянного импеданса.

На основании сформулированных выше условий записывается система уравнений следующего вида:

$$R_{BX} = R_H = \frac{R_H R_P}{R_H + R_P} + R_S$$

$$U_1 \cdot \frac{\frac{R_H R_P}{R_H + R_P}}{\frac{R_H R_P}{R_H + R_P} + R_S} = U_2$$

$$\frac{U_2}{U_1} = \alpha$$

Данная система уравнений является линейной и легко разрешима для получения значений R_P и R_S . После соответствующих преобразований получаем следующие выражения для сопротивлений:

$$R_P = \frac{\alpha}{1-\alpha} R_H, \quad R_S = (1-\alpha) R_H$$

Поскольку схема на рис. 13 получается путем каскадного соединения подобных делителей, то каждый каскад будет уменьшать напряжение опорного источника в «альфа» раз.

Таким образом, для получения двоичного кодирования, достаточно определить:

$$\frac{U_2}{U_1} = \alpha = 0,5$$

$$R_H = 2 \cdot R$$

В этом случае искомые сопротивления примут следующие значения:

$$R_S = R; \quad R_P = 2 \cdot R$$

Традиционно полученные выше соотношения выводятся путем последовательного вычисления эквивалентных сопротивлений, используя в качестве исходной схемы, схему представленную на рис. 15:

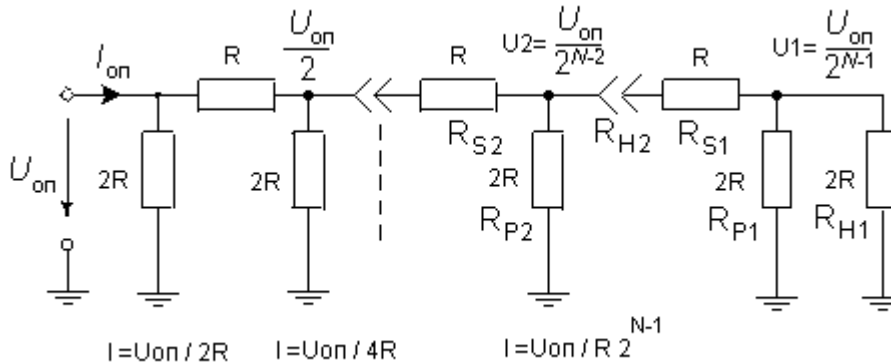


Рис. 15. Сетка R-2R в традиционном представлении.

Воспользуемся традиционным подходом для проверки полученных результатов.

Для того чтобы убедиться, что U_1 меньше U_2 в два раза, вычислим эквивалентное сопротивление параллельного включения резисторов R_{p1} и R_{n1} . Поскольку эти сопротивления равны и имеют номинал $2R$ каждое, то их параллельное включение будет равно значению R . Таким образом, напряжение U_2 будет приложено к последовательно включенным сопротивлениям равного номинала R , то есть, к эквивалентному сопротивлению $R_{p1} || R_{n1} = R$ и сопротивлению $R_{s1} = R$. Следовательно, U_1 действительно будет в два раза меньше чем U_2 . Кроме того, последовательно включенные сопротивления $R_{p1} || R_{n1} = R$ и $R_{s1} = R$ можно представить как очередное эквивалентное сопротивление R_{n2} номиналом равным $2R$.

Очевидно, что учетом $R_{n2} = R$, вся картина полностью повторяется для следующего каскада (сопротивления R_{p2}, R_{s2}, R_{n2})

Итак, поскольку каждый каскад делителя ослабляет $U_{оп}$ в два раза, то достаточно просто рассчитываются весовые токи ЦАП, протекающие через соответствующие резисторы R_p . Следовательно, суммарный выходной ток можно записать следующим выражением:

$$I_{ВЫХ} = \frac{U_{ОП}}{2R} \cdot d_{N-1} + \frac{U_{ОП}}{4R} \cdot d_{N-2} + \dots + \frac{U_{ОП}}{2^N R} \cdot d_0$$

где d_k принимают значение 0 или 1 (или соответственно выключено / включено). После алгебраических преобразований, приведенное выражение можно представить в более компактном виде:

$$I_{ВЫХ} = \frac{U_{ОП}}{R \cdot 2^N} \cdot \sum_{K=0}^{N-1} d_K \cdot 2^K = \frac{U_{ОП}}{R \cdot 2^N} \cdot D$$

где: D - является числом, двоичное изображение которого представлено значениями коэффициентов d_k при соответствующих двоичных разрядах.

Поскольку в любом положении переключателей S_k они соединяют нижние выводы резисторов с общей шиной схемы, источник опорного напряжения нагружен на постоянное входное сопротивление $R_{вх} = R$ и входной ток, который нагружает опорный источник, остается неизменным и равен:

$$I_{BX} = \frac{U_{OP}}{R_{BX}} = \frac{U_{OP}}{R}$$

С одной стороны, это гарантирует неизменность опорного напряжения при любом входном коде ЦАП, а с другой стороны статическая картина токов в каждом сопротивлении матрицы R-2R приводит к отсутствию переходных процессов, которые в противном случае имели бы место на ее пространственно распределенной емкости. Поскольку названные переходные процессы отсутствуют, то быстродействие ЦАП на матрице R-2R будет зависеть только быстродействия его ключей.

Особо следует отметить (см. рис. 13), что ток опорного источника $I_{вх}$ в конечном итоге распределяется между суммой токов, которую мы обозначили как $I_{вх}$ и суммой токов, которые (в соответствии с альтернативными положениями ключей) уходят непосредственно в землю. Обозначим такую сумму токов уходящих в землю как I_3 . Тогда связь между названными токами будет иметь вид:

$$I_{BX} = I_{БЫХ} + I_3$$

Поскольку выключенные разряды ($d_k = 0$) можно изобразить как поразрядную инверсию числа D , то выражение для тока I_3 автоматически принимает вид:

$$I_3 = \frac{U_{OP}}{R \cdot 2^N} \cdot \sum_{K=0}^{N-1} \overline{d_K} \cdot 2^K = \frac{U_{OP}}{R \cdot 2^N} \cdot \overline{D}$$

Кроме того, поскольку нижние выводы резисторов R_p матрицы при любом состоянии переключателей S не просто соединены с общей шиной схемы, а соединены через низкое сопротивление замкнутых ключей, напряжения на ключах всегда небольшие, как правило, в пределах нескольких милливольт. Это существенно упрощает построение ключей и схем управления ими, увеличивает скорость их переключения, а также позволяет использовать опорное напряжение из широкого диапазона, в том числе и различной полярности.

В настоящее время схема ЦАП на базе сетки R-2R является по существу промышленным стандартом для ЦАП разрядностью 8, 10, 12 бит. По этой схеме выполнены многие серийные модели, среди которых классическими примерами можно считать ЦАП AD7520, разработанный фирмой ANALOG DEVICES еще в 1973 году, а также его отечественный аналог 572ПА1.

В тоже время, основной проблемой ЦАП на базе сетки R-2R, являются остаточные сопротивления открытых (замкнутых) ключей. Данная проблема начинает отчетливо проявлять себя в ЦАП, имеющих высокую разрядность.

Одним из способов решения этой проблемы является согласование сопротивления R_0 открытых ключей с соответствующими разрядными токами. Особенно это важно для ключей старших разрядов. Например, в 10-разрядном ЦАП AD7520 ключевые МОП - транзисторы шести старших разрядов сделаны разными по площади и их сопротивление R_0 нарастает согласно двоичному коду (20, 40, 80, ..., 640 Ом). Таким способом уравниваются (до 10 мВ) падения напряжения на ключах первых шести разрядов, что обеспечивает монотонность и линейность переходной характеристики ЦАП. Аналогичный подход в 12-разрядном ЦАП 572ПА2 позволяет получить дифференциальную нелинейность не более 0,025% (1 МЗР).

Следует также отметить, что ЦАП на МОП ключах имеют относительно низкое быстродействие из-за большой входной емкости МОП - ключей. Например, 572ПА2 имеет время установления выходного тока при смене входного кода от 000...0 до

111...1, равное 15 мкс., а 12-разрядный DAC7611 фирмы BURR-BRAUN имеет время установления выходного напряжения 10 мкс.

С другой стороны, ЦАП на МОП - ключах имеют минимальную мощность потребления. Например, тот же DAC7611 потребляет всего 2,5 мВт.

Как результат усилий направленных на устранение названных проблем ЦАП на сетке R-2R с МОП - ключами, в последнее время появились модели ЦАП с более высоким быстродействием. Например, 12-разрядный AD7943 имеет время установления тока 0,6 мкс и потребляемую мощность всего 25 мкВт. Малое собственное потребление позволяет подключать цепи питания таких ЦАП прямо к источнику опорного напряжения (ИОН). При этом они могут даже не иметь вывода для подключения ИОН, например, AD5321.

Переходные процессы в ЦАП на сетке R-2R с МОП - ключами

Для исследования переходных процессов в ЦАП – R-2R с МОП ключами, рассмотрим простейшую схему, с R-2R каскадами следующего вида (см. рис. 16):

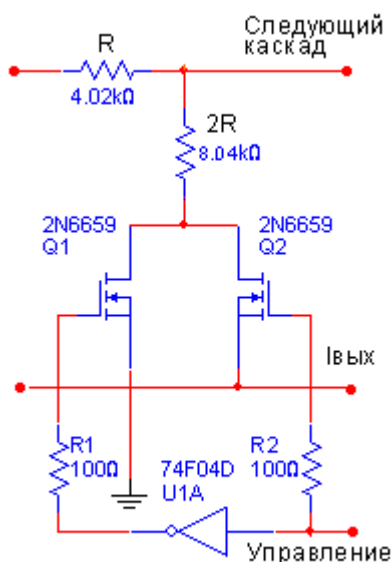


Рис. 16. Пример каскада ЦАП R-2R с ключами на МОП транзисторах.

В качестве ключей в таком R-2R каскаде используем полевые транзисторы 2N6659, у которых сопротивление открытого канала имеет значение порядка 2 – 3 Ом, а сопротивление закрытого канала значение порядка 3,7 – 4 МОм, кроме того, соответствующая емкость затвор – канал транзистора приблизительно равна 2 пкФ.

Реакция такого каскада на переключение разряда управления из состояния 0 (выключено) в состояние 1 (включено), либо наоборот, представлена на рис 17 (осциллограмма КТ3). Следует отметить, что на этой осциллограмме мы наблюдаем переходной процесс, обусловленный тремя основными причинами. В линейных системах, каждую из этих причин, можно рассматривать как самостоятельный переходной процесс. Итак:

Первый переходной процесс представляет собой остrokонечный биполярный импульс, который формируют дифференцирующие цепочки, образованные конденсаторами затвор – канал транзисторов Q1, Q2 и сопротивления каналов этих транзисторов. Такой биполярный импульс формируется как результат подачи на затворы транзисторов прямоугольных сигналов управления встречной полярности.

Второй переходной процесс также порождает остrokонечный импульс и обусловлен отсутствием одновременности переключения транзисторов. Иными словами, при неполной идентичности характеристик транзисторов Q1 и Q2, а также при

возможных относительных задержках сигналов управления, легко представить существование очень короткого момента времени, когда задающее ток сопротивление $2R$ фактически отключается от потенциала земли. Очевидно, что такое нарушение структуры сетки R-2R наиболее весомо отразится на полной картине переходного процесса.

Третий переходной процесс, обусловлен инерционностью операционного усилителя, преобразующего выходной ток ЦАП в выходное напряжение. Если на вход такого активного и инерционного звена с отрицательной обратной связью подается скачек (кроме того, с остrokонечными импульсами на его переднем фронте), то операционному усилителю требуется некоторое время для гашения затухающих колебаний.

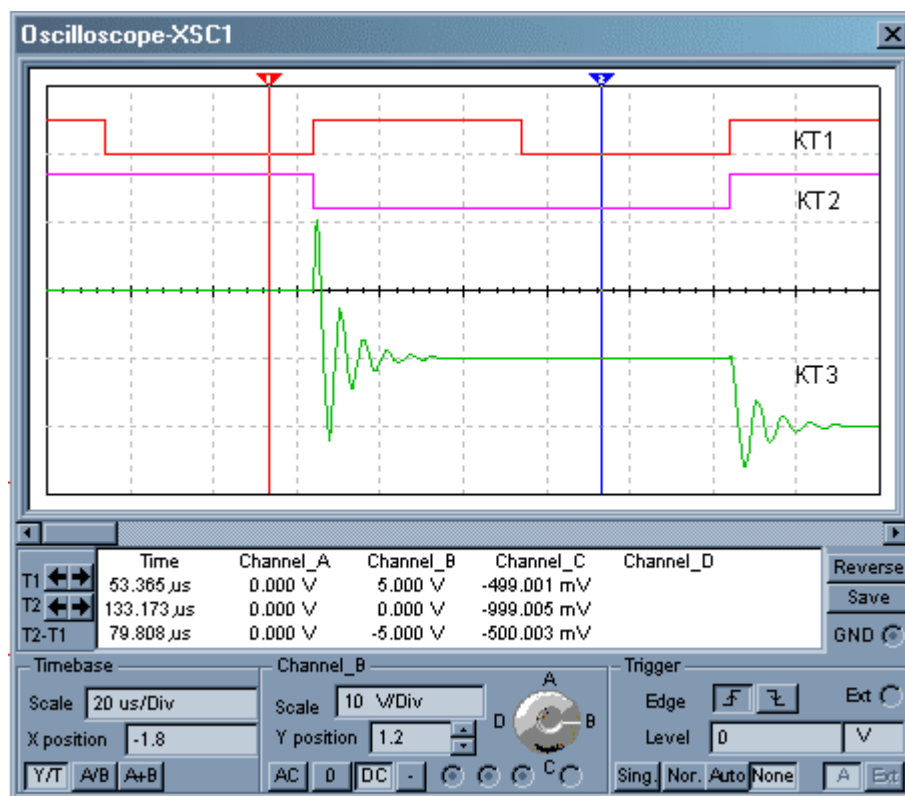


Рис. 17. Осциллограмма переключения каскада ЦАП R-2R с ключами на МОП транзисторах.

Различные варианты параметров моделирования, показывают, что время установления (время завершения всех переходных процессов) варьируется от 30 мкс. (как это следует из приведенной осциллограммы) до 3 – 6 мкс. в случае применения скоростных операционных усилителей, охваченных корректирующими емкостными цепочками. Схема, которая использовалась для моделирования описанных эффектов в системе MULTISIM, приведена в приложении в виде файла «ЦАП-R-2R-МОП-Ключи-V2.ms8».

Анализируя результаты моделирования, можно сделать вывод, что наиболее сложной проблемой быстродействия ЦАП-R-2R на МОП - ключах, является обеспечение неразрывности тока на любом переключателе Si в момент переключения. Такую неразрывность можно обеспечить путем частичного перекрытия сигналов управления ключами. При этом процесс переключения будет проходить кратковременную фазу, когда оба ключа включены. Казалось бы, что проблема разрешена. Однако, если мы вспомним, что ЦАП содержит несколько разрядов, то проблема синхронности одного переключателя просто трансформируется в проблему синхронности общего управления разрядами. Другими словами, у нас получится кратковременное замыкание на землю всей суммы токов, которые включены в других разрядах. Следовательно, задача дальнейшего повышения быстродействия ЦАП, в первую очередь, потребует новых подходов для построения таких переключателей.

Функция умножения с помощью ЦАП на сетке R-2R

Кроме основной функции, преобразователи такого типа можно также использовать для умножения аналогового сигнала (подавая его на вход опорного напряжения) на цифровой код. Это обусловлено тем, что выходной ток ЦАП зависит линейно от $U_{оп}$. Такие ЦАП называют *перемножающими* (MDAC). Выходной ток такого умножителя для числа D и напряжения $U_{вх}$ можно представить следующим выражением:

$$I_{ВЫХ} = \frac{U_{ВХ}}{R \cdot 2^N} \cdot \sum_{K=0}^{N-1} d_K \cdot 2^K = \frac{U_{ВХ}}{R \cdot 2^N} \cdot D$$

В качестве примера работы MDAC (см. файл «Умножающий-ЦАП-R-2R-МОП-Ключи-V2.ms8» в приложении) приведем осциллограмму (см. рис. 18) умножения входного синусоидального сигнала (КТ1) на синфазно (по отношению к входному сигналу) возрастающий цифровой код

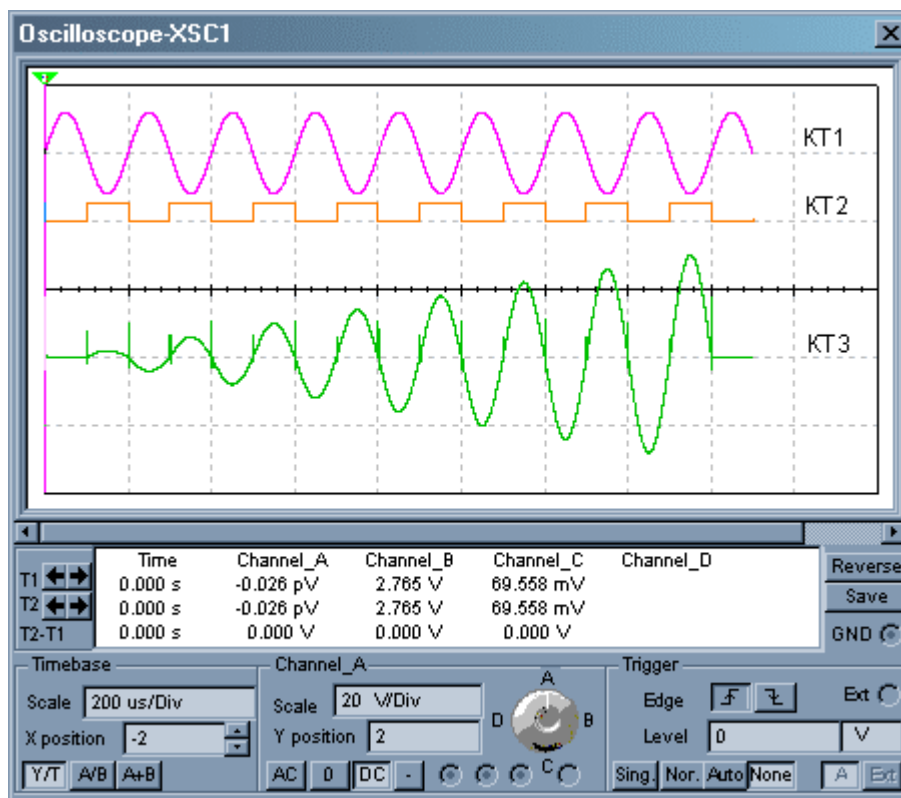


Рис. 18. Осциллограмма умножения синусоидального сигнала на ЦАП R-2R.

Из приведенного примера следует, что функцию MDAC можно в обобщенном виде рассматривать как вариант амплитудного модулятора с цифровым управлением (с цифровой модуляцией). А для модуляции с точностью до одного периода модулируемого сигнала, оказывается достаточным привязать моменты изменения модулирующего кода к нулевой фазе модулируемого сигнала.

ЦАП на источниках тока

Как уже отмечалось ранее, основными недостатками ЦАП-R-2R на МОП - ключах, являются остаточные сопротивления открытых ключей (проблема точности), а также сложности синхронизации для исключения разрывов тока при переключениях (проблема быстродействия).

ЦАП на источниках тока являются результатом одного из подходов к решению проблемы открытых ключей для схем на базе сетки R-2R, а также проблемы неразрывности тока в ключе в моменты переключения. Как следствие, такие ЦАП обладают более высокой точностью.

В отличие от классического варианта R-2R ЦАП, в котором весовые токи формируются резисторами сравнительно небольшого сопротивления и, следовательно, зависят от сопротивления ключей и нагрузки, в данном случае весовые токи обеспечиваются транзисторными источниками тока, имеющими высокое динамическое сопротивление в цепях коллекторов. Такой подход практически снимает проблему остаточных сопротивлений ключей. Кроме того, для переключения токов разрядов применяются дифференциальные токовые переключатели, которые обеспечивают целостность узла трех токов (ток эмиттера и токи ветвей) в момент переключения.

Упрощенная схема ЦАП на источниках тока приведена на рис. 19.

В этой схеме весовые токи также формируются с помощью резистивной матрицы и определяются падениями напряжений на резисторах 2R.

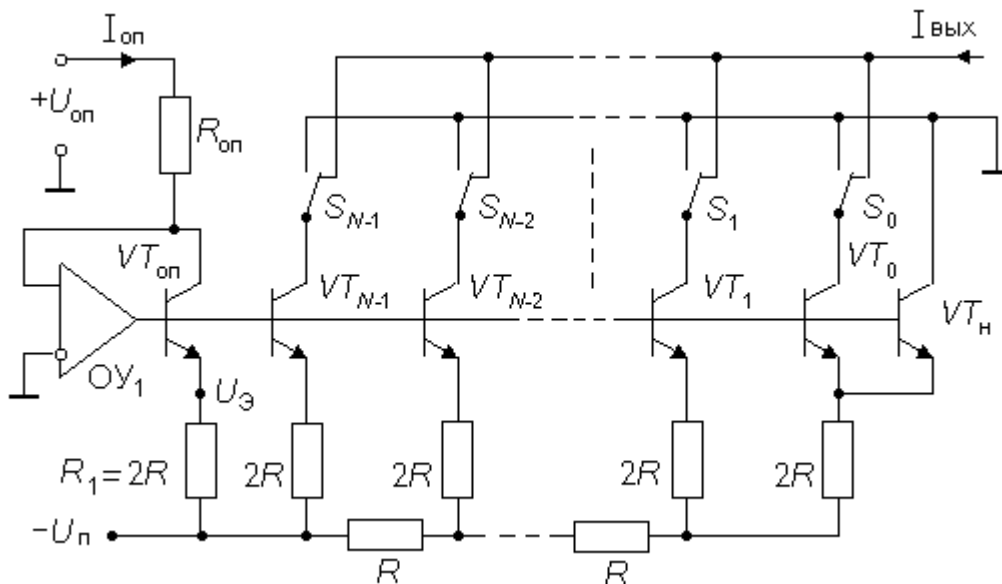


Рис. 19. Схема R-2R ЦАП на источниках тока

Ранее, рассматривая матрицу R-2R, мы исходили из того, что такая матрица подключалась к опорному источнику, а противоположные выводы задающих токи резисторов (2R) подключались на потенциал земли. Теперь (см. рис. 19) в качестве названных потенциалов выступают соответственно потенциал питания и потенциалы эмиттеров. Обратим внимание на резистор, обозначенный как R1. Очевидно что, ток, протекающий через R1, умноженный на его номинал создает то падение напряжения U_{R1} , которое связывает потенциал питания и эмиттеров. Такое падение напряжения можно рассматривать как опорное напряжение лишь в том случае, если этот ток будет стабильным, а потенциалы на всех эмиттерах будут иметь строго одинаковое значение. Покажем, что приведенная схема обеспечивает сформулированные условия. Итак:

Падение напряжения U_{R1} , которое фактически является опорным для резистивной матрицы создается с помощью транзистора VT_{OP} и операционного усилителя. Глубокая отрицательная обратная связь, которая формируется инверсией на коллекторе транзистора VT_{OP} сигнала его базы, а также не инверсным входом ОУ, строго поддерживает на коллекторе VT_{OP} потенциал земли. Следовательно, величина опорного тока будет равна:

$$I_{OP} = \frac{U_{OP}}{R_{OP}}$$

Опорный ток или ток на коллекторе транзистора VT_{OP} , и ток, который отрицательная обратная связь установит на эмиттере этого транзистора будут связаны в соответствии со следующей зависимостью:

$$I_{Э} = I_{К} \cdot \frac{\beta + 1}{\beta}$$

Тем самым на резисторе R_1 возникнет падение напряжения U_{R1} , следующего значения:

$$U_{R1} = \frac{U_{OP}}{R_{OP}} \cdot 2R \cdot \frac{\beta + 1}{\beta}$$

Нестабильность этого напряжения, будет определяться только нестабильностью тока базы реального транзистора VT_{OP} . Следует отметить, что при постоянных потенциалах на базе, эмиттере и коллекторе транзистора VT_{OP} , основные изменения тока базы будут определяться только изменениями температуры окружающей среды.

Следующим условием было равенство потенциалов на всех эмиттерах, которые связаны с задающими токи резисторами $2R$. Как видно из схемы, базы всех транзисторов подключены к выходу операционного усилителя, причем каждый из транзисторов можно рассматривать как эмиттерный повторитель. Если потенциалы баз для всех эмиттерных повторителей одинаковы, то потенциалы на всех эмиттерах также должны быть равны. Для того, чтобы такое равенство выдерживалось с максимальной точностью, площади эмиттеров транзисторов делают в соответствии с токовыми весовыми коэффициентами.

Таким образом, оказывается, что потенциал эмиттеров $U_{Э}$ фактически исполняет роль «плавающей земли» для резистивной матрицы $R-2R$, а падение напряжения на сопротивлении $R1$ исполняет роль «плавающего опорного напряжения». По существу, такая особенность схемы является ключевой особенностью, которая позволяет все транзисторы рассматривать как синхронно управляемые генераторы тока.

Поскольку потенциал эмиттеров $U_{Э}$ имеет столь важное значение рассмотрим его подробнее. Основной причиной изменения потенциала $U_{Э}$ является напряжение питания, что можно показать следующей зависимостью:

$$U_{Э} = -U_{П} + U_{R1} = -U_{П} + \frac{U_{OP}}{R_{OP}} \cdot 2R$$

Однако такое изменение происходит синхронно для всех эмиттеров и поскольку оно не изменяет значения токов, как на сопротивлении $R1$, так и напряжений задающих весовые токи на остальных эмиттерах, то данное изменение не оказывает никакого влияния на работу схемы. В тоже время, приведенная зависимость является полезной, поскольку определяет собой те ограничения на выбор величины плавающего опорного

напряжения, которые обеспечивают нормальную работу транзистора $V_{T_{оп}}$. Действительно, поскольку потенциал коллектора $V_{T_{оп}}$ (заданный инверсным входом ОУ) равен нулю, то для нормальной работы $V_{T_{оп}}$ потенциал $U_э$ должен оставаться отрицательным. Кстати, выполнение этого условия автоматически распространяется на остальные транзисторы схемы, обеспечивая идентичность их режимов по напряжению коллектор – эмиттер.

Еще одной причиной изменения потенциала $U_э$ являются температурные изменения величины напряжений база – эмиттер. В этом случае, отрицательная обратная связь через транзистор $V_{T_{оп}}$ и операционный усилитель работает менее эффективно. Однако, поскольку все транзисторы изготавливаются в общем технологическом цикле и расположены на одной интегральной подложке, такая схема компенсирует также и тепловые изменения напряжений база – эмиттер.

Теперь рассмотрим некоторые особенности получения весовых токов.

Поскольку (для выполнения правил отношения потенциалов на матрице R-2R) правый резистор матрицы (резистор начальной нагрузки матрицы R-2R) подключен не к общей шине, а к двум параллельно включенным одинаковым транзисторам V_{T_0} и V_{T_1} , ток через V_{T_0} оказывается равным половине тока через V_{T_1} , чем и обеспечивается правильное значение для тока младшего разряда.

Как результат, приведем вывод выражения, определяющего выходной ток ЦАП.

Поскольку, значения токов отдельных разрядов, которые рассчитываются исходя из опорного напряжения и коэффициентов передачи матрицы R-2R, определяют токи на эмиттерах генераторов тока, а реально суммируются токи коллекторов, то итоговый выходной ток будет иметь вид:

$$I_{ВЫХ} = \sum_{K=0}^{N-1} I_{(э)K} \cdot \frac{\beta_K}{1 + \beta_K} \cdot d_K$$

или:

$$I_{ВЫХ} = \sum_{K=0}^{N-1} \frac{U_{R1} \cdot 2^K}{2R \cdot 2^N} \cdot \frac{\beta_K}{1 + \beta_K} \cdot d_K$$

Если технологически обеспечить равенство всех коэффициентов передачи базового тока то приведенное выражение примет вид:

$$I_{ВЫХ} = \frac{U_{R1}}{2R \cdot 2^N} \cdot \frac{\beta}{1 + \beta} \cdot \sum_{K=0}^{N-1} 2^K \cdot d_K$$

После подстановки значения U_{R1} , полученного выше, и выполнения соответствующих сокращений выходной ток для N-разрядного ЦАП можно представить следующим выражением:

$$I_{ВЫХ} = \frac{U_{оп}}{R_{оп} \cdot 2^N} \cdot \sum_{K=0}^{N-1} d_K \cdot 2^K = \frac{I_{оп}}{2^N} \cdot \sum_{K=0}^{N-1} d_K \cdot 2^K = \frac{I_{оп}}{2^N} \cdot D$$

Таким образом, примененная отрицательная обратная связь, не только позволяет рассматривать U_{R1} как «плавающее опорное напряжение» для матрицы R-2R, но также автоматически позволяет исключить требования к конкретным величинам коэффициентов передачи базового тока при выполнении равенства этих коэффициентов для всех транзисторов участвующих в формировании весовых токов. Такую особенность можно считать ключевой особенностью использованного подхода,

определившего целое семейство R-2R ЦАП реализованных как метрологические генераторы тока управляемые кодом.

Итак, получив весовые токи с помощью генераторов тока, мы практически сняли проблему сопротивления открытых ключей. Однако, (ну нет в мире совершенства ;) резко обострилось требование к отсутствию зон неопределенности в переключателях S. Действительно, если переключатель, переходя с одного подключения на другое, создает временный разрыв цепи, то генератор тока на транзисторе практически мгновенно входит в режим насыщения, который разрушает все столь трудно полученные достоинства рассматриваемой схемы.

Разрешить такую проблему можно путем частичного перекрытия сигналов управления ключом, однако такое перекрытие будет прямым образом отражаться на характере выходного тока ЦАП, а следовательно увеличивать его время установления. Другими словами, нам требуется такое устройство S, которое в любой момент времени обеспечивает целостность узла трех токов. В качестве такого устройства можно использовать биполярные *дифференциальные каскады*, в которых транзисторы работают в активном режиме и перераспределяют поступающий на общий эмиттер ток между коллекторами.

Упрощенная схема переключателя тока на дифференциальных усилителях приведена на рис. 20.

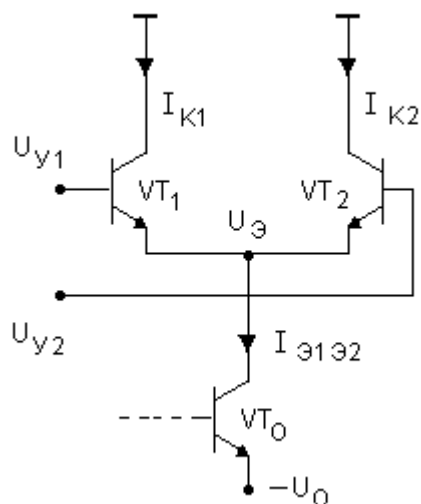


Рис. 20. Переключатель тока на дифференциальном усилителе.

Поскольку дифференциальный усилитель мы подробно рассматривали ранее, ограничимся лишь теми моментами, которые принципиально важны для его применения в качестве токового переключателя, рабочий ток ($I_{э1э2}$) которого, задается генератором весового тока (транзистор VT0).

Собственно говоря, нас интересует ситуация, которая складывается на $U_э$ дифференциального усилителя в любой момент переключения.

Отметим, что переключение можно считать завершенным, когда один из транзисторов оказывается полностью запертым, а ему противоположный, начинает вести себя как обычный эмиттерный повторитель сигнала управления. Непосредственно в момент переключения потенциал эмиттеров определяется зависимостью:

$$U_э = \frac{U_{y1} + U_{y2}}{2}$$

Таким образом, в процессе переключения потенциал $U_э$ последовательно переходит со значения одного потенциала управления к другому проходя в точке

переключения значение их полусуммы. Из сказанного следует, что для полного закрытия одного транзистора (напряжение база – эмиттер равно нулю) и перехода в режим эмиттерного повторителя второго транзистора, оказывается достаточным, чтобы разница между сигналами управления составляла приблизительно 0,6V и носила симметричный характер относительно полусуммы сигналов управления в точке переключения. Если обеспечить названный характер сигналов управления, то потенциал $U_э$ (равный выбранному значению полусуммы сигналов управления) способен формировать рабочую точку для напряжения коллектора VT_о, гарантирующую работу генератора весового тока в оптимальном режиме. Простейший вариант реализации такого управления показан на рис 21.

Еще одной особенностью, которую необходимо учитывать применяя токовые переключатели в качестве ключей, является конечное значение коэффициента передачи по току в реальных транзисторах. Если в случае с генераторами весовых токов, специфически организованная отрицательная обратная связь позволила нам снять названную проблему, то каскад ключей мы вынуждены рассматривать вне контуров этой обратной связи. Таким образом, с учетом реальных характеристик транзисторов токового переключателя, выходной ток ЦАП будет иметь вид:

$$I_{ВЫХ} = \frac{U_{ОП}}{R_{ОП}} \cdot 2^N \cdot \sum_{K=0}^{N-1} \frac{\beta_K}{1 + \beta_K} \cdot 2^K \cdot d_K$$

При условии, что коэффициенты передачи по току будут технологически обеспечены равными по значению, получим:

$$I_{ВЫХ} = \frac{U_{ОП}}{R_{ОП}} \cdot 2^N \cdot \frac{\beta}{1 + \beta} \cdot \sum_{K=0}^{N-1} 2^K \cdot d_K$$

В этой ситуации, мы можем получить прежние значения (теперь уже коммутируемых) весовых токов, если в качестве опорного напряжения используем подстраиваемый источник с номиналом:

$$U = U_{ОП} \cdot \frac{1 + \beta}{\beta}$$

Соответствующую функцию чувствительности, приведенную к опорному напряжению, представим в следующей дифференциальной форме:

$$\frac{dU}{U} = \frac{1}{1 + \beta} \cdot \frac{d\beta}{\beta}$$

То есть, для типичных значений коэффициента передачи тока базы в коллектор равных порядка 100 - 200, изменение этого коэффициента на 1% будет эквивалентно изменению опорного напряжения на 0,01% - 0,005%.

Тем не менее, наиболее быстродействующие модели ЦАП используют в качестве ключей именно такие дифференциальные токовые переключатели. Примером может служить 12-ти разрядный MAX555, имеющий время установления 4 нсек до уровня 0,1%. Поскольку выходные сигналы таких ЦАП захватывают радиочастотный диапазон, они имеют выходное сопротивление 50 или 75 ом, которое должно быть согласовано с волновым сопротивлением кабеля, подключаемого к выходу преобразователя.

Итак, наиболее трудной для решения проблемой при использовании биполярных транзисторов, как в рассматриваемой схеме, так и в других случаях, являются

зависимые от температуры обратные токи коллекторов, а также неизбежный разброс транзисторов по коэффициенту усиления базового тока. Как правило, эти проблемы приходится решать специфическими схемными решениями, а также технологическими ухищрениями при изготовлении интегральных микросхем.

Характерными примерами R-2R ЦАП реализованных на генераторах тока и ключах с применением биполярных транзисторов по схеме переключателей тока являются:

- 12-разрядный ЦАП на микросхеме 594ПА1 (зарубежный аналог AD562) с временем установления 3,5 мкс и погрешностью линейности не более 0,012%
- 12-разрядный AD565 с временем установления 0,2 мкс при такой же погрешности линейности.
- ЦАП AD668 с еще более высоким быстродействием обладает, который имеет время установления 90 нсек и ту же погрешность линейности.
- 14-разрядный AD9764 (из новых разработок) со временем установления 35 нсек и погрешностью линейности не более 0,01%.

Моделирование ЦАП R-2R на источниках тока

Для моделирования ЦАП-R-2R на источниках тока, воспользуемся простейшей реализацией, как самого токового ключа, так и схемы управление для этого ключа. Соответствующие схемы представлены на рисунках 21 и 23.

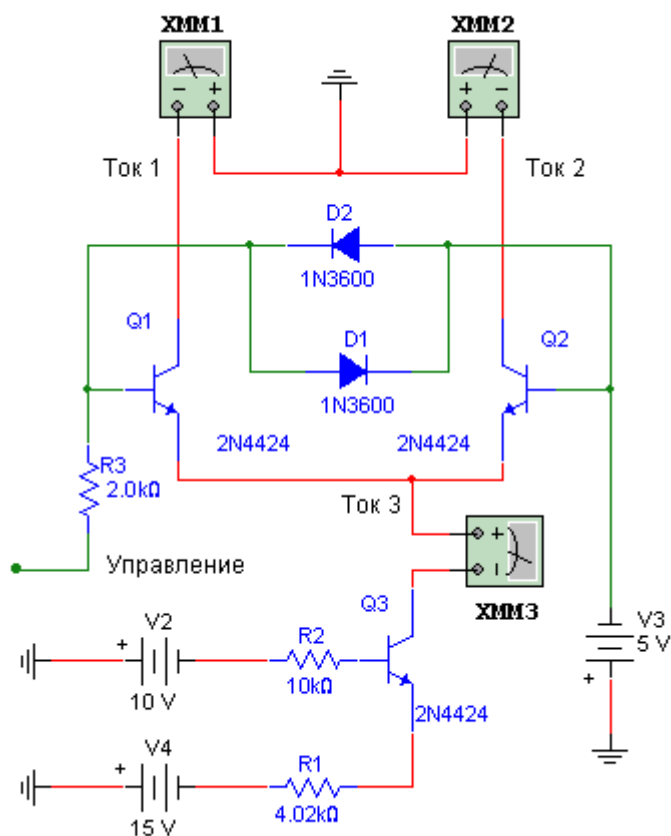


Рис. 21. Схема для анализа токового ключа

В схеме на рис. 21 транзистор Q3 совместно с сопротивлением R1 моделируют генератор тока старшего разряда ЦАП на токовых ключах. Источники V2 и V4 соответственно создают эквивалентное окружение потенциалов для моделируемого

генератора тока. Пара транзисторов Q1 и Q2 соединены по схеме дифференциального токового ключа и собственно выполняют задачу переключения весового тока 3 между токами 1 и 2. В схеме формирователя управления сопротивления R6, R2, конденсатор C1 и диод D4 формируют опорный потенциал для эмиттера транзистора Q4. Данный опорный потенциал оказывается чуть меньше, чем потенциал логической единицы для сигналов TTL уровней. Напомним, что в момент завершения переключения один из транзисторов пары Q1, Q2 будет находиться в полностью запертом, а другой в полностью открытом состоянии. Открытый транзистор пары работает как обычный эмиттерный повторитель, то есть, повторяет на своем эмиттере потенциал управления. Поскольку потенциал на эмиттерах пары является также потенциалом коллектора транзистора Q3, необходимо чтобы этот потенциал не нарушал нормальный режим работы для Q3. Одним из способов обеспечить сформулированное требование, является включение в цепь управления дифференциального каскада ограничителя дифференциального сигнала, собранного на диодах D1 и D2 и подключенного на V3, который и будет фиксировать рабочую точку потенциала коллектора транзистора Q3.

На рис. 22 представлена осциллограмма эмиттерного потенциала (см. KT2 Channel B) токового переключателя при подаче управляющего сигнала (см. KT1 Channel A) уровней $-7,8\text{V}$ и $4,6\text{V}$ с частотой 500KHz .

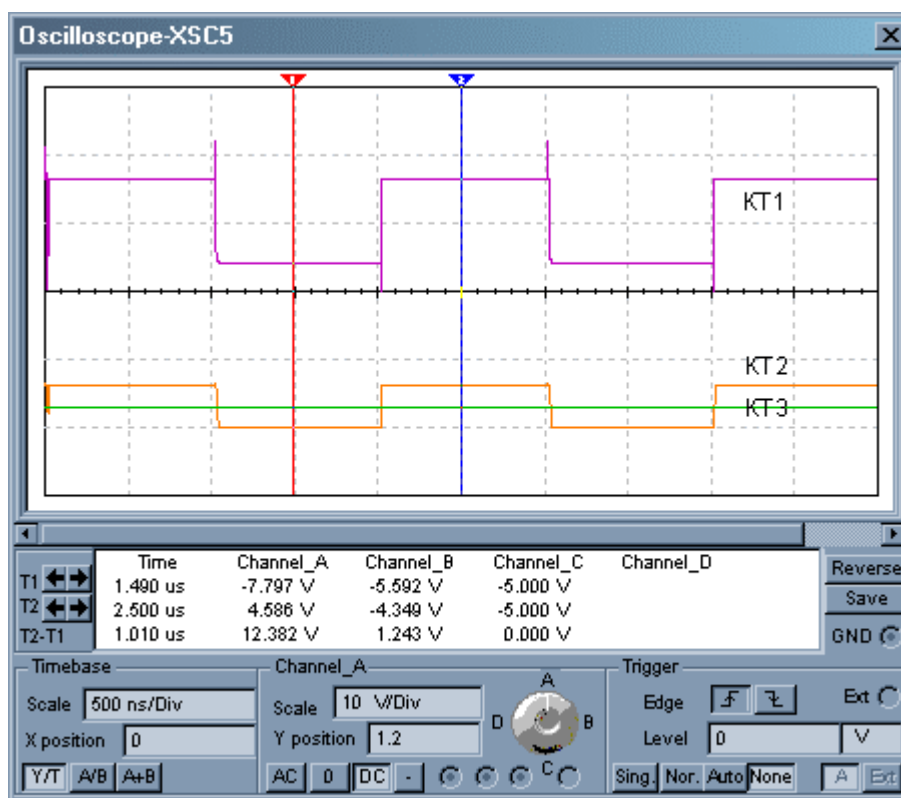


Рис. 22. Осциллограмма эмиттерного потенциала (KT2) токового переключателя.

Как видно из приведенной осциллограммы, потенциал на эмиттерах изменяется не более чем на $0,6\text{V}$ относительно потенциала рабочей точки (см. KT3 Channel C) для коллектора Q3 (то есть, потенциала 5V), что и обеспечивает его нормальную работу.

Схема, которая формирует из TTL уровней необходимый нам сигнал управления представлена на рис. 23. В этой схеме, сопротивления R6, R2, конденсатор C1 и диод D4 формируют опорный потенциал для эмиттера транзистора Q4. Данный опорный потенциал оказывается чуть меньше, чем потенциал логической единицы для сигналов TTL уровней.

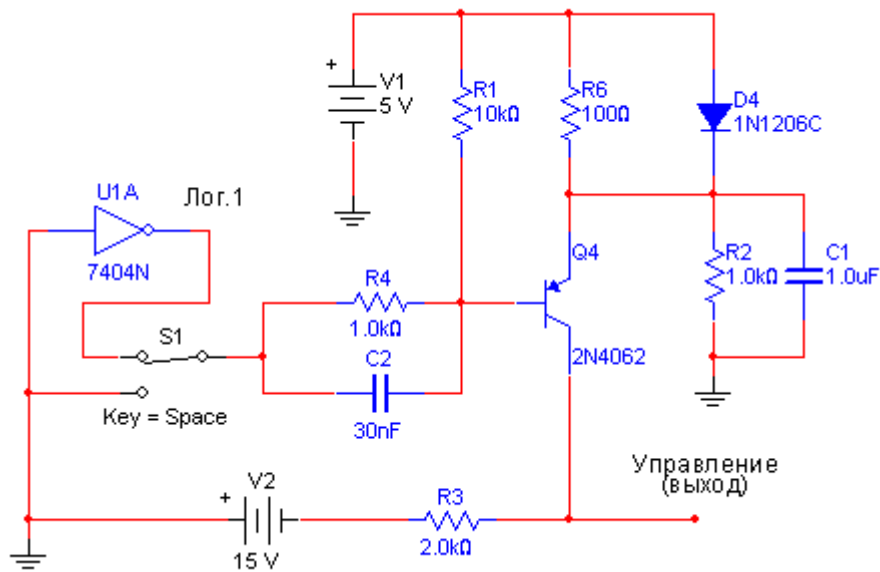


Рис. 23. Формирователь управления для токового переключателя.

Таким образом, подавая на вход транзистора логическую единицу, мы полностью закрываем транзистор Q4 и на его коллекторе получаем потенциал $-15V$. При подаче логического нуля (или потенциала земли) транзистор Q4 полностью открывается и, на его коллекторе, мы получаем потенциал порядка $+4,5V$. Резисторы R1, R4 и конденсатор C2 обеспечивают форсированное управление базовым потенциалом транзистора.

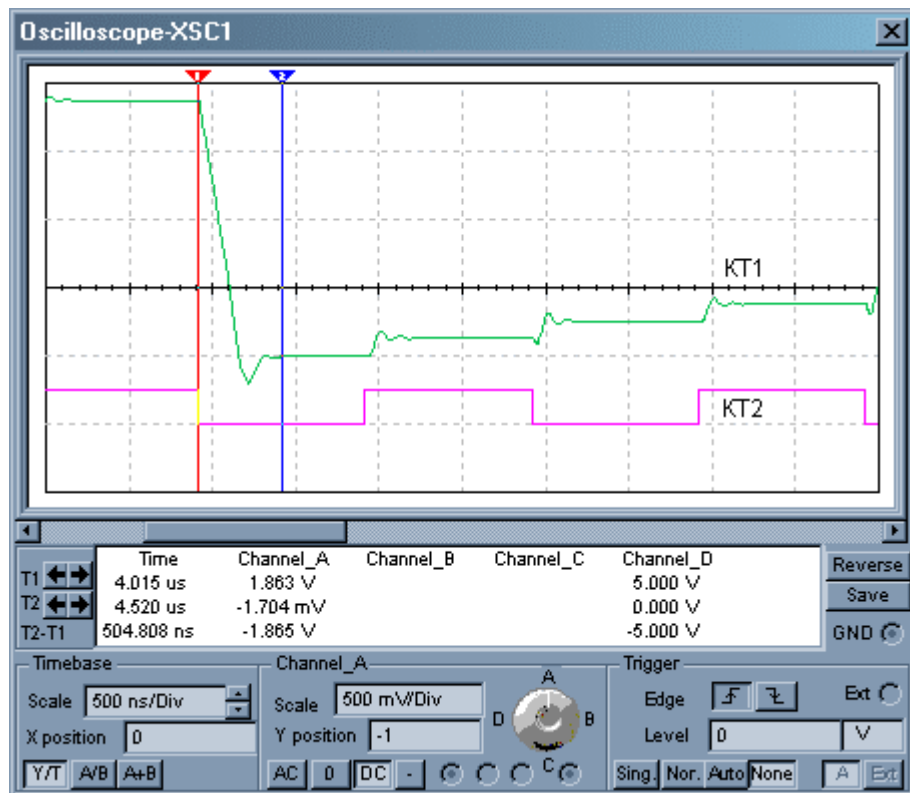


Рис. 24. Осциллограмма выходного сигнала ЦАП R-2R на токовых ключах.

Схема полной модели ЦАП с токовыми ключами представлена в приложении в виде файла «ЦАП-R-2R-ТоковыйКлюч.ms8» системы MULTISIM. На рис.24 представлена осциллограмма (см. КТ1 Channel A) переключения такого ЦАП из максимального в нулевое значение цифрового кода.

Следует обратить внимание, что время установления значения на выходе ЦАП, не только существенно сократилось по отношению к времени установления для ЦАП с МОП ключами, но и сам характер переходного процесса теперь определяется в основном инерционностью операционного усилителя, преобразующего токовый сигнал ЦАП в пропорциональный сигнал в виде напряжения. Данное утверждение следует из сравнения времени переключения токового ключа (см. рис. 22 КТ3 Channel C) равного 50нсек и времени установления ЦАП (см. рис. 24 КТ1 Channel A) равного 500нсек.

В контексте изложенного выше материала, мы уже несколько раз упоминали задачу преобразования токового сигнала на выходе ЦАП в пропорциональный сигнал в виде напряжения. Рассмотрим эту задачу подробнее.

Формирование выходного сигнала в виде напряжения

Существует несколько способов формирования выходного напряжения для ЦАП с суммированием весовых токов. Два из них показаны на рис. 25.

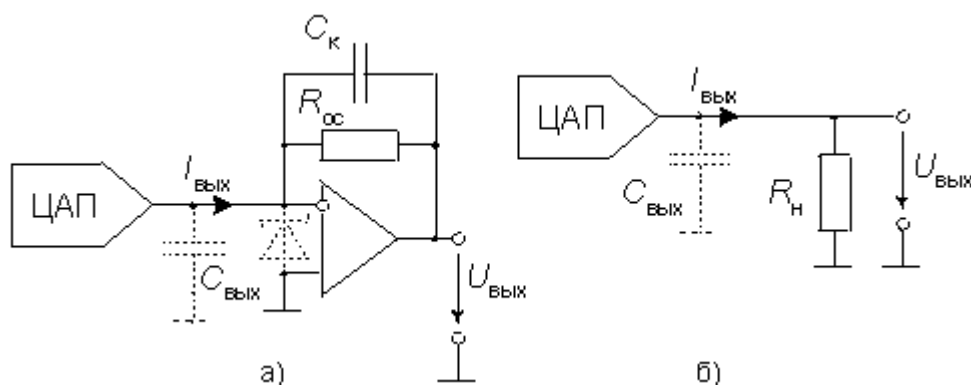


Рис. 25. Формирование напряжения по токовому выходу ЦАП

На рис. 25а приведена схема с преобразователем тока в напряжение на операционном усилителе (ОУ). Эта схема пригодна для всех ЦАП с токовым выходом. Поскольку пленочные резисторы, определяющие весовые токи ЦАП имеют значительный температурный коэффициент сопротивления, резистор обратной связи R_{OC} следует изготавливать на кристалле ЦАП и в том же технологическом процессе (что обычно и делается). Это позволяет снизить температурную нестабильность преобразователя в 300...400 раз.

В качестве примера, на рисунке ниже представлена рекомендуемая схема включения для ЦАП AD566А.

Ранние модели ЦАП с МОП ключами (AD7520, 572ПА1 и др.) допускают отрицательное напряжение на ключах не свыше 0,7В, поэтому для защиты ключей между выходами ЦАП следует включать диод Шоттки, как это показано на рис. 25а.

Для цифро-аналогового преобразователя на источниках тока преобразование выходного тока в напряжение может быть произведено с помощью резистора (рис.25б). В этой схеме невозможно самовозбуждение и сохранено быстродействие, однако амплитуда выходного напряжения должна быть небольшой (например, для AD565А в биполярном режиме в пределах ± 1 В). В противном случае транзисторы источников тока могут выйти из линейного режима. Такой режим обеспечивается при низких значениях сопротивления нагрузки: R_H порядка 1 кОм. Для увеличения амплитуды выходного сигнала ЦАП в этой схеме к ее выходу можно подключить не инвертирующий усилитель на ОУ.

Инверсное включение матрицы R-2R

Для ЦАП с МОП - ключами, чтобы получить выходной сигнал в виде напряжения, можно использовать инверсное включение резистивной матрицы. Логическая основа, для рассмотрения альтернативных способов включения матрицы R-2R, базируется на принципе суперпозиции (являющимся основным инструментом анализа линейных цепей), а также на принципе симметрии. Иными словами, если рассмотренную ранее картину потенциалов и токов на матрице R-2R симметрично изменить относительно центров симметрии, которыми являются весовые токи, то логично предположить, что нам будут доступны и другие схемные реализации, как создания, так и для суммирования весовых токов. Вариант такой схемной реализации, получивший название «инверсное включение резистивной матрицы» представлен на рис. 26.

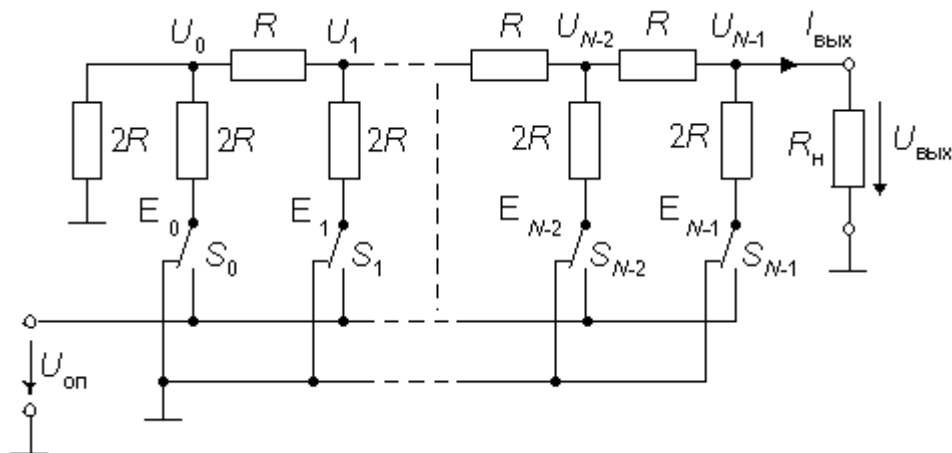


Рис. 26. Инверсное включение ЦАП с МОП - ключами

Для расчета выходного напряжения найдем связь между напряжением U_K на некотором ключе S_K и соответствующим узловым напряжением U_K . Воспользуемся принципом суперпозиции. Будем считать равными нулю все напряжения на ключах, кроме рассматриваемого напряжения U_K . При $R_H=2R$ к каждому узлу подключены справа и слева нагрузки сопротивлением $2R$. Воспользовавшись методом двух узлов, получим:

$$U_K = \frac{\frac{E_K}{2R}}{\frac{1}{2R} + \frac{1}{2R} + \frac{1}{2R}} = \frac{E_K}{3}$$

Выходное напряжение ЦАП найдем как общее напряжение на крайнем правом узле, вызванное суммарным действием всех U_K . При этом напряжения узлов суммируются с весами, соответствующими коэффициентам деления резистивной матрицы $R-2R$. Получим:

$$U_{\text{ВЫХ}} = \frac{1}{3 \cdot 2^{N-1}} \cdot \sum_{K=0}^{N-1} U_K \cdot 2^K = \frac{U_{\text{ОП}}}{3 \cdot 2^{N-1}} \cdot D$$

Для определения выходного напряжения при произвольной нагрузке воспользуемся теоремой об эквивалентном генераторе. Из эквивалентной схемы ЦАП на рис. 27 видно, что:

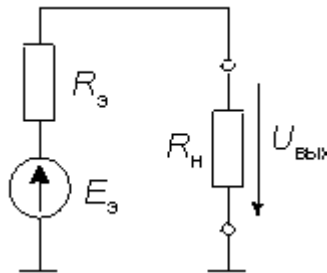


Рис. 27. Эквивалентная схема ЦАП с $R-2R$ в инверсном включении.

$$U_{\text{ВЫХ}} = \frac{E_{\text{э}} \cdot R_H}{R_{\text{э}} + R_H}$$

Откуда э.д.с. эквивалентного генератора:

$$E_{\text{э}} = U_{\text{ВЫХ}} \left(1 + \frac{R_{\text{э}}}{R_H} \right)$$

Поскольку эквивалентное сопротивление генератора $R_{\text{э}}$ совпадает с входным сопротивлением матрицы $R-2R$, т.е. $R_{\text{э}}=R$, то при $R_H=2R$ получим:

$$E_{\text{э}} = \frac{U_{\text{ОП}}}{2^N} D$$

Соответственно для произвольной нагрузки $U_{\text{ВЫХ}}$ примет вид:

$$U_{\text{ВЫХ}} = \frac{R_H}{R + R_H} \cdot \frac{U_{\text{ОП}}}{2^N} D$$

В частности, при бесконечно большом значении R_H схема ЦАП и соответствующее выходное напряжение примут вид:

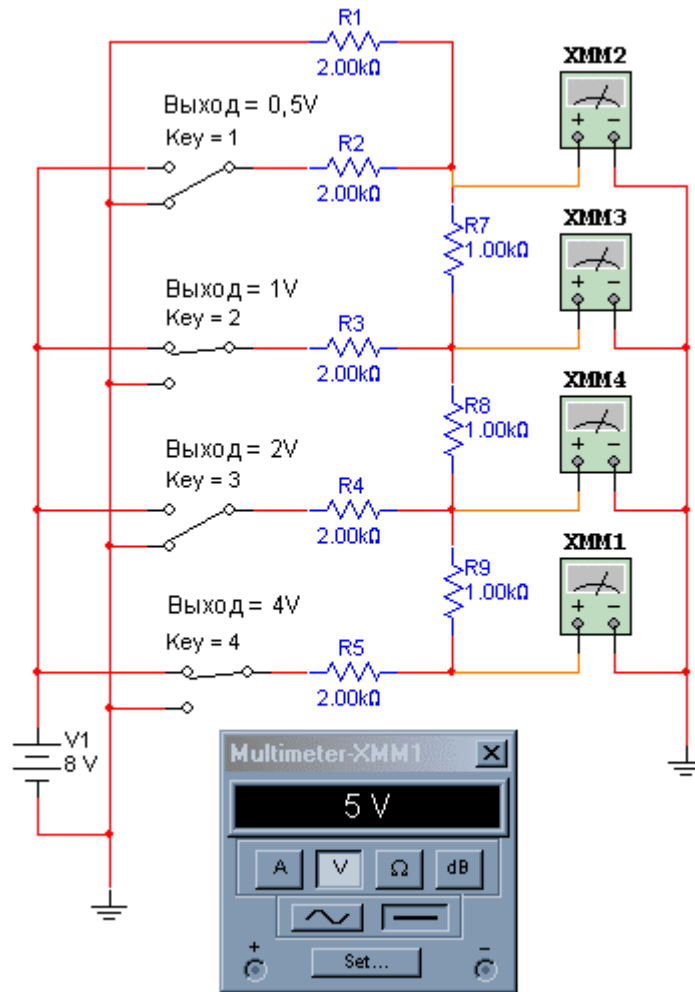


Рис. 28. Схема простейшей модели ЦАП с R-2R в инверсном включении

$$U_{\text{ВЫХ}} = \frac{U_{\text{ОП}}}{2^N} D$$

В справедливости полученного выражения можно легко убедиться проведя анализ простейшей модели ЦАП с R-2R в инверсном включении, схема которой представлена на рис.28.

Недостатками этой схемы являются: большое падение напряжения на ключах, изменяющаяся нагрузка источника опорного напряжения и значительное выходное сопротивление. Вследствие первого недостатка по этой схеме нельзя включать ЦАП типа 572ПА1 или 572ПА2, но можно 572ПА6 и 572ПА7. Из-за второго недостатка источник опорного напряжения должен обладать низким выходным сопротивлением, в противном случае характеристика преобразования приобретет заметную нелинейность.

Тем не менее, инверсное включение резистивной матрицы довольно широко применяется в ИМС ЦАП с выходом в виде напряжения. Например, в 12-ти разрядном ЦАП MAX531, который включает встроенный ОУ в качестве буфера, или в 16-ти разрядном MAX542. Аналогично, на инверсной матрице, построен и 12-ти разрядный ЦАП AD7390 с буферным усилителем на кристалле, который потребляет всего 0,3 мВт мощности. Правда его время установления достигает 70 мкс.

Параллельный ЦАП на переключаемых конденсаторах

Основой ЦАП этого типа является матрица конденсаторов, емкости которых соотносятся как целые степени двух. Схема простого варианта такого преобразователя приведена на рис. 30.

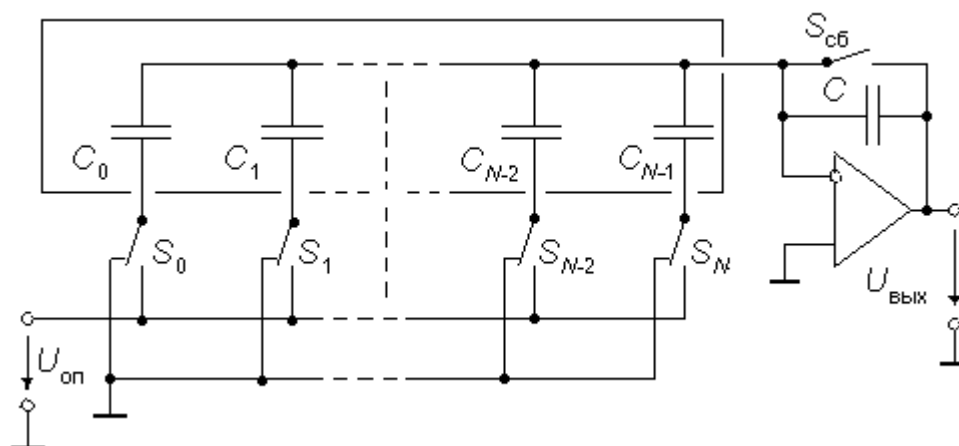


Рис. 30. Параллельный ЦАП на коммутируемых конденсаторах

Емкость k -го конденсатора матрицы определяется соотношением:

$$C_K = 2^K C_0$$

Логической основой данного метода преобразования является суммирование токов, вызванных зарядом конденсаторов $C_0 \dots C_{N-1}$, в узле инвертирующего входа операционного усилителя. Поскольку обратная связь удерживает на входе усилителя нулевой потенциал, названная сумма токов определяет заряд конденсатора в цепи обратной связи. Очевидно, что заряд конденсатора C будет равен суммарному заряду конденсаторов $C_0 \dots C_{N-1}$.

Цикл преобразования состоит из двух основных фаз (шаг 1 и 2) и двух дополнительных шагов:

Шаг 1. В первой фазе или фазе начальной установки ключи $S_0 \dots S_{N-1}$ находятся в левой позиции. Ключ сброса $S_{сб}$ замкнут. При этом все конденсаторы разряжены.

Шаг 2. Во второй фазе ключ сброса $S_{сб}$ размыкается. Если k -й бит входного N -разрядного слова $d_k = 1$, то соответствующий ключ S_k переключается в правую позицию, подключая нижнюю обкладку конденсатора к источнику опорного напряжения, или остается в левой позиции, если $d_k = 0$.

При этом суммарный заряд конденсаторов матрицы составит:

$$Q = U_{оп} \sum_{K=0}^{N-1} C_K \cdot d_K = U_{оп} C_0 \sum_{K=0}^{N-1} 2^K d_K = U_{оп} C_0 D$$

Равный заряд получает также конденсатор C в обратной связи ОУ. При этом выходное напряжение ОУ составит:

$$U_{ВЫХ} = \frac{Q}{C} = -U_{ОП} \frac{C_0}{C} D$$

Шаг 3. Для хранения результата преобразования (постоянного напряжения) в течение некоторого времени к выходу ЦАП этого типа следует подключить устройство выборки-хранения и выполнить выборку.

Шаг 4. Передать управление на шаг 1.

Как это видно из пошагового алгоритма работы, хранить выходное напряжение неограниченное время, как это могут делать ЦАП с суммированием весовых токов, снабженные регистром-защелкой, преобразователи на коммутируемых конденсаторах не могут из-за утечки заряда. Поэтому, как правило, также как ЦАП ШИМ, они применяются в составе аналого-цифровых преобразователей предназначенных для потокового преобразования данных. Другим недостатком является большая площадь кристалла ИМС, занимаемая подобной схемой.

ЦАП с суммированием напряжений

Схема восьмиразрядного преобразователя с суммированием напряжений, изготавливаемого в виде ИМС, приведена на рис. 31. Основу преобразователя составляет цепь из 256 резисторов равного сопротивления, соединенных последовательно. Вывод W через ключи $S_0 \dots S_{255}$ может подключаться к любой точке этой цепи в зависимости от входного числа. Входной двоичный код D преобразуется дешифратором 8×256 в унитарный позиционный код, непосредственно управляющий ключами. Если приложить напряжение U_{AB} между выводами A и B , то напряжение между выводами W и B составит:

$$U_{WB} = U_{AB} \cdot D$$

Достоинством данной схемы является малая дифференциальная нелинейность и гарантированная монотонность характеристики преобразования. Кроме того, такую схему удобно использовать в качестве резистора, управляемого цифровым кодом.

Выпускается несколько моделей таких ЦАП. Например, микросхема AD8403 содержит четыре восьмиразрядных ЦАП, выполненных по схеме на рис. 31, с сопротивлением между выводами A и B 10, 50 либо 100 кОм в зависимости от модификации. При подаче активного уровня на вход "Экономичный режим" происходит размыкание ключа $S_{откл}$ и замыкание ключа S_0 . ИМС имеет вход сброса, которым ЦАП можно установить на середину шкалы.

Фирма DALLAS SEMICONDUCTOR выпускает несколько моделей ЦАП (например, сдвоенный DS1867) с суммированием напряжений, у которых входной регистр представляет собой энергонезависимое оперативное запоминающее устройство, что особенно удобно для построения схем с автоматической подстройкой (калибровкой).

Недостаток схемы – необходимость изготавливать на кристалле большое количество (2^N) согласованных резисторов. Тем не менее, в настоящее время выпускаются 8-ми, 10-ти и 12-ти разрядные ЦАП данного типа с буферными усилителями на выходе, например, AD5301, AD5311 и AD5321.

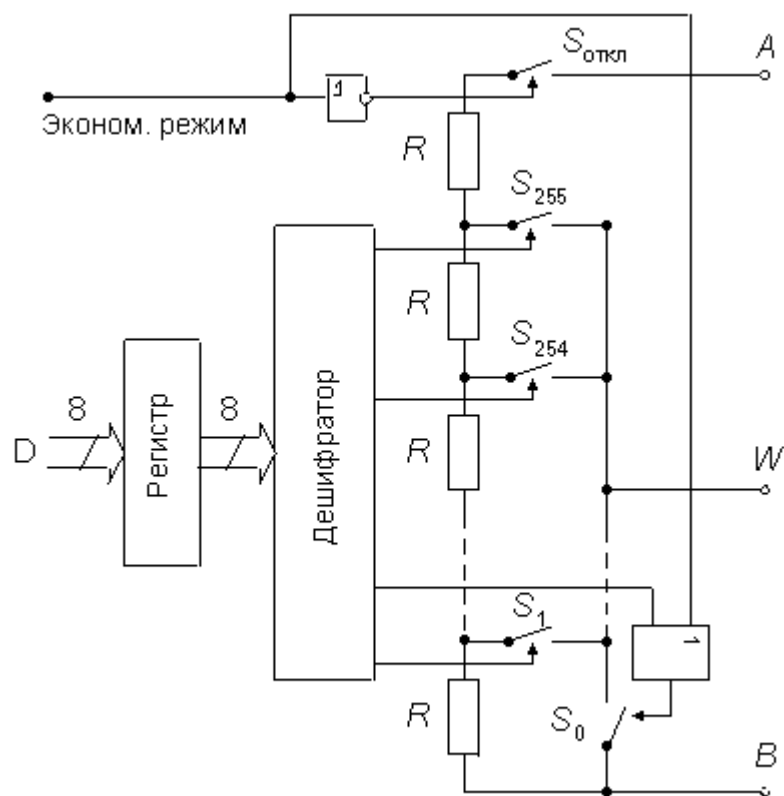


Рис. 31. Блок – схема ЦАП на базе цифрового резистора.

Интерфейсы цифро-аналоговых преобразователей

Важную часть цифро-аналогового преобразователя составляет цифровой интерфейс, т.е. схемы, обеспечивающие связь управляющих входов ключей с источниками цифровых сигналов. Структура цифрового интерфейса определяет способ подключения ЦАП к источнику входного кода, например, микропроцессору или микроконтроллеру. Свойства цифрового интерфейса непосредственно влияют и на форму кривой сигнала на выходе ЦАП.

Так, не одновременность поступления битов входного слова на управляющие входы ключей преобразователя приводит к появлению узких выбросов «иголок» в выходном сигнале.

Осциллограмма таких «иголок» в выходном сигнале ЦАП (появляющихся при несинхронном изменении входного двоичного кода), показана на рисунке 32.

Как правило, подобная не синхронность поступления битов входного слова, является следствием управления отдельными битами входного слова посредством различных алгоритмов (подпрограмм), которые последовательно выполняются в цифровых автоматах с программным управлением.

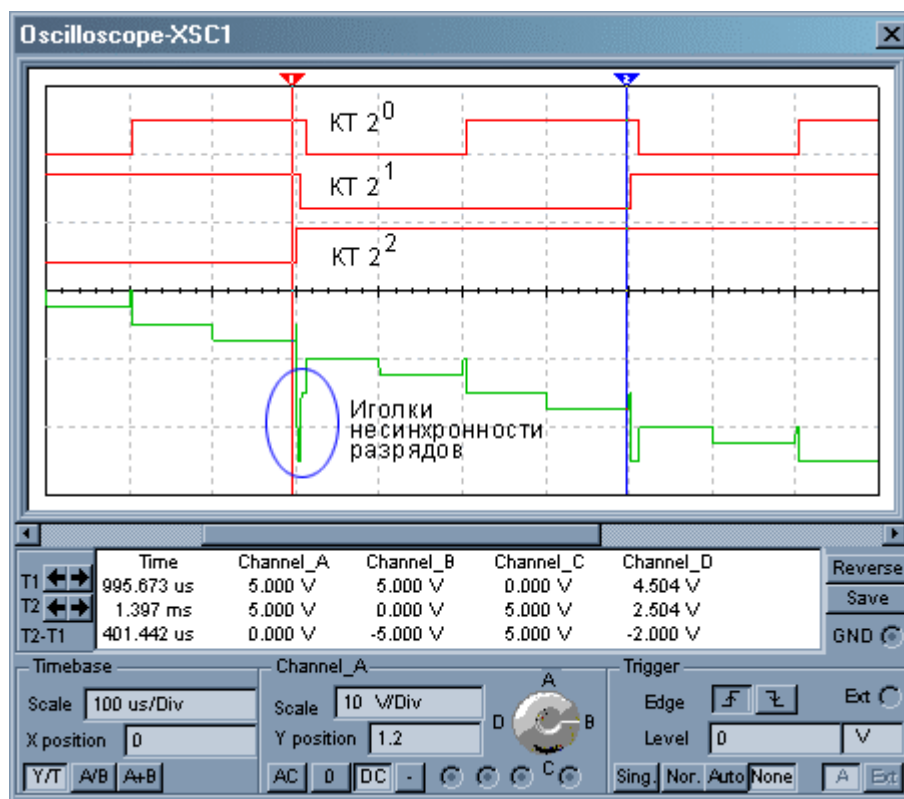


Рис. 32. Осциллограмма «иголок» на выходе ЦАП при не синхронности переключения разрядов.

При управлении ЦАП от цифровых устройств с жесткой логикой, особенно реализованной на быстродействующих микросхемах, управляющие входы ключей ЦАП могут быть непосредственно подключены к выходам цифровых устройств, поэтому во многих моделях ИМС ЦАП, особенно ранних (572ПА1, 594ПА1, 1108ПА1, AD565A и др.), как правило, существенная цифровая часть отсутствует.

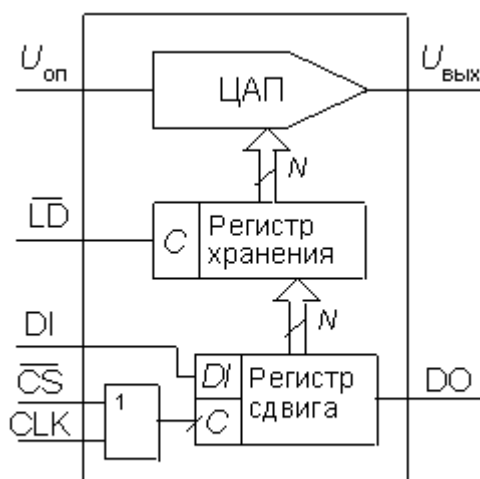
Если же ЦАП входит в состав микропроцессорной системы и получает входной код от шины данных, то он должен быть снабжен устройствами позволяющими:

- принимать входное слово от шины данных,
- коммутировать ключи ЦАП в соответствии с принятым словом,
- хранить текущее слово до получения нового слова.

Для управления процессом загрузки входного слова ЦАП должен иметь соответствующие управляющие входы и схему управления. В зависимости от способа загрузки входного слова в ЦАП различают преобразователи с последовательным и параллельным интерфейсами входных данных.

ЦАП с последовательным интерфейсом входных данных

Такой преобразователь содержит на кристалле помимо собственно ЦАП дополнительно также последовательный регистр загрузки, параллельный регистр хранения и управляющую логику (рис. 13а). Чаще всего используется трехпроводный интерфейс, который обеспечивает управление ЦАП - преобразователем от SPI, QSPI, MICROWIRE интерфейсов процессоров. При активном уровне сигнала CS (в данном случае - нулевом) входное слово длины N (равной разрядности ЦАП) загружается по линии DI в регистр сдвига под управлением тактовой последовательности CLK. После окончания загрузки, выставив активный уровень на линию LD, входное слово записывают в регистр хранения, выходы которого непосредственно управляют ключами ЦАП. Для того, чтобы иметь возможность передавать по одной линии данных входные коды в несколько ЦАП, последний разряд регистра сдвига у многих моделей ЦАП с последовательным интерфейсом соединяется с выводом ИМС DO. Этот вывод подключается ко входу DI следующего ЦАП и т.д. Коды входных слов передаются, начиная с кода самого последнего преобразователя в этой цепочке.

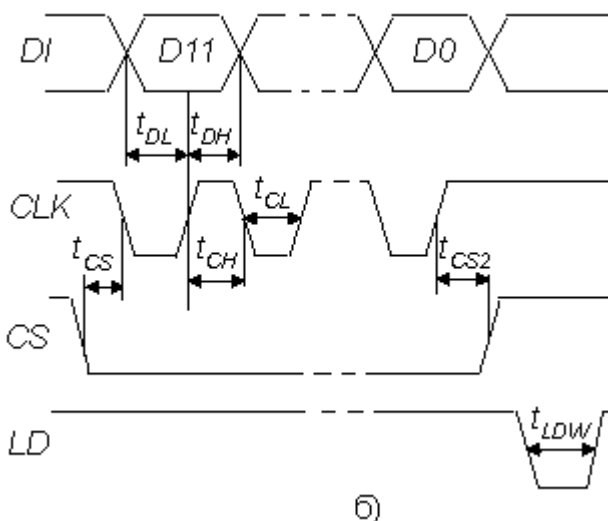


а)

В качестве примера на рис. 33б представлена временная диаграмма, отражающая процесс загрузки входного слова в ЦАП AD7233. Минимально допустимые значения интервалов времени (порядка 50 нсек), обозначенных на временных диаграммах, указываются в технической документации на ИМС.

Рис. 33а. ЦАП с последовательным интерфейсом

Рис. 33б. Диаграмма работы ЦАП с последовательным интерфейсом



б)

На рис. 34 приведен вариант схемы подключения преобразователя с последовательным интерфейсом к микроконтроллеру (МК). На время загрузки входного слова в ЦАП через последовательный порт микроконтроллера, к которому могут быть также подключены и другие приемники, на вход CS (выбор кристалла) подается активный уровень с одной из линий ввода-вывода МК. После окончания загрузки МК меняет уровень на входе CS, как это показано на рис. 33б, и, выставив активный

уровень на входе LD ЦАП, обеспечивает пересылку входного кода из регистра сдвига ЦАП в регистр хранения. Время загрузки зависит от тактовой частоты МК и обычно составляет единицы микросекунд. В случае, если колебания выходного сигнала ЦАП во время загрузки допустимы, вход LD можно соединить с общей точкой схемы.

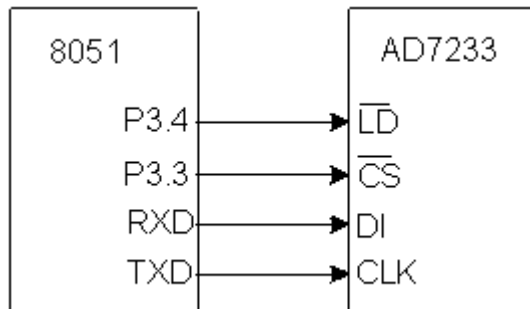


Рис 34. Подключение ЦАП с последовательным интерфейсом к контроллеру семейства MCS51.

Минимальное количество линий связи с ЦАП обеспечивается двухпроводным интерфейсом I2C. Этим интерфейсом оснащаются некоторые последние модели ЦАП, например, AD5301. Адресация конкретного устройства осуществляется по линии данных.

ЦАП с параллельным интерфейсом входных данных

Чаще используются два варианта. В первом варианте на N входов данных N-разрядного ЦАП подается все входное слово целиком. Интерфейс такого ЦАП включает два регистра хранения и схему управления (рис. 35а). Два регистра хранения нужны, если пересылка входного кода в ЦАП и установка выходного аналогового сигнала, соответствующего этому коду, должны быть разделены во времени. Подача на вход асинхронного сброса CLR сигнал низкого уровня приводит к обнулению первого регистра и, соответственно выходного напряжения ЦАП.

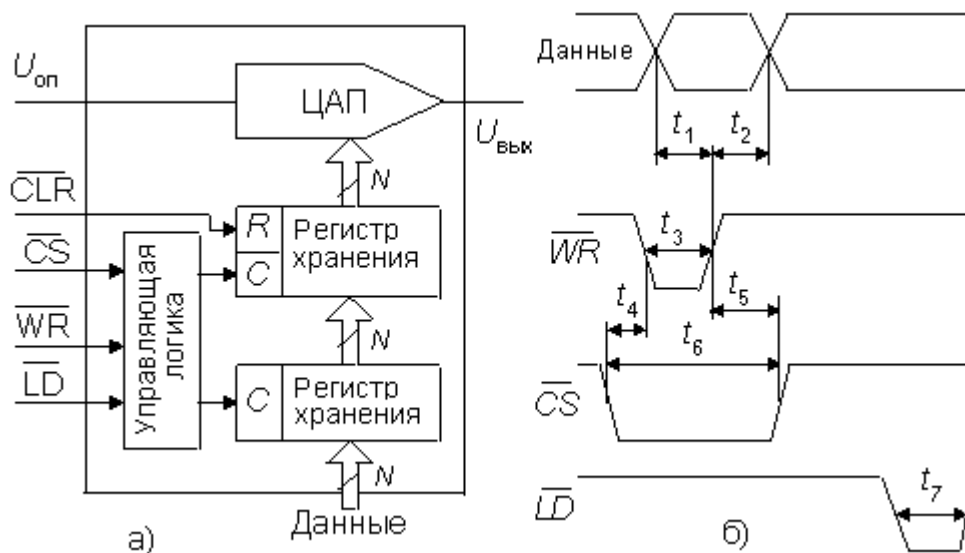


Рис. 35. ЦАП с параллельным интерфейсом.

Пример блок-схемы подключения 12-ти разрядного ЦАП MAX507 к 16-ти разрядному микропроцессору (МП) приведен на рис. 36. процессор посылает входной

код в ЦАП как в ячейку памяти данных. Вначале с шины адрес/данные поступает адрес ЦАП, который фиксируется регистром по команде с выхода ALE микропроцессора и, после дешифрации, активизирует вход CS ЦАП. Вслед за этим МП подает на шину адрес/данные входной код ЦАП и затем сигнал записи на вход WR (см. рис. 35б).

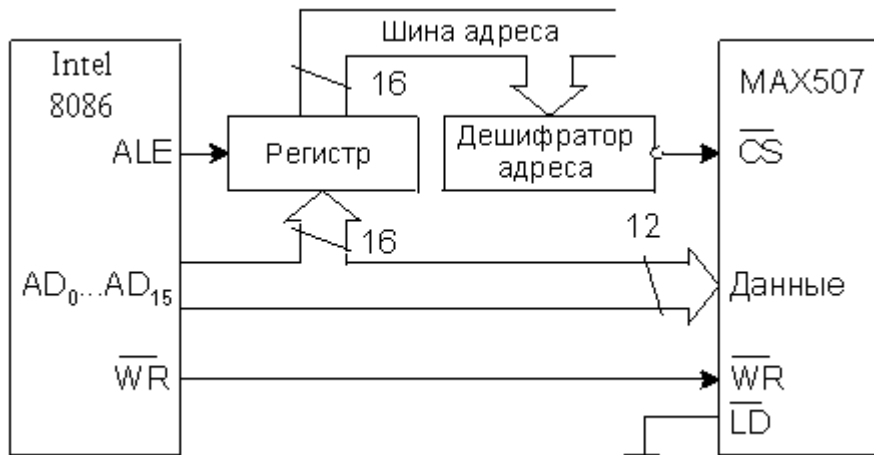


Рис. 36. Подключение ЦАП с параллельным интерфейсом к микропроцессору Intel 8086/

Для подключения ЦАП большой разрядности к восьмиразрядным микропроцессорам и микроконтроллерам используется второй вариант параллельного интерфейса. Он предусматривает наличие двух параллельных загрузочных регистров для приема младшего байта входного слова МБ и старшего байта СБ (рис. 37). Пересылка байтов входного слова в загрузочные регистры может происходить в любой последовательности.

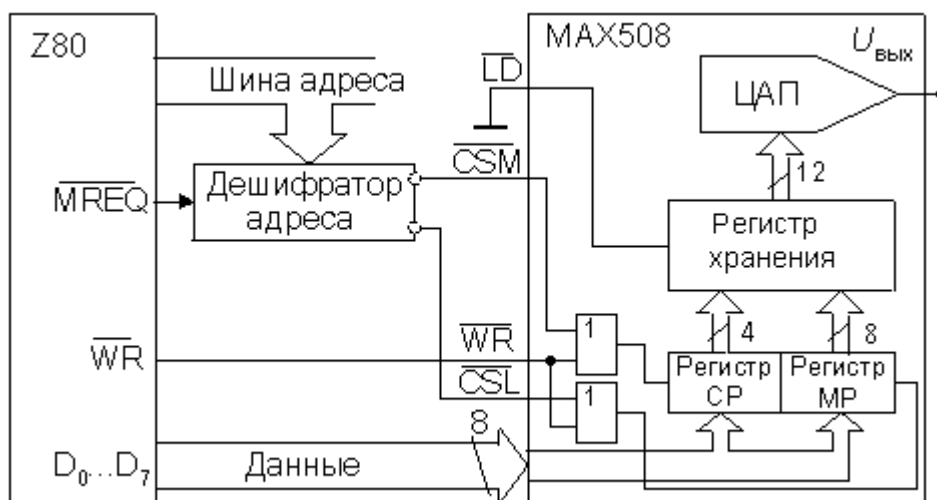


Рис. 37. Подключение ЦАП большой разрядности к 8- битовой шине контроллера.

Применение ЦАП

Схемы применения цифро-аналоговых преобразователей относятся не только к области преобразования код - аналог. Пользуясь их свойствами можно определять произведения двух или более сигналов, строить делители функций, аналоговые звенья, управляемые от микроконтроллеров, такие как attenuаторы, интеграторы. Важной областью применения ЦАП являются также генераторы сигналов, в том числе сигналов произвольной формы. Ниже рассмотрены некоторые схемы обработки сигналов, включающие ЦА - преобразователи.

Обработка чисел, имеющих знак

До сих пор при описании цифро-аналоговых преобразователей входная цифровая информация представлялась в виде чисел натурального ряда (униполярных). Обработка целых чисел (биполярных) имеет определенные особенности. Обычно двоичные целые числа представляются с использованием дополнительного кода. Таким путем с помощью восьми разрядов можно представить числа в диапазоне от -128 до +127. При вводе чисел в ЦАП этот диапазон чисел сдвигают до 0...255 путем прибавления 128. Числа, большие 128, при этом считаются положительными, а числа, меньшие 128, - отрицательными. Среднее число 128 соответствует нулю. Такое представление чисел со знаком, называется смещенным кодом.

Прибавление числа, составляющего половину полной шкалы данной разрядности (в нашем примере это 128), можно легко выполнить путем инверсии старшего (знакового) разряда. Соответствие рассмотренных кодов иллюстрируется табл. 2.

Таблица 2

Десятичный	Дополнительный	Смещенный	Аналог $I / I_{\text{МАКС}}$
127	01111111	11111111	127/255
1	00000001	10000001	1/255
0	00000000	10000000	0
-1	11111111	01111111	-1/255
-127	10000001	00000001	-127/255
-128	10000000	00000000	-128/255

Чтобы получить выходной сигнал с правильным знаком, необходимо осуществить обратный сдвиг путем вычитания тока или напряжения, составляющего половину шкалы преобразователя. Для различных типов ЦАП это можно сделать разными способами. Например, у ЦАП на источниках тока, диапазон изменения опорного напряжения ограничен, причем выходное напряжение имеет полярность обратную полярности опорного напряжения. В этом случае биполярный режим наиболее просто реализуется включением дополнительного резистора смещения $R_{\text{СМ}}$ между выходом ЦАП и входом опорного напряжения (рис. 38а). Резистор $R_{\text{СМ}}$ изготавливается на кристалле ИМС. Его сопротивление выбрано таким, чтобы ток $I_{\text{СМ}}$ составлял половину максимального значения выходного тока ЦАП.

В принципе, аналогично можно решить задачу смещения выходного тока и для ЦАП на МОП - ключах. Для этого нужно проинвертировать опорное напряжение, а затем сформировать из $-U_{\text{оп}}$ ток смещения, который следует вычесть из выходного тока ЦАП. Однако для сохранения температурной стабильности лучше обеспечить формирование тока смещения непосредственно в ЦАП. Для этого в схему на рис. 8а

вводят второй операционный усилитель и второй выход ЦАП подключают к входу этого ОУ (рис. 38б).

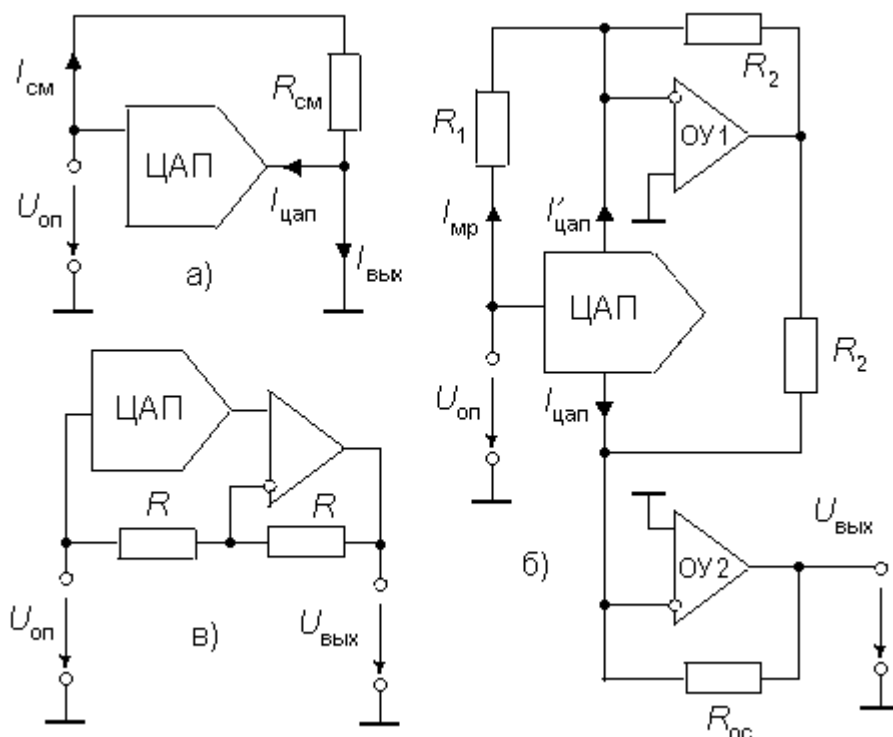


Рис. 38. Схемы биполярного включения ЦАП

Если резисторы R2 хорошо согласованы по сопротивлению, то абсолютное изменение их величины при колебаниях температуры не влияет на выходное напряжение схемы.

У цифро-аналоговых преобразователей с выходным сигналом в виде напряжения, построенных на инверсной резистивной матрице, можно более просто реализовать биполярный режим (рис. 38в). Как правило, такие ЦАП содержат на кристалле выходной буферный усилитель. Для работы ЦАП в униполярном включении свободный вывод нижнего по схеме резистора R не подключают, либо подключают к общей точке схемы для удвоения выходного напряжения. Для работы в биполярном включении свободный вывод этого резистора соединяют со входом опорного напряжения ЦАП.

Функции перемножения и деления на ЦАП

Как уже указывалось выше, ЦА - преобразователи на МОП - ключах, допускают изменение опорного напряжения в широких пределах, в том числе и смену полярности. Из полученных ранее формул:

$$I_{ВЫХ} = \frac{U_{ОП}}{R \cdot 2^N} \cdot \sum_{K=0}^{N-1} d_K \cdot 2^K = \frac{U_{ОП}}{R \cdot 2^N} \cdot D$$

и

$$U_{ВЫХ} = -R_{ОС} I_{ВЫХ} = -\frac{R_{ОС} \cdot U_{ОП}}{R \cdot 2^N} \cdot D$$

следует, что выходной ток или выходное напряжение ЦАП пропорционально произведению опорного напряжения на входной цифровой код. Это обстоятельство позволяет непосредственно использовать такие ЦАП для перемножения аналогового сигнала на цифровой код.

При униполярном включении ЦАП выходной сигнал пропорционален произведению двухполярного аналогового сигнала на однополярный цифровой код. Такой перемножитель называют двухквadrантным. При биполярном включении ЦАП (рис. 18б и 18в) выходной сигнал пропорционален произведению двухполярного аналогового сигнала на двухполярный цифровой код. Эта схема может работать как четырехквadrантный перемножитель.

Деление входного напряжения на цифровой масштаб $M_D = D/2^N$ выполняется с помощью схемы двухквadrантного делителя (рис. 39).

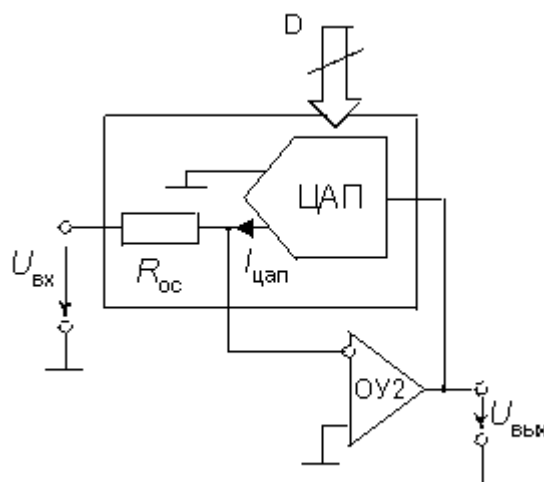


Рис 39. Схема делителя на базе ЦАП

В схеме на рис. 19 преобразователь на МОП - ключах с токовым выходом работает как преобразователь "напряжение-ток", управляемый кодом D и включенный в цепь обратной связи ОУ. Входное напряжение подается на свободный вывод резистора обратной связи ЦАП, размещенного на кристалле ИМС. В этой схеме выходной ток ЦАП

$$I_{\text{ЦАП}} = \frac{U_{\text{ВЫХ}}}{R \cdot 2^N} \cdot D = -\frac{U_{\text{ВХ}}}{R_{\text{ОС}}}$$

что при выполнении условия $R_{\text{ОС}} = R$ дает

$$U_{\text{ВЫХ}} = -U_{\text{ВХ}} \frac{2^N}{D} = -\frac{U_{\text{ВХ}}}{M_D}$$

Следует отметить, что при коде "все нули" обратная связь размыкается. Предотвратить этот режим можно, либо запретив такой код программно, либо включив между выходом и инвертирующим входом ОУ резистор с сопротивлением, равным $R \cdot 2^{N+1}$.

Аттенюаторы и интеграторы на ЦАП

Аттенюаторы, т.е. регуляторы уровня сигнала, с цифровым управлением гораздо более надежны и долговечны, чем традиционные аттенюаторы на основе переменных резисторов. Их целесообразно использовать в измерительных приборах и других устройствах, требующих подстройки параметров, особенно автоматической.

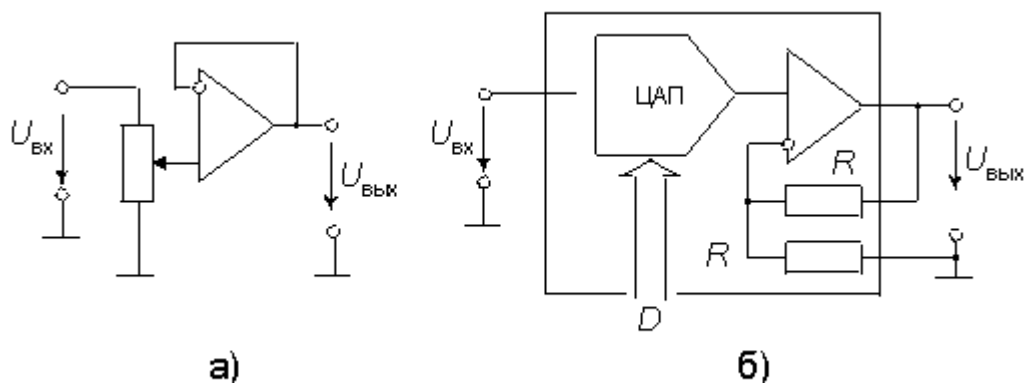


Рис 40. Схемы аттенюаторов.

Такие аттенюаторы можно наиболее просто построить на основе перемножающего ЦАП с инверсной резистивной матрицей и буферным усилителем. В принципе для этой цели подойдет любой ЦАП указанного типа, но некоторыми фирмами выпускаются преобразователи, оптимизированные для выполнения указанной функции. На рис. 40а приведена схема аттенюатора на переменном резисторе, а на рис. 40б - аналогичная схема на перемножающем ЦАП.

Если входной сигнал - однополярный, целесообразно использовать ЦАП с однополярным питанием, но буферный ОУ должен иметь выход "rail-to-rail", т.е. его выходное напряжение должно достигать нуля и напряжения питания. Если ЦАП - многоканальный, то у каждого преобразователя микросхемы должен быть индивидуальный вход опорного напряжения. Этим требованиям в разной степени удовлетворяют такие ИМС ЦАП, как 2-х канальный 12-разрядный MAX532, 4-х канальный 8-разрядный MAX509, 8-ми канальный 8-разрядный AD8441, 8-ми канальный 8-разрядный DAC-8841 и др.

Для построения интегратора с цифровой установкой постоянной времени интегрирования можно использовать базовую схему интегратора, а в качестве входного резистора включить ЦАП с суммированием напряжений. На базе такой схемы можно построить фильтры, в том числе фильтры на основе метода переменных состояния, перестраиваемые генераторы импульсов и т.д.

Системы прямого цифрового синтеза сигналов

Важной областью применения ЦАП является синтез аналоговых сигналов необходимой формы. Аналоговые генераторы сигналов - синусоидальной, треугольной и прямоугольной форм - имеют низкую точность и стабильность, не могут управляться от ЭВМ. В последние годы получили развитие системы прямого цифрового синтеза

сигналов, обеспечивающие высокую точность задания частоты и начальной фазы сигналов, а также высокую верность воспроизведения их формы. Более того, эти системы позволяют генерировать сигналы большого многообразия форм, в том числе и форм, задаваемых пользователем. Упрощенная блок-схема генератора прямого цифрового синтеза сигналов приведена на рис. 41.

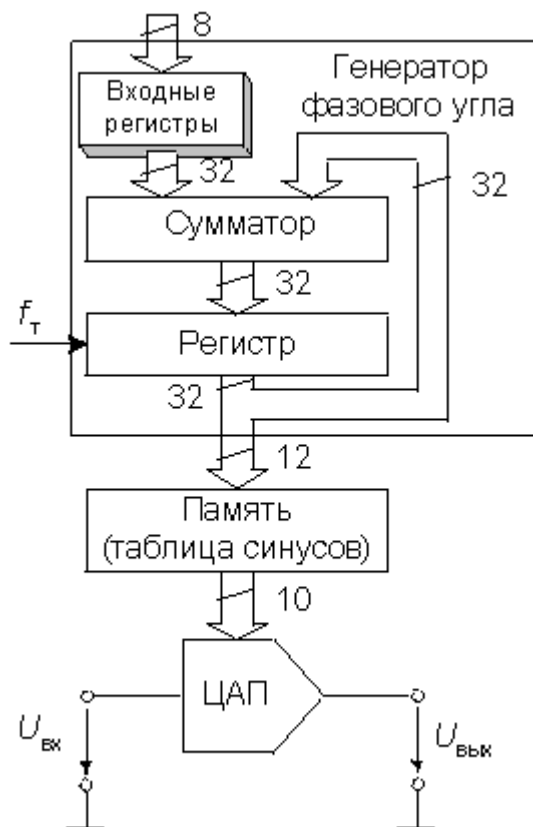


Рис. 41. Блок-схема генератора прямого синтеза сигналов.

В принципе, системы прямого цифрового синтеза просты. Более того, теория и основные способы построения таких систем известны уже около 30 лет. Правда, только недавно появились ЦАП и специализированные аналого-цифровые ИМС, подходящие для синтеза сигналов в широкой полосе частот.

Схема прямого цифрового синтеза содержит три основных блока: генератор фазового угла, память и ЦАП. Генератор фазового угла в типичном случае представляет собой накапливающий сумматор с регистром. Работает он просто как регистр фазы, содержимое которого получает приращение на некоторый фазовый угол через заданные интервалы времени. Приращение фазы D_j загружается в виде цифрового кода во входные регистры. Память играет роль таблицы функций. Код текущей фазы поступает на ее адресные входы, а с выхода данных на вход ЦА - преобразователя поступает код, соответствующий текущему значению заданной функции. ЦАП в свою очередь формирует аналоговый сигнал.

Регистр содержит текущую фазу выходного сигнала в виде целого числа, которое будучи поделено на $2N$, где N -разрядность сумматора, равно доле периода. Увеличение разрядности регистра повышает только разрешающую способность этой доли.

Частота выходного сигнала равна произведению частоты тактов $f_{\text{ТАКТ}}$ на приращение фазы в каждом периоде тактов. При использовании N -разрядного сумматора частота выходного сигнала будет равна:

$$f_{\text{ВЫХ}} = \frac{\Delta\varphi \cdot f_{\text{ТАКТ}}}{2^N}$$

Генераторы прямого синтеза выпускаются в виде ИМС. В частности, микросхема AD9850, упрощенная структура которой представлена на рис. 41, содержит 32-разрядный генератор фазового угла и 10-разрядный ЦАП. Загрузка приращения фазы осуществляется по 8-разрядной шине данных по байтам в четыре входных регистра. Память содержит таблицу синусов. Максимально допустимая тактовая частота составляет 125 МГц. При этом разрешение по частоте составляет 0,0291 Гц. Быстрый интерфейс позволяет менять частоту выходного сигнала до 23 миллионов раз в секунду.

Параметры ЦАП

При последовательном возрастании значений входного цифрового сигнала $D(t)$ от 0 до 2^N-1 через единицу младшего разряда (ЕМР) выходной сигнал $U_{\text{вых}}(t)$ образует ступенчатую кривую. Такую зависимость называют обычно характеристикой преобразования ЦАП. В отсутствие аппаратных погрешностей средние точки ступенек расположены на идеальной прямой 1 (рис. 42), которой соответствует идеальная характеристика преобразования. Реальная характеристика преобразования может существенно отличаться от идеальной размерами и формой ступенек, а также расположением на плоскости координат. Для количественного описания этих различий существует целый ряд параметров.

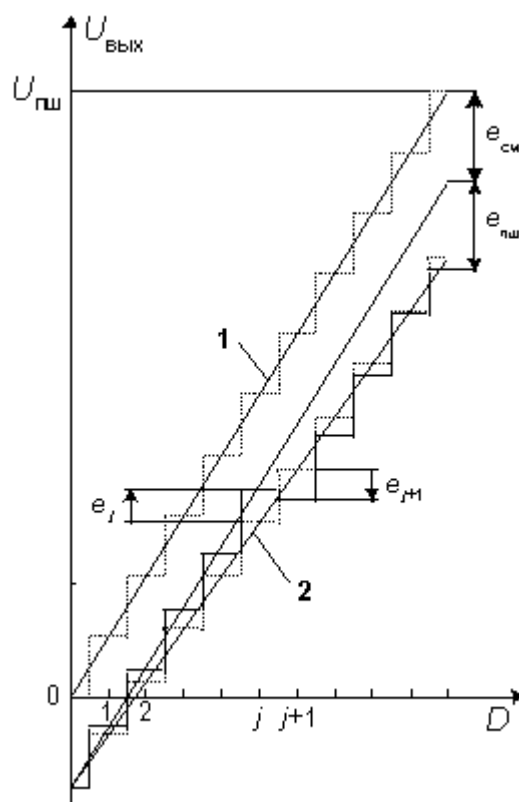


Рис. 42. Статические характеристики ЦАП.

Статические параметры

Разрешающая способность - приращение $U_{вых}$ при преобразовании смежных значений D_j , т.е. отличающихся на ЕМР (единицу младшего разряда). Это приращение является шагом квантования. Для двоичных кодов преобразования номинальное значение шага квантования равно:

$$h = \frac{U_{пш}}{2^N}$$

где $U_{пш}$ - номинальное максимальное выходное напряжение ЦАП (напряжение полной шкалы), N - разрядность ЦАП. Чем больше разрядность преобразователя, тем выше его разрешающая способность.

Погрешность полной шкалы - относительная разность между реальным и идеальным значениями предела шкалы преобразования при отсутствии смещения нуля.

$$\delta_{пш} = \frac{\varepsilon_{пш}}{U_{пш}} \cdot 100\%$$

Является мультипликативной составляющей полной погрешности. Иногда указывается соответствующим числом ЕМР.

Погрешность смещения нуля - значение $U_{вых}$, когда входной код ЦАП равен нулю. Является аддитивной составляющей полной погрешности. Обычно указывается в милливольтгах или в процентах от полной шкалы:

$$\delta_{см} = \frac{\varepsilon_{см}}{U_{пш}} \cdot 100\%$$

Нелинейность - максимальное отклонение реальной характеристики преобразования $U_{вых}(D)$ от оптимальной (линия 2 на рис. 42). Оптимальная характеристика находится эмпирически так, чтобы минимизировать значение погрешности нелинейности. Нелинейность обычно определяется в относительных единицах, но в справочных данных приводится также и в ЕМР. Для характеристики, приведенной на рис. 42.

$$\delta_{л} = \frac{\varepsilon_{л}}{U_{пш}} \cdot 100\%$$

Дифференциальная нелинейность - максимальное изменение (с учетом знака) отклонения реальной характеристики преобразования $U_{вых}(D)$ от оптимальной при переходе от одного значения входного кода к другому смежному значению. Обычно определяется в относительных единицах или в ЕМР. Для характеристики, приведенной на рис. 42,

$$\delta_{дл} = \frac{\varepsilon_{л} + \varepsilon_{л+1}}{U_{пш}} \cdot 100\%$$

Монотонность характеристики преобразования - возрастание (уменьшение) выходного напряжения ЦАП $U_{вых}$ при возрастании (уменьшении) входного кода D .

Если дифференциальная нелинейность больше относительного шага квантования $h/U_{пш}$, то характеристика преобразователя немонотонна.

Температурная нестабильность ЦА - преобразователя характеризуется температурными коэффициентами погрешности полной шкалы и погрешности смещения нуля.

Погрешности полной шкалы и смещения нуля могут быть устранены калибровкой (подстройкой). Погрешности нелинейности простыми средствами устранить нельзя.

Динамические параметры

Динамические параметры ЦАП определяются по изменению выходного сигнала при скачкообразном изменении входного кода, обычно от величины "все нули" до "все единицы" (рис. 43).

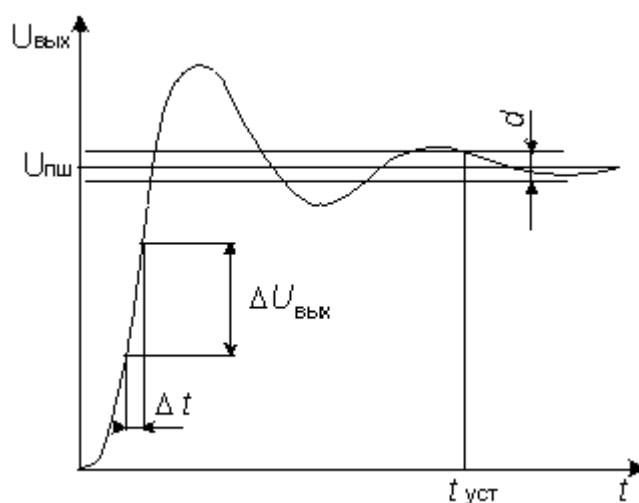


Рис. 43. Переходная характеристика ЦАП.

Время установления - интервал времени от момента изменения входного кода (на рис. 43. $t=0$) до момента, когда в последний раз выполняется равенство:

$$|U_{ВЫХ} - U_{ПШ}| = \frac{d}{2}$$

Скорость нарастания - максимальная скорость изменения $U_{вых}(t)$ во время переходного процесса. Определяется как отношение приращения $\Delta U_{вых}$ ко времени Δt , за которое произошло это приращение. Обычно указывается в технических характеристиках ЦАП с выходным сигналом в виде напряжения. У ЦАП с токовым выходом этот параметр в большой степени зависит от типа выходного ОУ.

Для перемножающих ЦАП с выходом в виде напряжения часто указываются частота единичного усиления и мощностная полоса пропускания, которые в основном определяются свойствами выходного усилителя.

Шумы ЦАП

Шум на выходе ЦАП может появляться по различным причинам, вызываемым физическими процессами, происходящими в полупроводниковых устройствах. Для оценки качества ЦАП с высокой разрешающей способностью принято использовать понятие среднеквадратического значения шума. Измеряются обычно в $nV/(Гц)^{1/2}$ в заданной полосе частот.

Выбросы (импульсные помехи) - крутые короткие всплески или провалы в выходном напряжении, возникающие во время смены значений выходного кода за счет несинхронности размыкания и замыкания аналоговых ключей в разных разрядах ЦАП. Например, если при переходе от значения кода 011...111 к значению 100...000 ключ самого старшего разряда ЦА - преобразователя с суммированием весовых токов откроется позже, чем закроются ключи младших разрядов, то на выходе ЦАП некоторое время будет существовать сигнал, соответствующий коду 000...000.

Выбросы характерны для быстродействующих ЦАП, где сведены к минимуму емкости, которые могли бы их сгладить. Радикальным способом подавления выбросов является использование устройств выборки-хранения. Выбросы оцениваются по их площади (в $V*s$).

ПРИЛОЖЕНИЯ

Приложение А. Характеристики современных ЦАП

В таблицах приложения А приведены важнейшие характеристики некоторых типов современных цифро-аналоговых преобразователей. Более подробная информация о технических характеристиках, приведена в виде файлов формата PDF, которые содержат техническую документацию производителя микросхем и прилагаются к электронному данной книги.

Таблица 3

ЦАП широкого применения									
Наименование ЦАП	Разрядность, бит	Число каналов	Тип выхода	Время установ., мкс	Интерфейс	Внутренний ИОН	Напряжение. питания, В	Мощность потр. мВт	Примечание
572ПА1	10	1	I	5	-	Нет	5; 15	30	На МОП-ключах, перемножающий
MAX504	10	1	U	25	Посл.	Есть	5 или +/-5	2	На МОП-ключах, с инверсной резистивной матрицей
594ПА1	12	1	I	3,5	-	Нет	+5, -15	600	На токовых ключах
MAX527	12	4	U	3	Парал.	Нет	+/-5	110	Загрузка входных слов по 8-ми выводной шине
DAC8512	12	1	U	16	Посл.	Есть	5	5	
AD7841	14	8	U	20	Парал.	Нет	5; +/-15	420	На МОП-ключах, с инверсной резистивной матрицей
AD8600	8	16	U	2	Парал.	Нет	5 или +/-5	120	На МОП-ключах, с инверсной резистивной матрицей
AD8403	8	4	-	2	Посл.	Нет	5	0,028	Цифровой потенциометр

Таблица 4

Микромощные ЦАП									
Наименование ЦАП	Разрядность, бит	Число каналов	Тип выхода	Время установ., мкс	Интерфейс	Внутренний ИОН	Напряжение. питания, В	Мощность потр. мВт	Примечание
MAX515	10	1	U	25	Посл.	Нет	5	0,7	Перемножающий, в 8-ми выводном корпусе
MAX530	12	1	U	25	Парал.	Есть	5 или +/-5	0,75	Перемножающий, потребление - 0,2 мВт в экономичном режиме
MAX550B	8	1	U	4	Посл.	Нет	2,5:5	0,2	Потребление 5 мкВт в экономичном режиме
AD7390	12	1	U	60	Посл.	Нет	2,7:5	0,5	Перемножающий, SPI-совместимый интерфейс
AD7943	12	1	I	0,6	Посл.	Нет	5	0,025	Перемножающий
AD5321	12	1	U	10	Посл.	Нет	5 или 3	0,75 (5 ч) 0,36 (3 ч)	6-ти выводной корпус, потребление 0,15 мкВт в экономичном режиме. I ² C-совместимый интерфейс

Таблица 5

Прецизионные ЦАП									
Наименование ЦАП	Разрядность, бит	Число каналов	Тип выхода	Время установ., мкс	Интерфейс	Внутренний ИОН	Напряжение. питания, В	Мощность потр. мВт	Примечание
AD7846	16	1	U	9	Парал.	Нет	+/-15	100	Интегральная нелинейность <= 2 EMP
AD7244	14	2	U	4	Посл.	Есть	+5	200	Интегральная нелинейность <= 2 EMP
AD760	18	1	U	13	Посл. / Парал.	Есть	+5,+/-15	700	Интегральная нелинейность <= 1 EMP

					л.				
MAX541	16	1	U	1	Посл	Нет	5	1,5	Интегральная нелинейность ≤ 1 ЕМР. 8-ми выв. корпус. Самокалибровка
LTC1650	16	1	U	4	Посл	Нет	+/-5	50	Перемножающий

Таблица 6

Быстродействующие ЦАП									
Наименование ЦАП	Разрядность, бит	Число каналов	Тип выхода	Время установ., мкс	Интерфейс	Внутренний ИОН	Напряжение. питания, В	Мощность потр. мВт	Примечание
AD9720	10	1	I	4,5 нс	Парал.	Есть	-5,2	1100	Площадь выбросов $\leq 1,5$ пВс
MAX555	12	1	U	0,5 нс (0,02 4%)	Парал.	Нет	-5,2	980	Перемножающий. Площадь выбросов $\leq 5,6$ пВс. $R_{\text{вых}}=50$ Ом
AD9774	14	1	I	35	Парал.	Есть	5	1125	Площадь выбросов ≤ 5 пВс
AD768	16	1	I	25 нс	Парал.	Есть	+/- 5	460	Интегральная нелинейность ≤ 4 ЕМР
1118ПА3	8	1	I	10 нс	-	Есть	5, -5,2	500	По входам совместим с ЭСЛ

Приложение Б. Модели ЦАП и их элементов

В таблицах приложения Б приведены аннотации к файлам моделей для схем электрических принципиальных, которые разработаны для основных типов цифро-аналоговых преобразователей и которые прилагаются к электронному изданию данной книги. Файлы моделей, сопровождаются чертежами схем в виде соответствующих файлов формата PDF. Все модели разрабатывались и анализировались с помощью систем MULTISIM v.8.3.30 и MULTISIM v.9.0.155 фирмы Electronics Workbench.

Таблица 7

Упрощенные модели, подчеркивающие основы логики построения параллельных ЦАП и их элементов	
ЦАП-R-2R-КоммутацияНапряжений.ms8 ЦАП-R-2R-КоммутацияНапряжений2.ms8	Представлены упрощенные модели параллельных ЦАП, подчеркивающие ключевые моменты логики их построения
ЦАП-R-2R-КоммутацияТоков.ms8	
ЦАП-Сумматор-КоммутацияВесовыхСопротивлений.ms8	
ЦАП-ЦифроуправляемыйРезистор.ms8	
ЦАП-Сумматор.ms8	Модель ЦАП, реализованного на резистивной матрице и аналоговом сумматоре
ЦАП-R-2R-МОП-Ключи.ms8 Задержка.ms8	Модель ЦАП R-2R на МОП – ключах для исследования несинхронности включения – выключения разрядов

Таблица 8

Модели, ориентированные на анализ параллельных ЦАП и их элементов	
ЦАП с ключами на МОП - транзисторах	
ЦАП-R-2R-МОП-Ключи.ms8	Модель для исследования параллельных ЦАП с ключами на МОП - транзисторах
ЦАП-R-2R-МОП-Ключи-V2.ms8	
Умножающий-ЦАП-R-2R-МОП-Ключи-V2.ms8	Модель, ЦАП, выполняющего умножение синусоидального сигнала на линейно возрастающий код
ЦАП с токовыми ключами	
ЦАП-R-2R-ТоковыйКлюч.ms8 ТоковыйКлюч.ms8	Модель для исследования параллельных ЦАП с токовыми ключами
АнализТоковогоКлюча.ms8	Модель для анализа быстрогодействия и сигналов управления токового ключа
ОпорныеГенераторыТока.ms8	Модель для анализа особенностей построения генераторов тока на базе матрицы R-2R

Таблица 9

Упрощенные модели, подчеркивающие основы логики построения последовательных ЦАП и их элементов	
ЦАП-Шим-1.ms8	Представлены упрощенные модели последовательных ЦАП, подчеркивающие ключевые моменты логики их построения

Таблица 10

Модели, ориентированные на анализ последовательных ЦАП и их элементов	
ЦАП с выходом ШИМ	
ЦАП-Шим-1.ms8	Модель ЦАП с выходом ШИМ для анализа времени установления.
ЦАП-Шим-Pro.ms8 ДваФормКоротИмпульс.ms8	Модель ЦАП с выходом ШИМ с минимизацией начального смещения выходного напряжения
ЦАП на переключаемых конденсаторах	
ЦАП-НаПереключаемыхКонденсаторах.ms8 ДваФормКоротИмпульс.ms8	Модели для анализа ЦАП на переключаемых конденсаторах
ЦАП-НаПереключКонденсаторахПлюсУВХ.ms8 ДваФормКоротИмпульс.ms8	

Литература

1. Гитис Э.И. Преобразователи информации для электронных цифровых вычислительных устройств, Изд. 3-е, перераб. М., «Энергия», 1975. 448с. ил.
2. Шушков Е. И., Цодиков М.Б. Многоканальные аналого-цифровые преобразователи. Л. «Энергия», 1975г., 160 с., ил.
3. И.М. Тетельбаум, Ю.Р. Шнейдер. 400 схем для АВМ. М. «Энергия», 1978г. 248 с., ил.
4. В.С. Гутников, Применение операционных усилителей в измерительной технике. Л. «Энергия», 1975.
5. А.Г. Алексенко, Е.А. Коломбет, Г.И. Стародуб. Применение прецизионных аналоговых ИС. Москва, «Радио и связь», 1981г., 224с., ил.
6. Операционные усилители Справочник. том 1 М., "Физматлит", 1993 г., 240 с. - ISBN 5-02-015113-0
7. Отечественные микросхемы и зарубежные аналоги Справочник. Перельман Б.Л., Шевелев В.И. "НТЦ Микротех", 1998г., 376 с. - ISBN-5-85823-006-7
8. Интегральные микросхемы и их зарубежные аналоги: Справочник. Том 7./А. В. Нефедов. - М.:ИП РадиоСофт, 1999г. - 640с.:ил.
9. Ермолаев Д. С. МОЩНЫЙ ЦИФРО-АНАЛОГОВЫЙ ПРЕОБРАЗОВАТЕЛЬ (POWER DAC, ОН ЖЕ ЦИФРОВОЙ УСИЛИТЕЛЬ, ОН ЖЕ ЦИФРОВОЙ ПРЕЦИЗИОННЫЙ МОЩНЫЙ ИСТОЧНИК ПИТАНИЯ), <http://SciTecLibrary.ru/>, 2002г.
10. Воронов С.И. МИНИМУМ СВЕДЕНИЙ ПО СХЕМНЫМ РЕШЕНИЯМ НА ТРАНЗИСТОРАХ, НЕОБХОДИМЫЙ ДЛЯ ИЗУЧЕНИЯ СТРУКТУРЫ АЦП И ЦАП., Учебное пособие, <http://www.nau.edu.ua/iesu/>, 2006г.

Кафедра электротехники и светотехники
Институт электроники и систем управления
НАУ
Киев, 2007