

Арифметико-логічний пристрій

Матеріал з Вікіпедії — вільної енциклопедії.

Арифметико-логічний пристрій (*АЛП*) (англ. *arithmetic logic unit, ALU*) — блок процесора, що служить для виконання арифметичних та логічних перетворень над даними, що іменуються операндами^[1]. Цей пристрій є фундаментальною частиною будь-якого обчислювача, навіть найпростіші мікроконтролери мають його в складі свого ядра.

Центральний процесор та відеопроцесор можуть мати кілька АЛП, що відрізняються своїм функціональним призначенням або типом оброблюваних даних.

Зміст
Історія
Класифікація
 <u>За структурою</u>
 <u>За типом запису даних</u>
 <u>За архітектурними особливостями</u>
 <u>За формою подання даних</u>
 <u>За основою системи числення операндів</u>
 <u>Залежно від часу виконання операцій</u>
 <u>Залежно від реалізації мікроалгоритму</u>
Структура
 <u>Пристрій управління</u>
 <u>Операційний пристрій</u>
 <u>Регістри</u>
Набір операцій
Реалізація
Примітки
Див. також
Література

Історія

Концепція АЛП була запропонована математиком Джоном фон Нейманом 1945, коли він працював над новим комп'ютером — EDVAC (англ. *Electronic Discrete Variable Computer*). В його публікації була досить докладно розглянута структура обчислювальної системи, в якій знайшлося місце для арифметичного пристрою^[2]. Фон Нейман зазначав, що наявність цього компонента є гарантією того, що комп'ютер здатний виконувати базові математичні операції, серед яких додавання, віднімання, множення та ділення.

Дослідження АЛП залишається важливою частиною комп'ютерної науки, що підпадають під арифметичні і логічні структури в системі класифікації АСМ.

Класифікація

Арифметико-логічні пристрої можуть класифікуватися за багатьма ознаками^[3]:

За структурою

- з розподіленою логікою (з закріпленими мікроопераціями);
- з зосередженою логікою (з загальними мікроопераціями).

В **першому випадку**, апаратура для реалізації обчислень закріплена за регістрами та розділена між ними, тобто кожен з них використовує власну логіку для виконання операцій. У пристроях другого типу вся апаратура об'єднана в АЛП, а всі регістри — в регістровому файлі.

АЛП **другого типу** також можна класифікувати:

За типом запису даних

- послідовні;
- паралельні;
- послідовно-паралельні.

В основу цієї класифікації покладено особливості роботи цифрового регістра.

За архітектурними особливостями

- з двоспрямованою шиною та одноадресним регістровим файлом;
- з односпрямованою шиною та одноадресним регістровим файлом;
- з односпрямованою шиною та двоадресним регістровим файлом.

Використання двоадресного блоку регістрів чи шини дозволяє збільшити швидкодію, адже запис та читання даних може відбуватися одночасно.

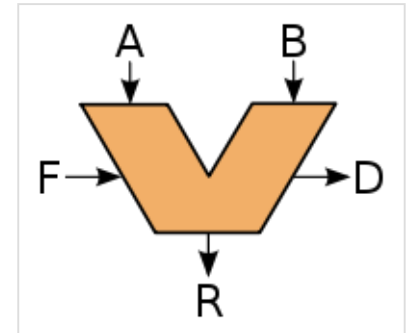
За формою подання даних

- з фіксованою комою;
- з рухомою комою;
- універсальні.

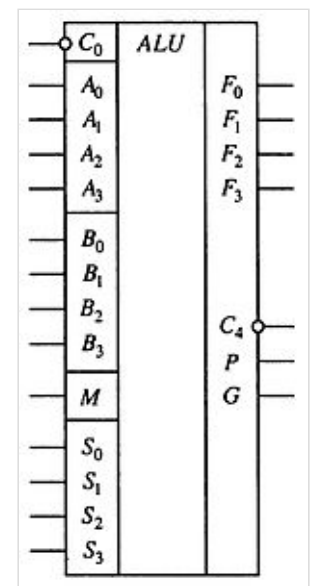
В деяких ЕОМ передбачається спеціальний режим цілих чисел, за якого кома фіксується за останнім розрядом.

За основою системи числення операндів

- двійкові;



Символ АЛП, де A та B — операнди, R — результат, F — код операції та D — статусні біти



Умовне графічне позначення мікросхеми К155ІПЗ

- трійкові;
- десяткові;
- шістнадцяткові.

Окрім наведених, можливі й варіанти АЛП, що працюють в системах числення з основою 2^k , де k — додатне ціле число.

Залежно від часу виконання операцій

- синхронного типу;
- асинхронного типу;
- комбінованого типу.

На виконання всіх обчислень в синхронних АЛП відводиться один і той самий час. Проте в асинхронних, витрачається стільки тактів, скільки потрібно, а наступна операція почне виконуватись лише після сигналу про завершення поточної. **Комбіновані** були створенні для поєднання простоти та швидкодії і поділяють всі операції на дві групи — **одно-** та **багатотактні**. Операції першої групи виконуються за синхронним принципом, а другої — асинхронним.

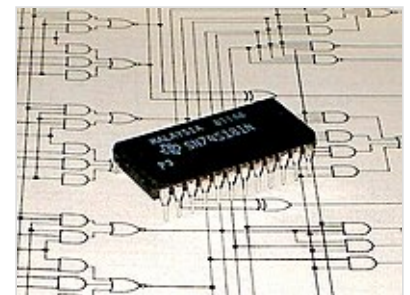
Залежно від реалізації мікроалгоритму

- зі схемним керуванням;
- з мікропрограмним керуванням.

Виконання цих операцій зводиться до виконання послідовності мікрооперацій на регістрах, суматорах та інших цифрових схемах, що входять до складу АЛП. Послідовність мікрооперацій, що приводить до виконання операцій, називають мікроалгоритмом.

Структура

Кожен АЛП може бути представлений як композиція пристрою управління, що керує та операційним пристроєм, що безпосередньо виконує операції. Інколи окремо виділяють блок контролю, що слідкує за правильністю виконання операцій^[4]. Якщо пристрій має зосереджену логіку, то до цих компонентів додаються ще й регістри.



Мікросхема 74181

Пристрій управління

Якщо АЛП має схемне керування, то його пристрій управління реалізується у вигляді цифрового автомату, що створює відповідні керуючі сигнали залежно від операції. Інакше, пристрій управління реалізується у вигляді комбінаційної схеми разом з постійним запам'ятовуючим пристроєм, що зберігає мікроалгоритм виконання кожної операції. В сучасних АЛП можуть використовуватися обидва підходи^[4].

Операційний пристрій

Операційний пристрій, зазвичай, складається з суматора та логічної схеми, що формує признаки результатів операцій, наприклад значення вихідного переносу, нульового результату та інші, що потім об'єднуються в регістрі стану^[4].

Регістри

Всередині АЛП можуть перебувати регістри для операндів, результату і стану^[4]. Інколи до них додають спеціалізовані індексні та регістри для збереження проміжних обчислень. Деякі з них, наприклад акумулятор, можуть бути доступними програмісту.

Набір операцій

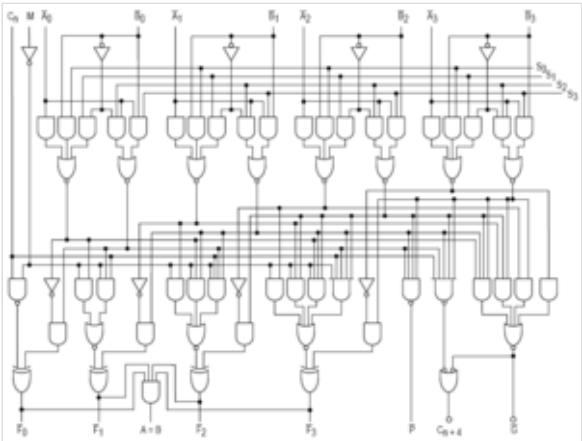
Однією з найважливіших характеристик будь-якого АЛП є набір операцій, що може виконуватися. Він має бути функціонально повним, щоб запрограмувати алгоритм, проте з метою підвищення швидкодії та спрощення програмування, вказаний набір має значну надлишковість^[3]. Кількість операцій може значно коливатися, наприклад від кількох десятків до кількох сотень, проте зазвичай це число відповідає степені двійки.

До найбільш поширених зараховують операції^[4]:

- встановлення константи;
- інвертування;
- конкатенація даних;
- переміщення операндів між регістрами;
- додавання;
- збільшення (інкремент) чи зменшення (декремент) на одиницю (що є зручним для організації циклів);
- порозрядні (бітові) логічні (булеві) операції: кон'юнкція, диз'юнкція, виключна диз'юнкція тощо;
- логічні, арифметичні та циклічні зсуви або ротації вліво чи вправо.

Система команд типового представника АЛП — мікросхеми 74181^[5]:

Входи	Функція	
$S_3S_2S_1S_0$	$M = 0$ (арифметична)	$M = 1$ (логічна)
0000	$F = A - 1 + C_0$	$F = \bar{A}$
0001	$F = A \wedge B - 1 + C_0$	$F = \bar{A} \vee \bar{B}$
0010	$F = A \wedge \bar{B} - 1 + C_0$	$F = \bar{A} \vee B$
0011	$F = 1111 + C_0$	$F = 1111$
0100	$F = A + (A \vee \bar{B}) + C_0$	$F = \bar{A} \wedge \bar{B}$
0101	$F = A \wedge B + (A \vee \bar{B}) + C_0$	$F = \bar{B}$
0110	$F = A - B - 1 + C_0$	$F = A \oplus \bar{B}$
0111	$F = A \vee \bar{B} + C_0$	$F = A \vee \bar{B}$
1000	$F = A + (A \vee B) + C_0$	$F = \bar{A} \wedge B$
1001	$F = A + B + C_0$	$F = A \oplus B$
1010	$F = A \wedge \bar{B} + (A \vee B) + C_0$	$F = B$
1011	$F = A \vee B + C_0$	$F = A \vee B$



Структура мікросхеми 74181

1100	$F = A + A + C_0$	$F = 0000$
1101	$F = A \wedge B + A + C_0$	$F = A \wedge \bar{B}$
1110	$F = A \wedge \bar{B} + A + C_0$	$F = A \wedge B$
1111	$F = A + C_0$	$F = A$

Реалізація

Розрядність пристрою сильно впливає на розрядність процесора, зазвичай вони збігаються. Проте через конструктивні особливості (кількість ніжок мікросхеми), АЛП, що випускаються в складі серій цифрових мікросхем, оперують 4-розрядними даними. Аби подолати це обмеження, застосовують прискорений груповий перенос ([англ. group-carry lookahead](#))^[5]. Таким чином можна сконструювати пристрій будь-якої розрядності.

Примітки

1. Ланский, Александр (4 липня 2019). *Как работает процессор?. Tproger (ru-RU)*. Архів [оригіналу](#) за 6 грудня 2020. Процитовано 4 грудня 2020.
2. Burks, A. W., Goldstine, H. H., von Neumann, J. Preliminary discussion of the logical design of an electronic computing instrument, 1945
3. Жабін В. І., Жуков В. А., Клименко І. А., Стіренко С. Г. *Арифметичні та управляючі пристрої цифрових ЕОМ: Навчальний посібник*. — К.: БЕК+, 208. — 176 с. — ISBN 966-7140-11-3
4. Бабич Н. П., Жуков И. А. *Компьютерная схемотехника. Методы построения и проектирования: Учебное пособие*. — К.: «МК-Пресс», 2004. — 576 с., илл. — ISBN 966-96415-2-7. (рос.)
5. John F. Wakerly *Digital Design: Principles and Practices*. — 4th Edition, 2005. — ISBN 0-13-186389-4 (англ.)

Див. також

- [Математичний співпроцесор](#)
- [Акумулятор \(процесор\)](#)
- [Суматор](#)
- [Мікросхема](#)

Література

- Лехин С. Н. *Схемотехника ЭВМ*. — Спб.: БХВ-Петербург, 2010. — 672 с.: ил. — ISBN 978-5-9775-0353-2. (рос.)
- Процюк Р. О., Корнейчук В. И., Кузьменко П. В., Тарасенко В. П. *Компьютерная схемотехника (краткий курс)*. — К.: «Корнійчук», 2006. — 433 с. — ISBN 966-7599-38-8. (рос.)

Технології процесорів	
Архітектура	Гарвардська (Модифікована Гарвардська) • фон Неймана • Потоки даних • ТТА
Архітектура системи команд	ASIP • CISC • EDGE • EPIC • MISC • URISC • RISC • VLIW • NISC • ZISC • TRIPS • Порівняння

<u>Розрядність</u>	1 біт • 4 біти • 8 біт • 12 біт • 16 біт • 24 біти • 32 біти • 36 біт • 40 біт • 48 біт • 64 біти • 128 біт • 256 біт • 512 біт
<u>Виконання інструкцій</u>	Конвеєр команд (Bubble • Operand forwarding) • Позачергове виконання (Перейменування регістрів) • Спекулятивне виконання (Модуль передбачення переходів • Memory dependence prediction) • Конфлікти в конвеєрі
<u>Паралельні обчислення</u>	Bit (Bit-serial) • Команди (Скалярність • Суперскалярність) • Дані (Вектор) • Пам'ять • Завдання (Нитка • Процес)
<u>Багатонитевість</u>	Часова багатопотоковість (Процесорний час) • Багатонитевість (Hyper-threading) • Витискальна багатозадачність • Кооперативна багатозадачність
<u>Таксономія Флінна</u>	SISD • SIMD • MISD • MIMD (SPMD) • Способи адресації пам'яті
<u>Типи</u>	Процесор цифрових сигналів (DSP) • GPGPU • Мікроконтролер • Фізичний процесор • Система на кристалі (SoC) • Секційний процесор • Barrel processor • Cellular
<u>Складові</u>	Блок генерації адреси (AGU) • Арифметико-логічний пристрій (ALU) • Barrel shifter • Функціональний блок (EU) • Математичний співпроцесор (FPU) • Back-side bus • (Мультиплексор) • Регістри • Модуль керування пам'яттю (MMU) • Буфер асоціативної трансляції (TLB) • Кеш • Регістровий файл • Мікрокод • Пристрій керування • Тактова частота
<u>Управління живленням</u>	APM • ACPI • Динамічна зміна частоти • Динамічна зміна напруги • Clock gating

Отримано з https://uk.wikipedia.org/w/index.php?title=Арифметико-логічний_пристрій&oldid=41096229

Цю сторінку востаннє відредаговано о 19:32, 8 грудня 2023.

Текст доступний на умовах ліцензії Creative Commons Attribution-ShareAlike; також можуть діяти додаткові умови. Детальніше див. [Умови використання](#).